



**Caractérisation et modélisation d'interconnexions.
Développement de nouvelles solutions pour la
transmission d'informations au sein des cartes et puces
électroniques.**

Thierry Le Gougec

► **To cite this version:**

Thierry Le Gougec. Caractérisation et modélisation d'interconnexions. Développement de nouvelles solutions pour la transmission d'informations au sein des cartes et puces électroniques.. Electronique. Université de Bretagne Occidentale (UBO), Brest, 2016. tel-01358394

HAL Id: tel-01358394

<https://hal.science/tel-01358394>

Submitted on 31 Aug 2016

HAL is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.



Distributed under a Creative Commons Attribution - NonCommercial - ShareAlike| 4.0
International License



université de bretagne
occidentale

UNIVERSITE
BRETAGNE
LOIRE



Habilitation à Diriger des Recherches
UNIVERSITÉ DE BRETAGNE OCCIDENTALE

sous le sceau de la comue l'Université Bretagne Loire

**École Doctorale (Santé, Information,
Communications)**

présentée par

Thierry LE GOUGUEC

Préparée au Lab-STICC, CNRS UMR 6285

Laboratoire des Sciences et Techniques de l'information, de la
Communication et de la Connaissance

**Caractérisation et modélisation
d'interconnexions. Développement
de nouvelles solutions pour la
transmission d'informations au sein
des cartes et puces électroniques.**

Habilitation à diriger des Recherches

Soutenue le 29 juin 2016

devant le jury composé de :

Francis CALMON

Professeur, INL INSA Lyon, *rapporteur*

Bernard FLECHET

Professeur, IMEP-LAHC Université de Chambéry, *rapporteur*

Olivier SENTIEYS

Directeur de Recherche, INRIA/IRISA Lannion, *rapporteur*

Cédric QUENDO

Professeur, Lab-STICC UBO, *examineur*

Noël TANGUY

Professeur, Lab-STICC UBO, *examineur*

Organisation générale du mémoire.

Ce mémoire d'Habilitation à Diriger des Recherches est organisé en trois parties distinctes.

- La première partie concerne la synthèse des travaux de recherche et trace les perspectives d'études pour les prochaines années.
- Dans la seconde partie sont résumées les activités liées à l'enseignement et les responsabilités administratives. Cette partie comprend également un CV, la liste des publications de l'auteur.
- Un recueil de publications choisies.

Table des matières

I. PARTIE 1. RESUME DES ACTIVITES DE RECHERCHES ET PROJETS A 4 ANS.....	11
1. Préambule.....	13
2. Activité de recherche durant la thèse et dans les années suivantes	13
I. Introduction.....	15
II. Problématique du transport d'information au sein des circuits.....	17
1. Introduction	17
2. Développement de modèles à complexité de calcul réduite.	21
3. Modélisation des effets inductifs des interconnexions.	25
4. Modélisation d'interconnexions dans un environnement 3D complexe.	42
5. Modélisation d'interconnexions 3D et des interactions avec leur environnement.....	51
6. Conclusion.....	57
III. Développement de nouvelles solutions pour les interconnexions au sein des cartes et puces électroniques.	59
1. Introduction.	59
2. Interconnexions RF Guidées.	61
3. Interconnexions RF sans fils ou interconnexion radio.	74
4. Conclusion.....	80
IV. Projets de recherche à 4 ans.....	81
1. Développement d'interconnexions sans fils intra-puces et inter-puces.....	81
2. Autres activités de recherche et objectifs à long termes.....	86
V. Bibliographie.	87
II. PARTIE 2: ACTIVITE D'ENSEIGNEMENTS ET RESPONSABILITES ADMINISTRATIVES	95
I. Introduction.....	97
II. Activités d'enseignements.....	97
III. Responsabilités administratives.	99
IV. Responsabilités liées aux activités de recherche.	100
V. Récapitulatif des encadrements.....	101
1. Résumé des encadrements :.....	101
2. Encadrement de post-doctorants.....	101
3. Encadrement de doctorants.....	101
4. Encadrement de Master 2 recherche et de DEA	102
5. Autres encadrements	102
VI. Bibliographie personnelle.....	104
1. Travaux de Thèse (T).....	104

2. Publications Internationales (PI).....	104
3. Conférences Internationales avec comité de lecture et actes (CIx) référencées IEEE Xplore...	104
4. Conférences Internationales avec comité de lecture et actes (CIn) non référencées IEEE-Xplore	106
5. Conférences Nationales avec comité de lecture et actes (CN)	107
6. Conférences Nationales sans actes (AFF)	108
III. RECUEIL DE PUBLICATIONS CHOISIES.....	109

Liste des figures

Figure 1 : ça rame !	15
Figure 2 : Illustration de la loi de Moore	17
Figure 3 : évolution du "Pitch" des interconnexions en fonction des années.	18
Figure 4 : Géométrie d'une interconnexion filaire classique pour circuit intégré[17].....	18
Figure 5 : Illustration des principales déformations subies par les signaux numériques se propageant le long d'une interconnexion[21].	19
Figure 6 : Evolution des modèles électriques des interconnexions[21]	19
Figure 7 : Illustration de la méthodologie utilisée pour l'étude des interconnexions	20
Figure 8 : Principe de fonctionnement du logiciel ELSID.	21
Figure 9 : Géométrie d'un boîtier StratEdge™ et les dimensions prises en compte.....	22
Figure 10 : Comparaison des modules des paramètres S_{23} et S_{38} obtenus par simulation électromagnétique et à l'aide du modèle à complexité réduite.....	23
Figure 11 : Géométrie de 2 interconnexions couplées en technologie SOI.[24][26].....	23
Figure 12 : Schéma équivalent et paramètre R , L et C de deux interconnexions couplées en technologie SOI.....	23
Figure 13 : Comparaison des réponses temporelles obtenues par modèle à complexité réduite avec les réponses obtenues par modèle « full-wave »[24].	24
Figure 14 : Principe de la modélisation de deux lignes couplées par une seule ligne. [27].	24
Figure 15 : Mise en évidence de la sommabilité des modes inductifs et capacitifs [27].....	25
Figure 16 : Evolution de la résistance et de la susceptance d'une interconnexion en fonction de la fréquence.	26
Figure 17 : Illustration de la plage inductive suivant Ismael et al [34] : intervalle de temps de transition et de longueur de lignes pour lequel l'inductance est importante à considérer.....	26
Figure 18 : Illustration de l'effet de proximité sur un réseau de 9 interconnexions. En basse fréquence les courants de retour sont répartis uniformément sur les 8 lignes de retour, tandis qu'en haute fréquence seules les lignes les plus proches assurent le retour du courant.....	27
Figure 19 : Variations fréquentielles de la résistance et de l'inductance linéique équivalente dans le cas d'une ligne signal entourée de 4 lignes de retour du courant de part et d'autre [21].	27
Figure 20 : Modèles inductifs pré-layout pour le calcul de l'inductance équivalente L_{eff}	28
Figure 21 : Exemple d'interconnexions du niveau global où plusieurs lignes signal sont excitées, les autres conducteurs servant de retour du courant.....	29
Figure 22 : Méthodologie mise en œuvre pour l'extraction de l'impédance de boucle.	29
Figure 23 : Schéma d'une structure à 5 conducteurs où 2 lignes sont excitées par un courant d'amplitude $\frac{1}{2} A$. Le retour des courants est distribué dans les 3 autres lignes.....	30
Figure 24 : Evolution du courant (partie réelle et imaginaire) dans chaque conducteur de retour en fonction de la fréquence quand la ligne S_1 est excitée.	30
Figure 25 : Evolution fréquentielle des résistances et inductances de boucle dans le cas où plusieurs lignes signal sont excitées simultanément. (à titre d'exemple (110) correspond à l'excitation des lignes S_1 et S_2 la ligne S_3 est au repos).	31
Figure 26 : Comparaison des réponses temporelles de la tension de sortie dans le cas de l'excitation simultanée de deux lignes signal. a) et b) structures considéré ; c) réponses temporelles.	31
Figure 27 : Structure typique des couches métalliques intermédiaires de la technologie 90 nm et la structure à complexité réduite équivalente où l'ensemble des masses ont été regroupées.....	32
Figure 28 : Matrices R et L complètes correspondantes à la structure Figure 27.	32
Figure 29 : Matrices R_{Loop} et L_{Loop} réduites.....	32

Figure 30 : Illustration de discontinuités d'interconnexions des niveaux globaux en technologie 90 nm.	33
Figure 31 : Comparaisons des variations des inductances et des résistances linéiques obtenues par modélisation PEEC et extraction HFSS.	34
Figure 32 : Réponses transitoires obtenues à partir des extractions PEEC et HFSS.	35
Figure 33 : Configuration des lignes de champ électrique et distribution du courant dans le cas de deux et trois interconnexions situées au-dessus d'un plan de masse.	36
Figure 34 : Diagramme conceptuel d'une structure pouvant propager des Modes-Mixtes (communs et différentiels).	37
Figure 35 : Structure de type coude à 90° pour des interconnexions en technologie CMOS.	38
Figure 36 : Paramètres de transmission S_{21} généralisés obtenus à l'aide de simulations EM HFSS™.	38
Figure 37 : Transition entre deux niveaux de métallisation avec une forte différence de longueur (différence de marche) entre les interconnexions.	39
Figure 38 : Paramètres de transmission S_{21} dans le cas d'un changement de direction des interconnexions avec une forte différence de marche entre les lignes.	39
Figure 39 : Modélisation de structures entraînant une conversion de mode importante en fonction de la différence de marche d entre les deux voies.	40
Figure 40 : Etude de l'évolution temporelle des courants dans les lignes actives et victimes en présence d'une différence de marche d : a) structure considérée ; b) évolution des courants pour $d=0 \mu\text{m}$; c) évolution des courants pour $d=1500 \mu\text{m}$.	40
Figure 41 : Evolution du maximum de courant dans la ligne victime en fonction de d .	41
Figure 42 : Comparaisons des paramètres de transmission de lignes couplées pour $d=1500 \mu\text{m}$.	41
Figure 43 : Comparaisons des paramètres de transmission de lignes coplanaires (Ground Signal Ground GSG) pour $d=1500 \mu\text{m}$.	41
Figure 44 : Ligne de transmission en présence d'une grille métallique placée entre elle et le plan de masse.	42
Figure 45 : Illustration des deux cas limites considérés pour comparaison avec le cas d'une ligne en présence d'une grille (Figure 44).	42
Figure 46 : Variation fréquentielle des paramètres RLC d'une ligne en présence d'une grille orthogonale pour différentes densités de grilles.	43
Figure 47 : Photographie des structures de test réalisées en technologie multicouche	43
Figure 48 : Illustration des grilles « connectées » des grilles flottantes.	44
Figure 49 : Variation des paramètres linéiques mesurés d'une ligne microruban en présence d'une grille métallique orthogonale placée entre elle et la masse.	44
Figure 50 : Paramètres S mesurés et simulés d'une ligne microruban en présence d'une grille métallique a) flottante et b) connectée à la masse.	45
Figure 51 : Paramètres S mesurés et simulés d'une ligne coplanaire en présence d'une grille métallique a) flottante et b) connectée à la masse.	46
Figure 52 : Mise en évidence de l'influence des zéros de transmission sur un signal numérique.	46
Figure 53 : Schéma électrique équivalent d'un tronçon élémentaire de ligne coplanaire en présence d'une grille.	47
Figure 54 : Schéma électrique équivalent (ADS) d'une ligne en présence d'une grille composée de 9 conducteurs métalliques	47
Figure 55 : Comparaison des paramètres S mesurés et obtenus à l'aide de notre modèle dans le cas d'une ligne microruban en présence d'une grille.	48
Figure 56 : Fréquence d'apparition des zéros de transmission pour une ligne de type microruban en fonction de la longueur de la ligne de grille et dans différents cas de terminaison de la grille (CC grille connectée à la masse ; CO grille flottante par rapport à la masse).	48

Figure 57 : Mise en évidence de l'influence d'une grille sur la propagation des modes de lignes couplées de type microruban.	49
Figure 58 : Mise en évidence de l'influence d'une grille sur la propagation des modes de lignes couplées de type coplanaire.	49
Figure 59 : Dispositif mise en œuvre pour l'étude de l'influence de l'orientation de la grille par rapport à l'axe de propagation d'une ligne microruban.	50
Figure 60 : a) Schéma équivalent d'une ligne microruban en présence d'un perturbateur; b) évolution des coefficients de couplages inductif K_L et capacitif K_C en fonction de θ	50
Figure 61 : Comparaison des paramètres S d'une ligne microruban en présence d'un perturbateur métallique pour différentes orientations $\theta=15^\circ$ et $\theta=45^\circ$: a) perturbateur flottant par rapport à la ligne microruban ; b) perturbateur relié à la masse de la ligne.	51
Figure 62 : Etude de la transmission sur une ligne en présence d'une grille métallique suivant différentes orientations : a) structure ; b) schéma équivalent ; c) transmission pour $\theta=30^\circ$; d) transmission pour $\theta=60^\circ$ et e) transmission pour $\theta=90^\circ$	51
Figure 63 : Présentation de la technologie PCB Haute densité développée et utilisée dans le cadre du projet Euripides MIDIMU-HD.	52
Figure 64 : Etude d'une double transition microruban-stripline en technologie PCB multicouches : a) structure ; b) paramètres S mesurés.	53
Figure 65 : Structures analysées pour la mise en évidence du couplage avec les modes de cavités.	53
Figure 66 : Paramètres de répartition de double transition microruban stripline avec visualisation des champs aux fréquences d'apparition des zéros de transmission.	54
Figure 67 : Via traversant 2 couches de métallisation d'une structure PCB et schéma équivalent associé.	54
Figure 68 : Image de l'interface de l'utilitaire de détermination des matrices impédances $[Z_{PP}]$	55
Figure 69 : Filtre stripline passe bande en technologie PCB multicouches et son schéma équivalent circuit associé.	55
Figure 70 : Comparaison des paramètres S mesurés et simulés avec le modèle circuit.	56
Figure 71 : Etude d'un filtre stripline en technologie PCB multicouches en présence ou non de vias connectant les plans de masse M2 et M4 au plus près des transitions entre la ligne microruban d'accès et la ligne stripline.	57
Figure 72 : Illustration de la réduction des longueurs des interconnexions globales par l'utilisation de structures 3D.	59
Figure 73 : Comparaison du coût des communications optiques et électriques en fonction de la fréquence [83].	60
Figure 74 : Comparaison des interconnexions classiques et des interconnexions RF guidées.	62
Figure 75 : Principe d'une interconnexion RF à accès multiples de type FDMA.	63
Figure 76 : Mise en évidence de la possibilité d'interconnexions RF à accès multiples FDMA.	63
Figure 77 : Exemple de schéma ADS TM de modélisation d'une interconnexion RF à accès multiples de type CDMA [90].	64
Figure 78 : Visualisation des signaux le long d'une chaîne de transmission simulant une interconnexion RF associée à un accès de type CDMA [90].	65
Figure 79 : Synoptique d'une interconnexion RF.	65
Figure 80 : Modélisation d'une liaison multi-ports à accès direct et évaluation de la transmission en fonction du nombre de ports considéré.	66
Figure 81 : Modélisation d'une liaison multi-ports à accès capacitif et évaluation de la transmission en fonction du nombre de ports considéré.	67
Figure 82 : Schéma circuit pour l'optimisation de la fonction de transfert d'une interconnexion RF à deux accès capacitifs.	67

Figure 83 : Vue de l'interface graphique de l'outil d'optimisation des interconnexions RF guidées à deux accès capacitif [90].	68
Figure 84 : Variation du module de la fonction de transfert en fonction de la fréquence.	68
Figure 85 : Exemple de structures de couplages capacitifs entre deux lignes de transmission en vue de réaliser des interconnexions RF guidées.	69
Figure 86 : Paramètre S pour différentes configuration de couplage [92], [74].	69
Figure 87 : Exemple d'accès à une ligne RF microruban par couplage mixte.	69
Figure 88 : Comparaison des paramètres S issus de la modélisation EM et de la modélisation circuit.	70
Figure 89 : Synoptique d'une interconnexion RF pour communication intra-puce à accès FDMA.	71
Figure 90 : Modèle HFSS du canal de transmission.	71
Figure 91 : Paramètres de transmission obtenus à l'aide d'HFSS.	71
Figure 92 : Schéma complet pour la modélisation d'une interconnexion RF intra-puce basée sur un mode d'accès FDMA.	72
Figure 93 : Synoptique d'une chaîne d'une interconnexion RF basée sur un accès CDMA.	73
Figure 94 : Schéma de modélisation ADS d'une interconnexion RF.	73
Figure 95 : Exemple d'interconnexion RF de type ligne à fente en présence d'accès microruban et de ses paramètres S .	74
Figure 96 : Principe des interconnexions RF sans fils sur cartes PCB.	75
Figure 97 : Géométries des antennes tests pour la démonstration de transmission sans fil sur carte PCB.	75
Figure 98 : Caractéristiques des antennes réalisées en vue d'une démonstration de transmission au sein d'une carte électronique de type PCB.	76
Figure 99 : Illustration des différentes configurations de transmission étudiées.	76
Figure 100 : Mesure et résultats de simulation des coefficients de transmission entre deux antennes en présences ou non d'obstacles.	77
Figure 101 : Comparaison des niveaux de transmission entre une interconnexion RF et transmission entre deux antennes de type Vivaldi.	77
Figure 102 : Photographie des circuits utilisés pour l'étude de l'influence des grilles et damiers sur la propagation.	78
Figure 103 : Comparaison des coefficients de transmission mesurés entre deux antennes Vivaldi en présence ou non de grille ou de damier ainsi qu'avec les coefficients de transmission d'une interconnexion RF guidée.	78
Figure 104 : Circuits réalisés en technologie PCB multicouche de chez AT&S. Utilisation de grille et de damier pour améliorer le niveau de transmission.	79
Figure 105 : Coefficient de réflexion et de transmission mesurés dans le cas de transmission sans fils entre deux antennes dipôles en technologie PCB multicouche de chez AT&S.	79
Figure 106 : Exemple de circuit de mesure pour des transmissions radio à 45 GHz sur board.	80
Figure 107 : Illustration du périmètre du projet BBC.	82
Figure 108 : Organisation du projet Broadway.	85
Figure 109 : Répartition des enseignements.	98

<p>I. Partie 1.</p> <p>Résumé des activités de recherches</p> <p>et projets à 4 ans</p>

1. Préambule

Dans cette partie du mémoire, je vais présenter plus particulièrement mes activités de recherche liées à la problématique du transport d'informations au sein des cartes et puces électroniques, et les encadrements associés à ces recherches. Ce résumé de mes activités ne sera donc pas exhaustif ni chronologique mais basé sur les différentes thématiques que j'ai eues l'occasion d'aborder ces dernières années. De plus, il s'agit ici d'un résumé des travaux de recherche et d'une présentation de la philosophie qui les a guidées, et par conséquent les résultats présentés ci-après ne le sont que pour illustrer la démarche, il est nécessaire de se référer aux travaux complets (thèses, stages de master et articles complets) pour réellement les considérer.

2. Activité de recherche durant la thèse et dans les années suivantes

Mes recherches dans le domaine de l'électronique hyperfréquence ont initialement été effectuées à BREST au sein du **LEST** (**L**aboratoire d'**E**lectronique et des **S**ystèmes de **T**élécommunications) **UMR CNRS 6165**. Depuis la création par regroupement de plusieurs laboratoires (TAMMIC, LESTER, SABRE et LEST) en janvier 2008 de l'**UMR CNRS 6285 Lab-STICC** (Laboratoire des Sciences et Techniques de l'Information de la Communication et de la Connaissance), je suis membre de ce laboratoire. Je travaille actuellement au sein du pôle MOM (Microondes Optoélectronique et Matériaux) et plus particulièrement dans l'équipe DIM (Dispositifs et Interfaces Multiphysiques).

Avant de présenter de façon plus détaillée mes travaux de ces dernières années, je vais rapidement résumer ici mes travaux de thèse et ceux qui ont suivi mon recrutement au sein du LEST. Ces travaux portaient sur la caractérisation et le développement des technologies uniplanaires. Ainsi mes travaux de thèse s'intitulant « *Contribution à la modélisation de la technologie uniplanaire : Application à l'excitation d'un réseau bidimensionnel d'antennes de type « Vivaldi »* »[1][2] m'ont permis de développer des modèles circuits d'éléments de la technologie uniplanaire et d'aborder la problématique des antennes de type « Vivaldi » et de leur mise en réseau. J'ai participé au développement des modèles de lignes coplanaires et fentes ainsi qu'à la modélisation de discontinuités sur ces lignes[3]. Ces modèles ont permis la réalisation de diverses fonctions hyperfréquences comme des filtres [4], des Tés magiques [5] et des coupleurs [6]. J'ai également développé des modèles de transitions entre lignes coplanaires et lignes fentes [2][7]. Toujours au cours de mes travaux de préparation au doctorat j'ai réalisé l'excitation complète d'un réseau bidimensionnel d'antennes « Vivaldi » en technologie planaire [1][8].

A la suite à mon recrutement comme maître de conférences à l'IUP GMP de Brest, dans l'esprit de développer la technologie uniplanaire et d'optimiser les étapes de conception des chaînes de réception, j'ai travaillé en collaboration avec *Pierre-Marie Martin* et *André Pérennec* sur le développement d'outils de conception basés sur la méthode des fréquences réelles permettant un co-design antenne amplificateur faible bruit [9]. Ces travaux ont donné lieu à plusieurs encadrements de DEA d'électronique [DEA1] [DEA2] et d'un stage de maîtrise EEA [AE1].

L'ensemble de ces études sur la technologie uniplanaire m'a permis de bien saisir le sens physique des modèles définis, de bien appréhender les effets des discontinuités sur les lignes et d'obtenir une maîtrise de ces technologies. J'ai également pu durant ces travaux acquérir une certaine expertise dans le domaine des antennes et plus particulièrement des antennes à large bande passante. La philosophie de recherche basée sur l'étude du comportement physique des éléments puis à partir de ces études, de leur modélisation la plus simple possible a toujours guidé mes recherches et sera reprise dans la suite de ce mémoire.

A l'aide de ce bagage théorique et technologique, j'ai ensuite appliqué cette philosophie de recherche à l'étude et à la modélisation des interconnexions dans les circuits électroniques ultra rapides. C'est cet aspect de mes recherches que je vais principalement présenter dans ce mémoire, en mettant en avant les différentes démarches développées pour ces études.

La partie recherche de ce mémoire est divisée en deux parties qui abordent successivement:

- La problématique des interconnexions au sein des puces et cartes électroniques, des technologies et de leur modélisation et la définition de règles de conception.
- Le développement de nouvelles solutions pour les interconnexions pour des communications au sein des circuits électroniques (cartes et puces électroniques).

Je conclus cette partie en présentant les principaux projets que je compte développer durant les prochaines années.

I. Introduction

Ça rame !



Figure 1 : Ça rame !

Voilà une phrase que l'on entend souvent lorsqu'un ordinateur, un programme ou un équipement électronique ne vont pas suffisamment vite pour certains utilisateurs. Pourtant que de progrès depuis l'ENIAC ou la réalisation de la première puce électronique par l'américain *Jack Kilby* en 1958. La puissance de calcul (nombre d'opération par seconde) de l'ENIAC (1946-1955) qui occupait une surface de 167 m² semble aujourd'hui ridicule par rapport à celle d'une simple calculatrice de nos étudiants. Depuis 1965 cette évolution de la puissance de calcul des puces électroniques et des ordinateurs a été théorisée par *Gordon E. Moore* qui a énoncé sa fameuse loi dont on vient de fêter le cinquantenaire [10]. Cette loi empirique a toujours été plutôt bien vérifiée depuis cette date, même si cela devient de plus en plus difficile. En effet si la puissance de calcul continue à quasiment suivre la loi de Moore, les progrès actuels ne proviennent plus uniquement des progrès de la technologie comme par exemple la diminution de taille de gravure mais également du développement de nouvelles architectures de circuits permettant une plus importante parallélisation des opérations [11]. Compte tenu des évolutions technologiques d'aucuns prédisent la fin de la loi de *Moore* notamment parce que la technologie CMOS atteint ses limites en termes de dimensions [12].

Une autre démonstration que l'on atteint les limites de la technologie consiste à regarder les prévisions faites dans les années 1990-2000 concernant l'augmentation des fréquences d'horloge et de travail des puces. Dans ces années on prévoyait que les fréquences d'horloge avoisineraient les 40 GHz aux alentours des années 2015-2020 [13]. Ces prévisions ne se sont pas réalisées, les microprocesseurs les plus performants [14] travaillent aujourd'hui (en 2016) avec des fréquences plutôt de l'ordre de 3 à 4 GHz et non pas 40 GHz.

Qu'a-t-il bien pu se passer ? Quel est le facteur qui a limité cette évolution des fréquences de travail ? Il existe bien sûr plusieurs réponses à ces questions mais l'une des principales raisons tient à la propagation des signaux numériques dans les réseaux d'interconnexions au sein des puces [15][16].

Ces réseaux d'interconnexions peuvent atteindre plusieurs kilomètres de longueur répartis sur plusieurs niveaux de métallisation et leur influence en termes de délais de propagation, de consommation et de risque d'erreur est aujourd'hui prépondérante [16]. Il est donc nécessaire de prendre en compte les effets sur les signaux de ces kilomètres d'interconnexions. Les travaux que j'ai

menés en collaboration avec mes collègues, les post-doctorants, doctorants et stagiaires de master que j'ai pu encadrer ont modestement essayé d'apporter quelques réponses aux problèmes soulevés par les interconnexions.

Les travaux présentés dans ce mémoire d'habilitation à diriger des recherches traitent de ces interconnexions au sein des cartes et puces électroniques. Plusieurs aspects sont ainsi abordés, allant de la modélisation des interconnexions à l'étude de nouvelles solutions pouvant pallier les effets limitant des interconnexions filaires classiques en passant par l'étude de l'interaction des interconnexions avec leur environnement 3D. Si les interconnexions dites « numériques » c'est-à-dire transportant de l'information binaire sont au cœur de beaucoup de travaux présentés dans ce rapport les interconnexions « analogiques » ou « hyperfréquences » sont également abordées ici.

L'organisation de cette partie résumant mes activités de recherche sur les interconnexions est la suivante.

Je décline successivement deux principaux axes de recherches sur les interconnexions que j'ai pu développer dans le cadre de l'encadrement de Post-doctorants, doctorants et stagiaires de master. L'aide de certains de mes collègues m'a également été précieuse lors du développement de ces travaux.

Le premier aspect abordé porte sur la modélisation des interconnexions et notamment la prise en compte de leurs effets inductifs et de la prise en compte de leur environnement 3D sur leurs caractéristiques.

Le second axe de recherche que je développe est plus prospectif et traite des solutions alternatives aux interconnexions classiques et notamment des solutions de types interconnexions RF guidées ou radio.

Une troisième partie de ce mémoire va me permettre de développer les projets de recherche que je compte mettre en œuvre ces prochaines années et de conclure cette partie du manuscrit traitant des activités de recherche.

II. Problématique du transport d'information au sein des circuits

1. Introduction

L'évolution des systèmes électroniques se caractérise par une augmentation régulière des performances en termes de débit, de puissance de calcul, de capacité de stockage et de diminution de la consommation. Cette évolution de l'électronique est bien connue et est parfaitement résumée par la fameuse "loi de Moore" dont on vient de fêter les 50 ans en mars 2015 et qui prédit entre autres un doublement des capacités des puces tous les 18 mois (Figure 2)[10].

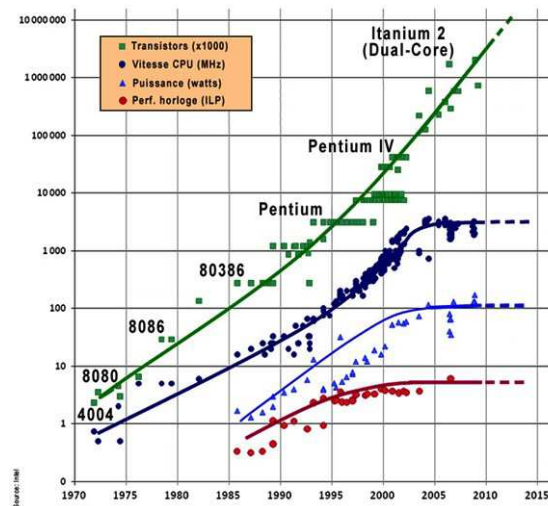


Figure 2 : Illustration de la loi de Moore

Ces évolutions ont été possibles grâce aux progrès réalisés sur la diminution des dimensions de gravures des transistors et des autres éléments de circuits comme les interconnexions, ce qui a permis une augmentation continue de la densité d'intégration et de la puissance de calcul par mm^2 . L'ITRS[17] organisme de prévision des fabricants de circuits intégrés, prévoit une diminution des dimensions des interconnexions suivant la courbe présentée Figure 3 où le pitch représente la somme de la largeur d'une interconnexion et de l'écart entre deux interconnexions (voir Figure 4).

Malgré ces évolutions notamment en termes de compacité, il est clair au vu de la Figure 2 que les fréquences d'horloge ont maintenant tendance à stagner autour de 3-4 GHz [14] et que dans le même temps on assiste à une limitation de la consommation des circuits.

Dans le domaine de l'électronique hyperfréquence, le développement des technologies planaires et des composants actifs III-V a également permis d'importants progrès notamment en termes de compacité et de montée en fréquence. Actuellement le développement de technologie CMOS silicium toujours plus performante en ce qui concerne les fréquences de transition, participe également beaucoup au progrès de l'électronique-RF

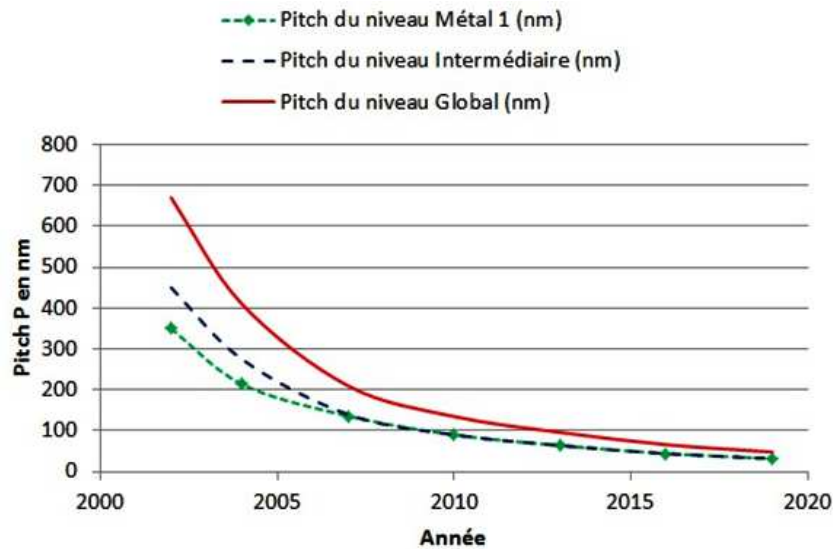


Figure 3 : Evolution du "Pitch" des interconnexions en fonction des années.

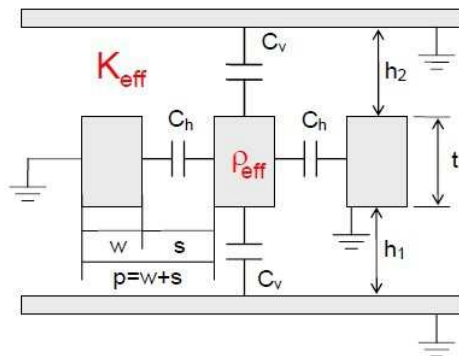


Figure 4 : Géométrie d'une interconnexion filaire classique pour circuit intégré[17]

Cependant, la poursuite de la loi de Moore est aujourd'hui de plus en plus compliquée notamment parce que les dimensions de gravure que l'on atteint actuellement sont proches des limites de la physique (quelques nanomètres) mais également à cause des problèmes de la transmission d'information au sein des circuits [12], [18]. Cette transmission d'information n'est maintenant plus transparente à cause de la montée en fréquence qui :

- ne permet plus de négliger les délais de transmission pouvant entraîner des erreurs ;
- entraîne des problèmes de propagation sur les interconnexions qui doivent être considérées comme des lignes de transmission (problèmes d'adaptation des impédances, risques d'atténuation et dispersion des signaux se propageant sur les lignes ...) ;
- entraîne des interactions de plus en plus importantes entre interconnexions voisines dues à la réduction des distances entre elles (phénomène de diaphonie);
- ...

A cause de la diminution des dimensions latérales des interconnexions, de la réduction du « pitch » et de l'accroissement moyen de leur longueur simultanément avec l'évolution des technologies, nous assistons à une augmentation des effets résistifs et des couplages capacitifs entre conducteurs voisins [19]. Ces phénomènes impliquent une augmentation des constantes de temps et donc des délais de transmission des signaux. Les signaux numériques se propageant sur les

interconnexions subissent également d'autres types de déformation comme cela est résumé Figure 5 où la dispersion, l'atténuation, les risques de dépassement et les retards sont illustrés.

Pour pallier ces limitations, des substrats de faible permittivité séparant les interconnexions ont été introduits permettant une augmentation des vitesses de transmission et le cuivre a remplacé progressivement l'aluminium pour la réalisation des conducteurs afin de limiter la résistance des interconnexions et donc encore une fois le temps de transit de l'information [20]. Malgré ces améliorations les interconnexions classiques restent des éléments parasites dans les circuits numériques et il est nécessaire de tenir compte de leurs effets au plus tôt lors de la conception des circuits. Une partie de mes travaux est basé sur cette constatation des effets des interconnexions et de la nécessité d'établir des modèles simples et fiables de leur comportement électrique.

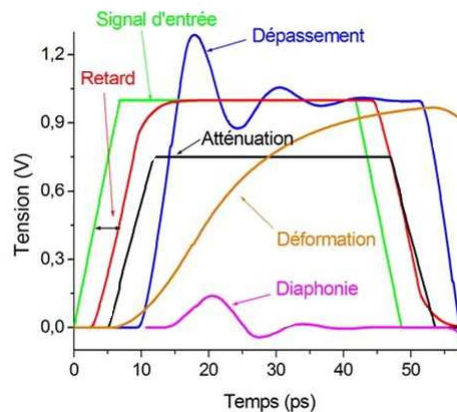


Figure 5 : Illustration des principales déformations subies par les signaux numériques se propageant le long d'une interconnexion[21].

Afin de prédire les effets qu'elles engendrent, il faut disposer de modèles comportementaux des interconnexions et une partie de mes travaux a consisté au développement de tels modèles. Figure 6 est illustrée l'évolution des modèles électriques associés aux interconnexions. Nous pouvons constater que ces modèles tendent à prendre en compte de plus en plus d'effets physiques. La première prise en compte des effets des interconnexions a consisté à les considérer comme une simple capacité puis l'aspect résistif a été introduit. Les effets de couplages capacitifs entre lignes ont ensuite été incorporés aux modèles et finalement la propagation a été modélisée à l'aide de cellules distribuées tenant compte des effets inductifs qui ne sont plus négligeables avec la montée en fréquence.

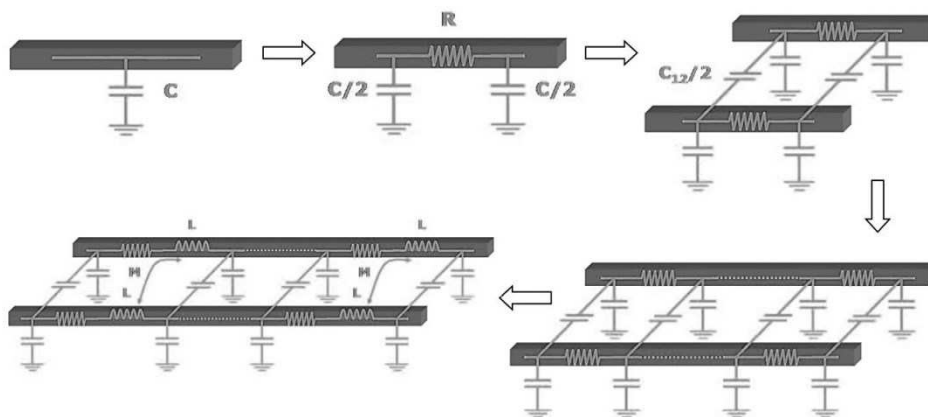


Figure 6 : Evolution des modèles électriques des interconnexions[21]

Une partie de mes travaux de recherche a consisté à développer des modèles électriques simples et précis permettant de traduire l'influence des interconnexions sur la propagation des signaux numériques. Ces travaux ont été menés dans le cadre de l'encadrement des thèses de *Lauréline David* [22] [D1] et d'*Yves Quéré* [21] [D2] ainsi qu'au travers de l'encadrement de plusieurs stagiaires de master 2 [23] [MR3][MR4][MR5][DEA2][AE2]. L'approche que nous avons retenue pour l'étude des interconnexions est résumée Figure 7. Le point de départ de la modélisation que nous avons développée est toujours la caractérisation physique des interconnexions. Nous obtenons les caractéristiques soit à partir de mesures soit à partir de simulations électromagnétiques « full-wave 3D ». Ces résultats sont ensuite exploités, soit pour obtenir un modèle mathématique comportemental de complexité de calcul réduite, soit un modèle circuit de type RLCG obtenu par extraction. Les modèles mathématiques sont obtenus à l'aide de techniques de réduction de complexité développées par l'équipe de *Noël Tanguy* [24]. L'ensemble des modèles est validé à partir de la comparaison avec des mesures ou des simulations EM sur d'autres exemples que ceux utilisés pour les obtenir.

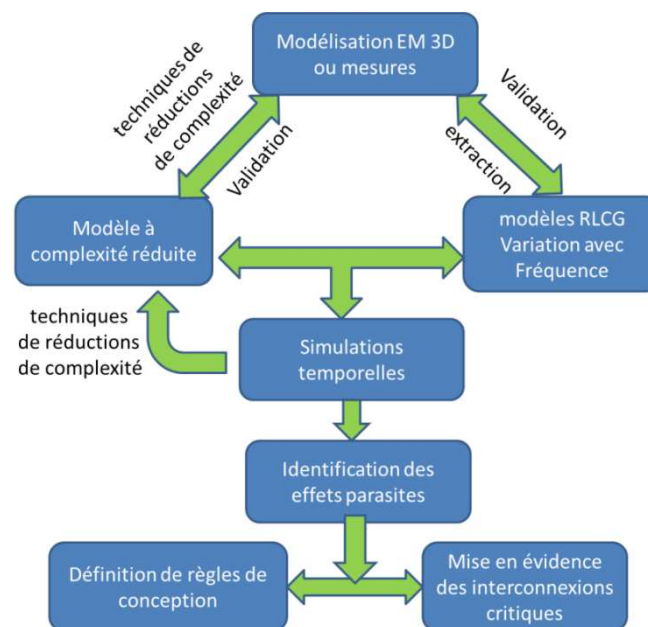


Figure 7 : Illustration de la méthodologie utilisée pour l'étude des interconnexions

L'obtention de modèles traduisant les comportements fréquentiels des interconnexions, permet ensuite d'effectuer des simulations dans le domaine temporel, d'affiner les modèles mathématiques à complexité réduite mais également d'identifier les principaux effets parasites pouvant être rencontrés. Ces effets parasites vont permettre d'une part d'identifier les interconnexions les plus critiques, c'est-à-dire celles nécessitant la modélisation la plus poussée et d'autre part de mettre en œuvre des règles de conception ou de nouveaux design limitant l'influence de ces effets sur la propagation des signaux.

Ce chapitre est organisé de la façon suivante, tout d'abord les travaux collaboratifs sur la réduction de complexité effectués avec les spécialistes de ces approches seront présentés, puis les travaux sur la modélisation des effets inductifs des interconnexions, aspect souvent complexe, seront exposés. Les travaux portant sur les problèmes liés aux différences de marches le long des interconnexions seront ensuite décrits avant ceux concernant la modélisation d'interconnexions en tenant compte d'un environnement 3D réaliste.

2. Développement de modèles à complexité de calcul réduite.

Pour simuler le comportement de puces ou bien de cartes électroniques il est indispensable de tester le système lors de chaque étape de conception. Pour cela on utilise généralement des langages de haut niveau et des logiciels de CAD de plus en plus performants et précis. Cette demande de précision a toutefois l'inconvénient d'être « gourmande » en espace mémoire et en temps de calcul. Il semble en effet illusoire d'effectuer l'analyse électromagnétique complète d'une puce électronique comprenant plusieurs kilomètres d'interconnexions et plusieurs milliers de transistors, cela prendrait trop de temps et nécessiterait trop d'espace mémoire.

L'objectif des travaux menés en collaboration avec *Noël Tanguy*, *Mihai Telescu* et *Pascale Cloastre* était de développer des modélisations de systèmes électroniques ayant le plus faible degré de complexité possible mais conservant l'ensemble de leurs propriétés d'entrée-sortie. Dans cette collaboration inter équipe au sein du laboratoire, mes travaux consistaient à définir les éléments les plus critiques, à effectuer les simulations électromagnétiques des exemples retenus et fournir les résultats à mes collègues qui alors appliquaient les techniques de réduction de complexité qu'ils avaient développées. Cette collaboration, s'est surtout développé lors du co-encadrement d'un post-doctorat *Etienne Lorival* [PD1] qui avait comme objectif de développer un logiciel de démonstration de l'efficacité des méthodes de réduction de complexité développées par *Noël Tanguy* et son équipe. Le logiciel intitulé « ELSID » [25] (*Electrical System Identification*) développé sous Matlab® est applicable à différents systèmes électriques linéaires tels que les lignes de circuits imprimés, les systèmes de lignes couplées, les modélisations de connecteurs ou de boîtiers, les réseaux en arbre ou d'horloge... Le principe de ce logiciel est illustré Figure 8.

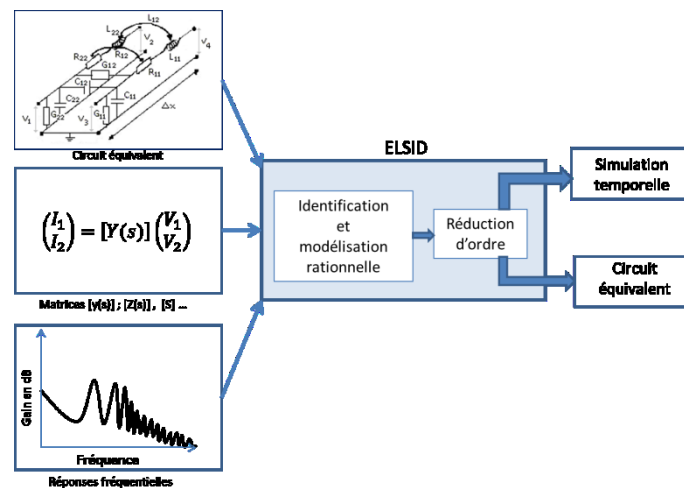


Figure 8 : Principe de fonctionnement du logiciel ELSID.

La base de ce logiciel repose sur une méthode d'identification et de modélisation rationnelle obtenue soit à partir de circuits équivalents électriques de type RLCG, soit à partir d'équation d'états ou bien encore de résultats de simulations électromagnétiques. Ensuite, à chaque élément des matrices représentatives de type hybride $[H]$, admittance $[Y]$, impédance $[Z]$ ou paramètres de répartition $[S]$... est associé une fonction $\hat{f}_{lc}(s)$ pour laquelle il s'agit de trouver une fonction rationnelle d'ordre réduit

$$\hat{h}_{lc}(s) \text{ satisfaisant la relation } \hat{h}_{lc}(s) \approx \hat{f}_{lc}(s) \text{ et telle que : } \hat{h}_{lc}(s) = \frac{N_{lc}(s)}{D(s)}.$$

La méthode développée par Noël Tanguy et son équipe consiste ensuite à modéliser les éléments matriciels du système original à l'aide de combinaisons de fonctions orthogonales rationnelles. Le programme ELSID est ainsi capable de fournir des modèles réduits de systèmes définis par des matrices représentatives, décrites par des transformées de Laplace, ou par des points en fréquence donnés par l'utilisateur. Des données issues de systèmes conçus sous des logiciels de CAD ou provenant de simulateurs électromagnétiques, voire des mesures réelles peuvent également être utilisées. L'ordre des modèles obtenus dépend de la précision souhaitée par l'utilisateur. A noter que les procédures d'identification et de réduction sont pré-paramétrées mais restent néanmoins accessibles à l'utilisateur pour affiner les modèles.

Les possibilités offertes par ELSID ont d'abord été illustrées ici sur la modélisation d'un boîtier de circuits hyperfréquences développé par StratEdge™ et qui est représentatif des boîtiers hyperfréquences. Ce boîtier présenté Figure 9 est prévu pour fonctionner jusqu'à une fréquence de 10 GHz. Le boîtier en «Or» est posé sur un substrat FR4_epoxy ($\epsilon_R=4.4$, $tg(\delta)=0.02$, $H_{sub}=254 \mu m$). Nous avons considéré ici un ensemble de 7 broches avec deux broches inactives de part et d'autre de cinq broches actives. Les connexions du boîtier peuvent être décrites par une matrice $[S]$ de répartition de taille 10×10 correspondant aux 5 ports d'entrée et aux 5 ports de sortie. Dans un premier temps la matrice $[S]$ a été obtenue à partir d'une simulation électromagnétique effectuée à l'aide d'HFSS®. Chacun des paramètres S a ensuite été modélisé à l'aide du logiciel ELSID par des fonctions rationnelles d'ordre faible ($R=10$) ayant toutes le même dénominateur. Figure 10 nous présentons les comparaisons entre deux paramètres de la matrice de transmission (S_{23} et S_{38}) obtenus par simulation électromagnétique et à l'aide du modèle à complexité réduite. La bonne concordance des résultats que l'on observe permet d'utiliser le modèle réduit du boîtier lors d'étude plus complexes le mettant en jeu et ainsi réduire les temps de simulation sans dégrader les résultats.

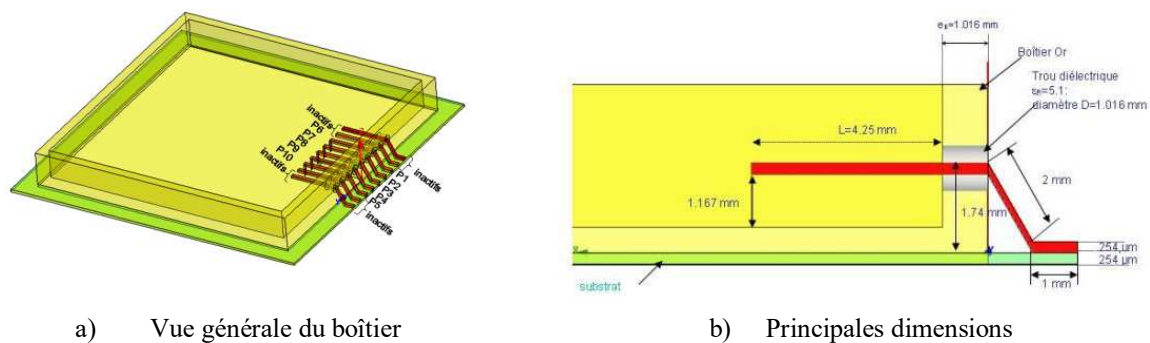


Figure 9 : Géométrie d'un boîtier StratEdge™ et les dimensions prises en compte.

A l'aide de simulations électromagnétiques nous avons également appliqué ces techniques de réduction de complexité au cas d'interconnexions adjacentes en technologie SOI (Silicon on Insulator) [24], [26]. Dans un premier temps nous avons extrait à partir de simulations électromagnétiques 3D (HFSS®) les paramètres RLCG de deux interconnexions placées au même niveau de métallisation dans un substrat SOI. La géométrie considérée est présentée Figure 11.

Les paramètres RLC obtenus à partir des simulations électromagnétiques de cette structure en fonction de la fréquence sont présentés Figure 12.

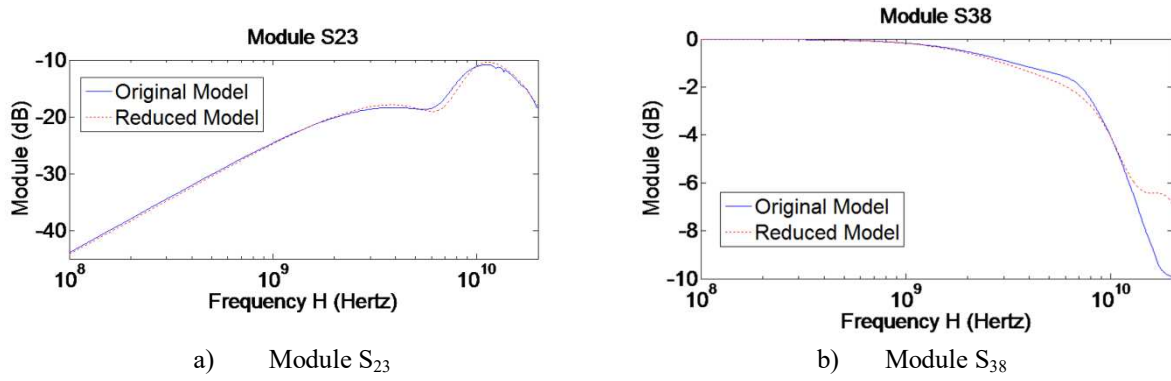


Figure 10 : Comparaison des modules des paramètres S_{23} et S_{38} obtenus par simulation électromagnétique et à l'aide du modèle à complexité réduite.

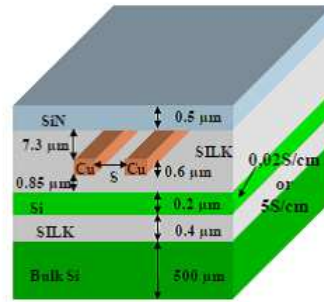


Figure 11 : Géométrie de 2 interconnexions couplées en technologie SOI.[24][26]

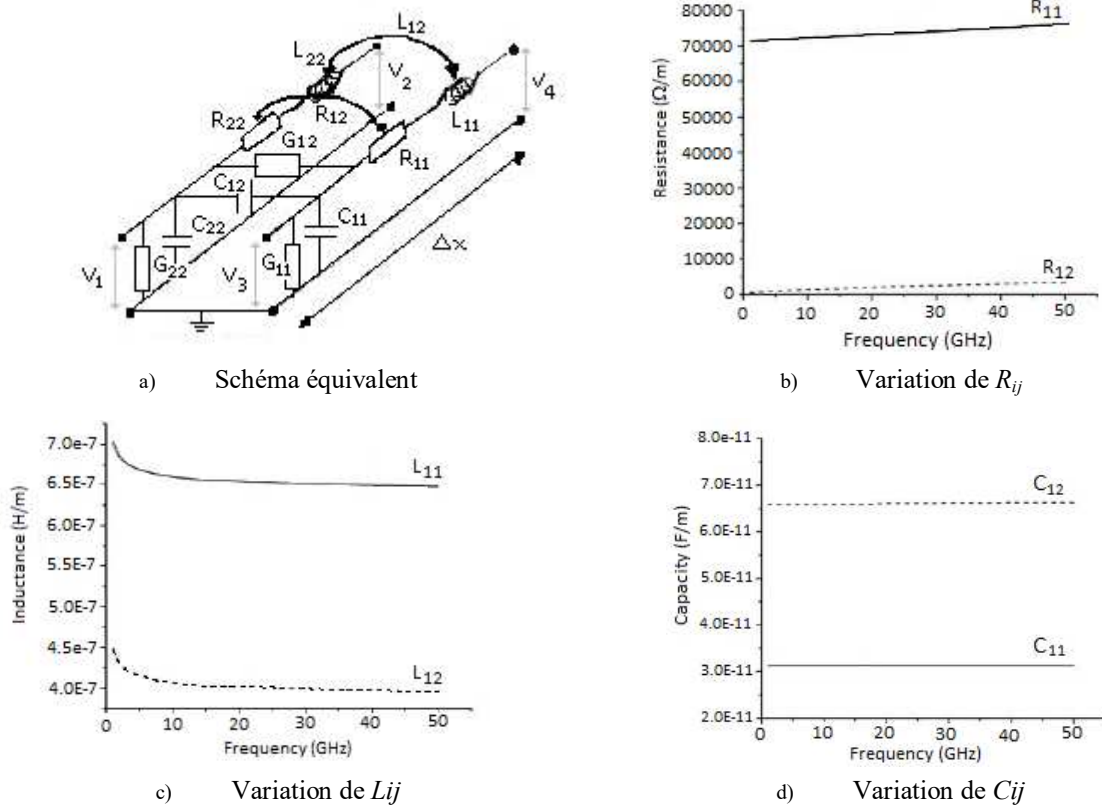


Figure 12 : Schéma équivalent et paramètre R, L et C de deux interconnexions couplées en technologie SOI.

L'utilisation de ces paramètres linéiques permet ensuite la réalisation de simulations circuits basées sur la mise en cascade d'une dizaine voir d'une vingtaine de cellules élémentaires telle que présentées Figure 12-a. Compte tenu du grand nombre d'éléments, les temps de calcul peuvent devenir très importants et ici encore il est nécessaire de développer des techniques de réductions de complexité permettant notamment l'étude des réponses temporelles de ces structures. A partir des résultats de simulations électromagnétiques et des techniques d'extraction des paramètres RLCG, les collègues de l'équipe de *Noël Tanguy* ont développé des modèles à complexité réduite très performants de ces lignes couplées. A titre d'exemple, Figure 13 sont présentés les comparaisons entre les simulations temporelles pour différents niveaux de réduction en comparaison avec les résultats « full-wave ». Pour cet exemple, les longueurs des deux interconnexions considérées sont respectivement de 1.5 mm et de 3 mm et un très bon accord est obtenu avec des modèles d'ordre très réduits 1 ou 2.

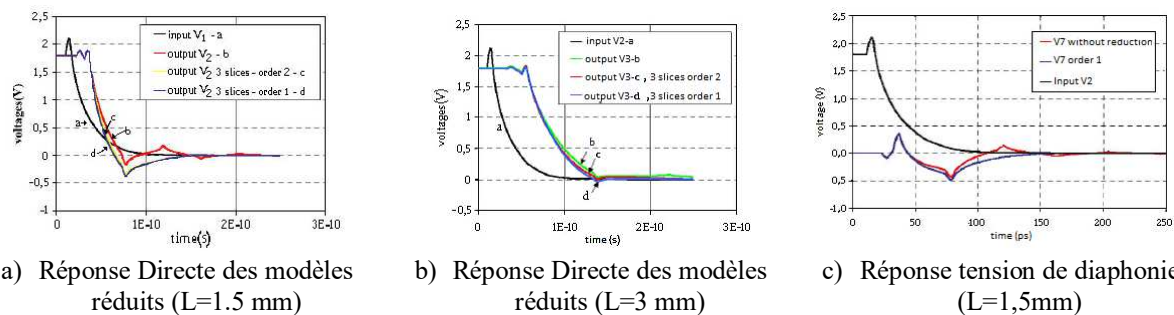


Figure 13 : Comparaison des réponses temporelles obtenues par modèle à complexité réduite avec les réponses obtenues par modèle « full-wave »[24].

Une autre manière d'obtenir des modèles à complexité réduite, consiste à déterminer un modèle électrique comportemental qui peut être obtenu par identification des réponses des systèmes. C'est cette approche qui est retenue lors d'une collaboration avec *Denis Deschacht* du LIRMM de Montpellier. Le comportement de lignes couplées et notamment les phénomènes de diaphonie sur ces lignes ont été modélisés à l'aide de modèles analytiques simples traduisant les couplages tant capacitifs qu'inductifs. Ces modèles sont obtenus par analogie entre le comportement des modes pairs et impairs avec celui d'une simple ligne de transmission. Cette modélisation est résumée Figure 14 où nous présentons la configuration des lignes couplées pouvant propager les modes commun et différentiel et le modèle d'une ligne simple ayant les caractéristiques équivalentes soit du mode pair ou du mode impair. Les paramètres équivalents des lignes peuvent être exprimés soit en termes d'impédances caractéristiques $Z_{Ce,o}$ et de constantes de propagation $\gamma_{e,o}$ [27] ou bien de paramètres linéiques RLC et de coefficients de couplages [28].

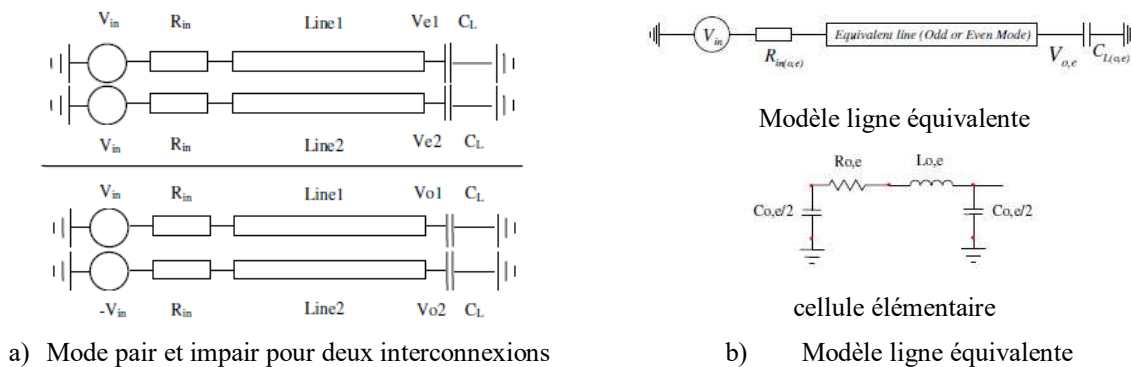


Figure 14 : Principe de la modélisation de deux lignes couplées par une seule ligne. [27].

Ensuite à l'aide de ces éléments de simulation, nous avons établi la sommabilité des couplages inductif et capacitif déterminés séparément. L'utilisation des modèles comportementaux en technologie submicronique permet une réduction des expressions des paramètres des lignes équivalentes et donc un gain de temps par rapport au calcul direct sur la structure complète. A titre d'exemple Figure 15-a sont présentées les comparaisons entre les réponses obtenues à partir des modèles simplifiés (Figure 15-b) et les résultats obtenus à l'aide des modèles « SPICE » complets (Figure 15-a). D'autres comparaisons sont disponibles dans les références suivantes [27][28]. Les résultats obtenus en utilisant les deux approches sont tout à fait comparables malgré des temps de simulations très différents.

Il est également possible d'obtenir l'ordre de grandeur des tensions de diaphonie en réponse à des excitations temporelles non plus à partir de modèles distribués mais à partir simplement de modèles localisés obtenus à l'aide de l'étude précédente [29]. Si les formes d'ondes ne sont plus en parfaite concordance, elles permettent cependant d'évaluer correctement les risques de diaphonie et cela à partir de simulations très simples et rapides, ce qui est toujours très important lors des phases de conception des circuits électroniques.

Ces études collaboratives ont permis de développer et de valider des techniques de modélisations à complexité réduite très utiles lors des différentes phases de conception des puces et circuits électroniques.

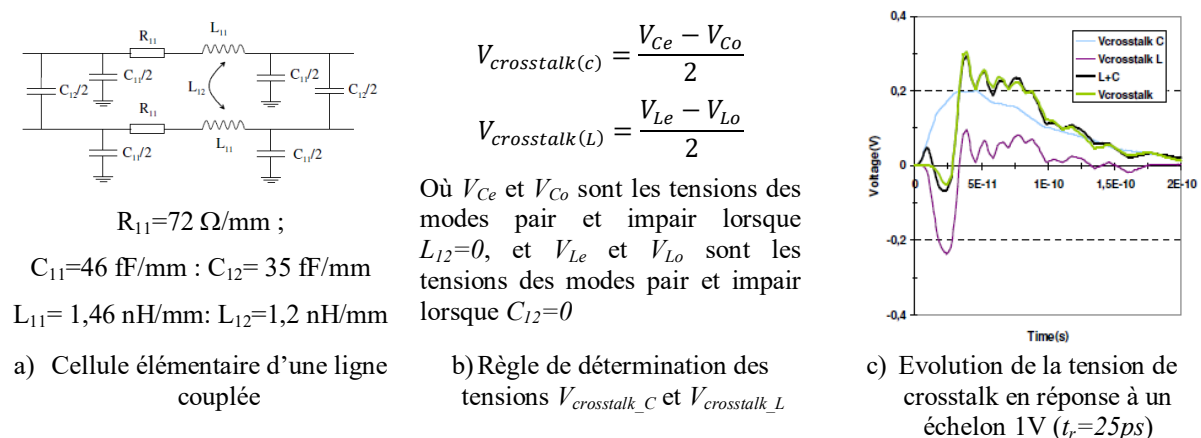


Figure 15 : Mise en évidence de la sommabilité des modes inductifs et capacitifs [27].

Cependant, compte tenu de l'évolution des technologies et de la nécessité de prendre en compte le maximum d'effets des interconnexions, nous avons cherché à modéliser les effets inductifs des interconnexions qui deviennent prépondérants avec la montée en fréquence. Le paragraphe suivant traite de ce sujet.

3. Modélisation des effets inductifs des interconnexions.

La prise en compte et l'étude de la modélisation des effets inductifs des interconnexions pour la micro-électronique et pour l'électronique a été l'un des objets des travaux de thèse de *Lauréline David* [22] et d'*Yves Quéré* [21].

Avec la montée en fréquence des signaux d'horloge et l'augmentation des débits dus à l'augmentation du volume des informations à traiter, les interconnexions des niveaux globaux sont de plus en plus soumises aux effets inductifs [30][31][32]. Dans un certain nombre de cas, il est

maintenant nécessaire de modéliser la propagation sur ces lignes [33] pour bien rendre compte de leurs effets sur les signaux. La modélisation de la propagation ne peut se faire qu'en utilisant des modèles RLCG complets et distribués. Les effets inductifs des lignes doivent donc être considérés dans un certain nombre de cas. Si nous comparons l'évolution de la résistance linéique équivalente d'une ligne en fonction de la fréquence à celle de la réactance $jL\omega$ (voir Figure 16) on peut constater que cette dernière (et donc l'inductance) devient prépondérante par rapport à la résistance à partir de certaines fréquences plus ou moins élevées suivant les matériaux la constituant.

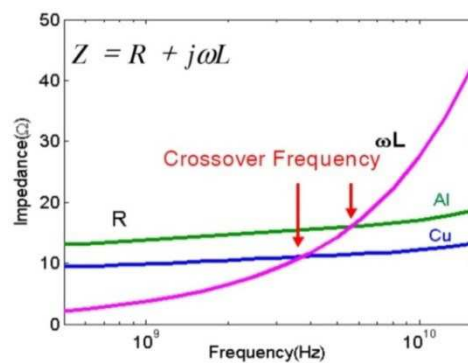


Figure 16 : Evolution de la résistance et de la susceptance d'une interconnexion en fonction de la fréquence.

Les règles de prise en compte ou non des effets inductifs ont été établies par *Ismael et al* [34]. Ces règles sont illustrées Figure 17. Les effets inductifs ne se font réellement sentir que si l'on considère des interconnexions relativement courtes de telle sorte que l'atténuation ne soit pas trop importante et que si elles véhiculent des signaux présentant un temps de transition court.

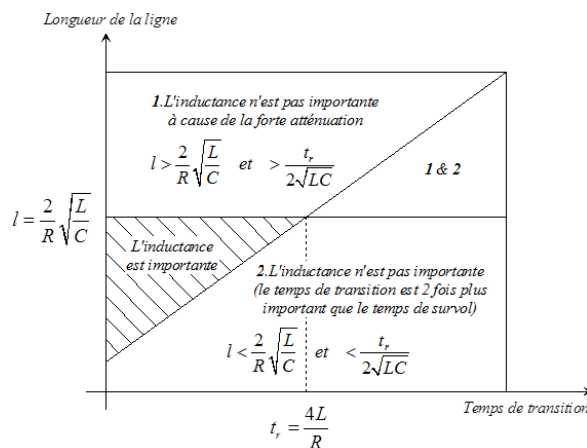


Figure 17 : Illustration de la plage inductive suivant *Ismael et al* [34] : intervalle de temps de transition et de longueur de lignes pour lequel l'inductance est importante à considérer.

La prise en compte des éléments inductifs dans les modèles d'interconnexions présente un réel challenge car la définition de l'inductance nécessite de considérer une boucle de courant fermée. Pour un circuit donné, il faut donc connaître cette boucle afin de modéliser les effets inductifs avec précision [35][36]. Dans le cas d'une interconnexion il est nécessaire d'identifier les chemins de retour du courant possibles afin d'extraire la valeur des inductances [37]. Cette notion d'inductance de boucle associée à la difficulté d'identifier clairement les chemins de retour du courant est illustrée Figure 18. Considérons une ligne signal entourée de huit lignes servant au retour du courant. En basse fréquence, le courant de retour va se répartir uniformément sur les 8 lignes de retour minimisant ainsi

l'impédance vue puisqu'elle correspond à la mise en parallèle des huit impédances individuelles. En haute fréquence, le terme dominant devient le terme inductif et le courant de retour va alors se concentrer dans les conducteurs les plus proches de la ligne signal, minimisant la valeur totale de l'impédance vue. Ce phénomène est illustré Figure 19 où l'on présente la variation de la résistance et de l'inductance linéique équivalentes de la ligne en présence des huit lignes de retour en fonction de la fréquence. Ces résultats ont été obtenus à l'aide d'une simulation électromagnétique MAXWELL[®].

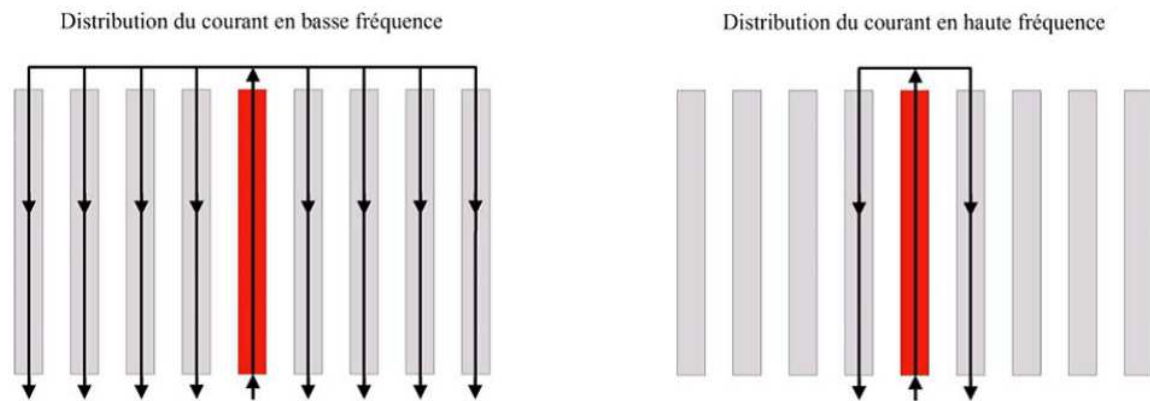


Figure 18 : Illustration de l'effet de proximité sur un réseau de 9 interconnexions. En basse fréquence les courants de retour sont répartis uniformément sur les 8 lignes de retour, tandis qu'en haute fréquence seules les lignes les plus proches assurent le retour du courant.

Le changement de comportement est très visible sur cette courbe, au-delà de 20 GHz l'inductance de boucle équivalente chute rapidement pour se stabiliser à une valeur correspondant à l'inductance d'une ligne signal entourée de deux lignes de retour du courant. La résistance linéique quant à elle, augmente suivant une trajectoire opposée à celle de l'inductance en fonction de la fréquence. Ainsi elle augmente rapidement autour de 20GHz pour se stabiliser ensuite à une valeur correspondant à la mise en parallèle des deux lignes les plus proches de la ligne signal.

Ce phénomène doit être pris en compte lors de l'extraction des paramètres notamment pour des applications où les temps de montée sont très courts et donc les fréquences à considérer très élevées. Pour traduire ces variations d'impédances, il est donc nécessaire de considérer des structures de dimensions latérales importantes [35] englobant les différents conducteurs.

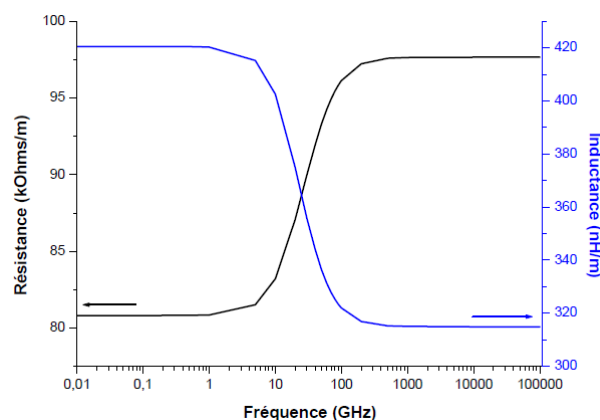


Figure 19 : Variations fréquentielles de la résistance et de l'inductance linéique équivalente dans le cas d'une ligne signal entourée de 4 lignes de retour du courant de part et d'autre [21].

a. Extraction de l'inductance de boucle

Dans ce contexte, *Lauréline David* a développé lors de sa thèse un critère permettant l'estimation du nombre de conducteurs à prendre en compte pour la détermination de l'inductance de boucle [22],[38]. Il s'agit d'un modèle dit « pré-layout » permettant de prévoir l'impact des effets inductifs sur le retard ce qui permet de s'en prémunir au plus tôt lors de la conception. *Lauréline David* a démontré que pour des basses fréquences et pour des cas réalistes de circuits représentatifs de la technologie 90 nm, il suffit de considérer les 4 lignes d'alimentation (VDD/GND) les plus proches de la ligne signal pour déterminer de façon très réaliste l'inductance linéique (appelée ci-après L_{max}) d'une ligne signal située sur les niveaux de métallisation intermédiaires et cela quel que soit sa position [22], [38]. Pour des fréquences plus élevées ou des signaux ayant des temps de montée plus faibles, il est nécessaire de considérer les lignes « signal » voisines de la ligne active pour déterminer l'inductance linéique équivalente en plus des 2 lignes d'alimentation. Cette structure permet ainsi de déterminer une valeur minimum L_{min} de l'inductance de boucle. Les modèles permettant la détermination des inductances L_{max} et L_{min} pour les interconnexions des niveaux globaux et intermédiaires sont illustrés Figure 20.

La validité de ces modèles inductifs pré-layout a été établie sur des réponses temporelles par comparaison entre les modèles $RL_{eff}C$ et des modèles PEEC [39] (Partial Element Equivalent Circuit) complet [22].

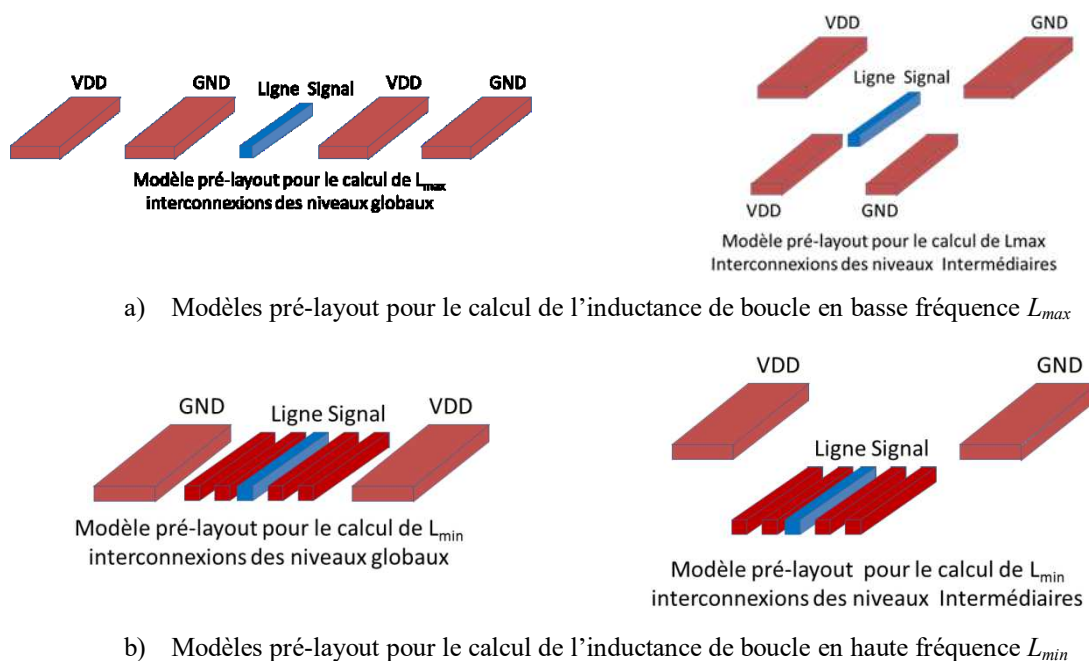


Figure 20 : Modèles inductifs pré-layout pour le calcul de l'inductance équivalente L_{eff} .

Compte tenu des dimensions des lignes d'alimentation par rapport à celles de la ligne signal, la détermination du chemin de retour de courant sur la valeur de la résistance linéique reste très marginale. Ces modèles pré-layout permettent une évaluation très réaliste des valeurs de l'inductance équivalente pour chaque niveau de métallisation. Ils sont utiles pour définir des règles de design et prédire très tôt dans la séquence de conception l'impact des effets inductifs sur les retards et éventuellement s'en prémunir.

Dans l'étude précédente nous avons considéré qu'il ne peut y avoir qu'une seule ligne signal active simultanément. Ceci peut sembler un peu restrictif dans le cas d'un circuit numérique [40]. Nous avons donc cherché à développer un modèle d'inductance de boucle permettant de considérer que plusieurs lignes signal peuvent être actives simultanément et qu'elles sont parcourues par des courants orientés dans la même direction comme cela est illustré sur la Figure 21.

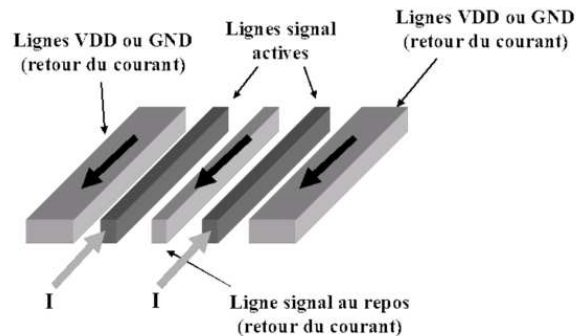


Figure 21 : Exemple d'interconnexions du niveau global où plusieurs lignes signal sont excitées, les autres conducteurs servant de retour du courant.

La méthodologie que nous avons développée lors de la thèse d'Yves Quéré [21][41] pour extraire l'impédance de boucle dans le cas où plusieurs lignes sont excitées en même temps est résumée Figure 22. Le point de départ de cette approche consiste, à l'aide des matrices impédances de types PEEC [42][43] obtenues par extraction issue de simulation EM ou bien de modèles analytiques [35][44], à déterminer l'impédance de boucle en considérant différents cas d'excitation des lignes signal de la structure. Nous obtenons ainsi des modèles linéiques de l'impédance de boucle dépendant de la fréquence. Les modèles obtenus traduisent les effets de proximité même si les modèles PEEC sont eux statiques [41].

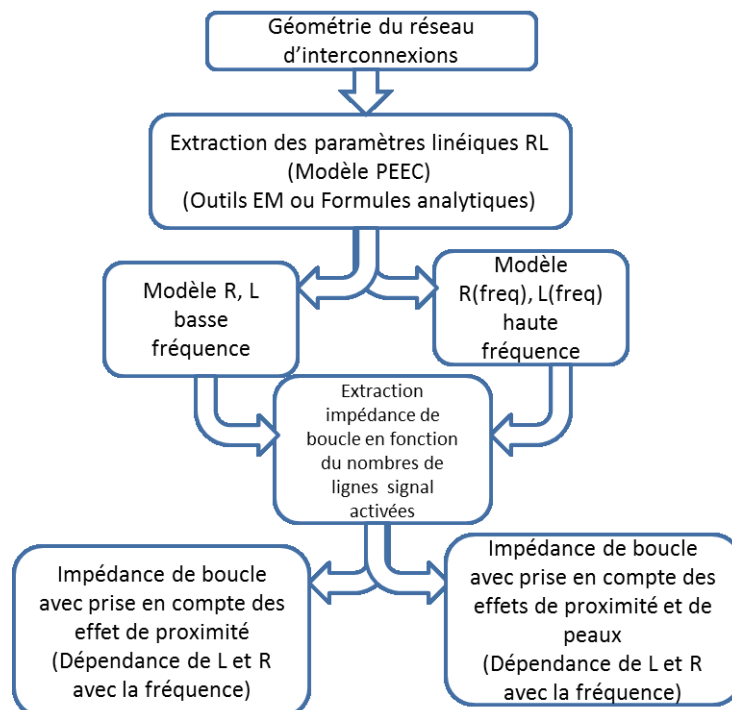


Figure 22 : Méthodologie mise en œuvre pour l'extraction de l'impédance de boucle.

Si nous considérons une structure à N conducteurs telle que schématisée Figure 23, elle peut être décrite par une matrice impédance $[Z]$ comprenant N lignes et N colonnes. Dans cette matrice les termes diagonaux représentent les impédances propres de chaque conducteur et les autres termes les impédances de couplages entre lignes. Sur ce réseau de N conducteurs (lignes signal et lignes d'alimentation) M lignes signal peuvent être excitées ($M < N$) simultanément. Le retour du courant s'effectuera alors dans l'ensemble des $(N-M)$ lignes non excitées. La modélisation que nous avons développée lors de la thèse d'Yves Quéré permet de déterminer les courants circulant dans chaque ligne servant au retour du courant. A l'aide de la connaissance des courants et d'une étape de normalisation des courants et des tensions aux bornes des conducteurs de retour, nous pouvons déterminer l'inductance de boucle L_{loop} et la résistance de boucle R_{loop} [21].

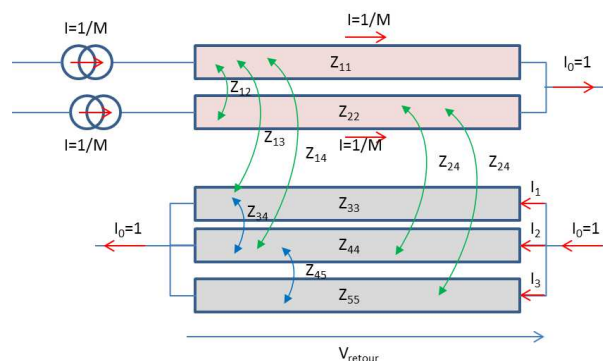


Figure 23 : Schéma d'une structure à 5 conducteurs où 2 lignes sont excitées par un courant d'amplitude $\frac{1}{2}$ A. Le retour des courants est distribué dans les 3 autres lignes.

Il faut noter que cette extraction de l'impédance de boucle prend en compte l'ensemble des courants dans les lignes de retour sans effectuer d'autre hypothèse qu'une répartition uniforme du courant dans les lignes d'excitation. Cette technique d'extraction de l'impédance de boucle fonctionne donc dans tous les cas de figure et quel que soit la fréquence considérée.

Ci-après nous illustrons cette méthode d'extraction dans le cas d'interconnexions des niveaux globaux. La structure étudiée est composée de trois lignes signal et de deux lignes de masse. Figure 24 nous présentons l'évolution des courants dans chaque conducteur, lorsque l'on excite la ligne signal S_1 , les autres conducteurs étant considérés comme des lignes de retour du courant. Les valeurs des courants sont comparées à celles obtenues à l'aide d'une étude EM réalisée avec MAXWELL 2D. Une très bonne corrélation entre les deux approches est observée.

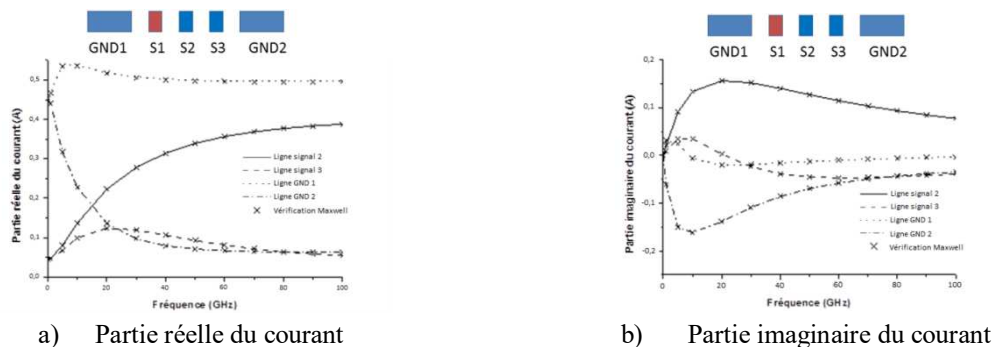


Figure 24 : Evolution du courant (partie réelle et imaginaire) dans chaque conducteur de retour en fonction de la fréquence quand la ligne S_1 est excitée.

Pour illustrer les possibilités de prise en compte de l'excitation simultanée de plusieurs lignes signal, nous présentons Figure 25 les variations de la résistance de boucle et de l'inductance de boucle de la structure précédente. Différents cas d'excitation ont été envisagés. La variation assez importante des valeurs de résistances et d'inductances de boucle que l'on peut constater, justifie notre démarche de modélisation tenant compte de l'activation simultanée de plusieurs lignes. Cette modélisation qui peut être utilisée lors des phases de conception, permet d'identifier les cas critiques entraînant les perturbations les plus importantes et donc d'en tenir compte au plus tôt lors du design des circuits.

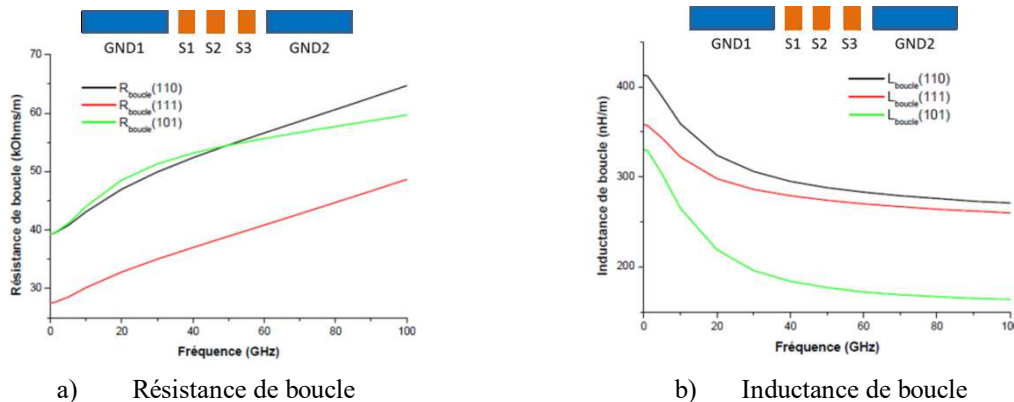


Figure 25 : Evolution fréquentielle des résistances et inductances de boucle dans le cas où plusieurs lignes signal sont excitées simultanément. (à titre d'exemple (110) correspond à l'excitation des lignes S1 et S2 la ligne S3 est au repos).

L'utilisation de ces modèles équivalents permet d'évaluer très correctement les réponses temporelles et d'estimer les valeurs des 1^{ers} dépassements et les temps de réponse. A titre d'exemple nous présentons Figure 26-c les comparaisons entre les réponses temporelles obtenus à l'aide de la structure complète présentée Figure 26-a et ceux obtenus à l'aide du modèle équivalent de la Figure 26-b. Nous avons considéré l'excitation simultanée de deux lignes signal par un échelon de tension ayant un temps de montée de $t_r = 5$ ps. Dans cet exemple, les lignes ont une longueur de $L = 700$ μm .

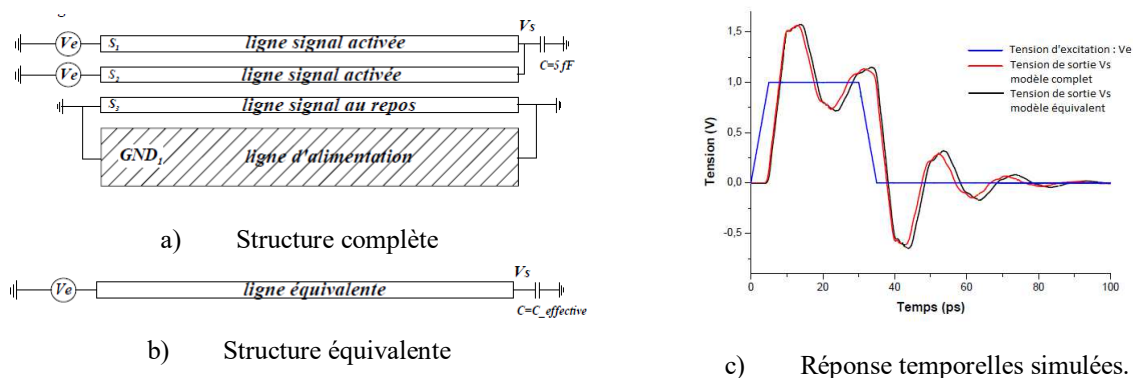


Figure 26 : Comparaison des réponses temporelles de la tension de sortie dans le cas de l'excitation simultanée de deux lignes signal. a) et b) structures considéré ; c) réponses temporelles.

Cette approche peut également permettre de réduire les matrices représentatives des réseaux d'interconnexions en créant un modèle équivalent des masses du réseau d'interconnexion. Les matrices impédances ne comprennent plus que les termes correspondant aux lignes signal [21] référencées par rapport à une masse virtuelle traduisant les effets de l'ensemble des masses du réseau réel.

Les éléments de la matrice impédance réduite sont obtenus à l'aide de la technique utilisée pour la détermination de l'impédance de boucle précédente en réalisant une combinaison des différentes excitations des lignes signal. Par exemple pour obtenir le paramètre Z_{loop11} , on excite la 1^{ère} ligne signal et on impose un courant nul dans les autres lignes signal. La matrice Z_{loop} étant la matrice réduite de taille du nombre de ligne signal [21].

A titre d'exemple nous présentons les résultats obtenus sur la structure de la Figure 27 représentative des couches intermédiaires de la technologie 90 nm. Le modèle obtenu après réduction des masses est également illustré sur la même figure.

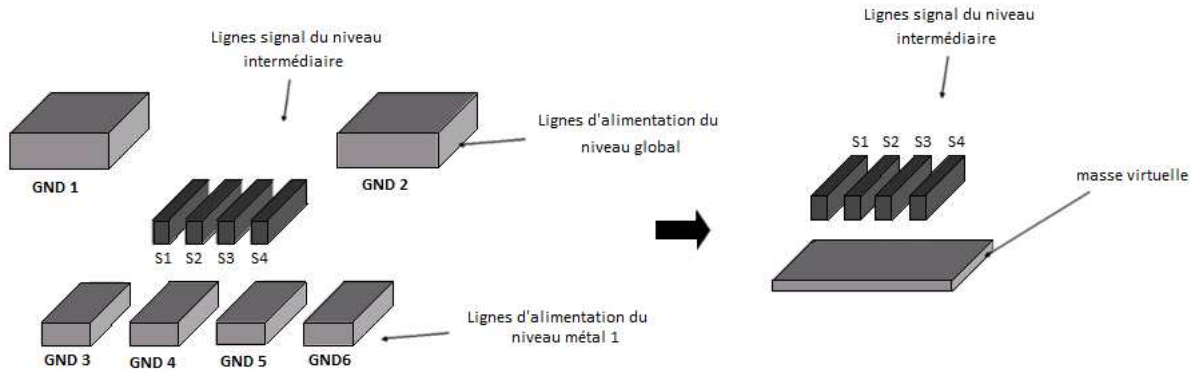


Figure 27 : Structure typique des couches métalliques intermédiaires de la technologie 90 nm et la structure à complexité réduite équivalente où l'ensemble des masses ont été regroupées.

Les matrices $[R]$ des résistances et les matrices $[L]$ des inductances de la structure complète ont été obtenues à l'aide du logiciel Maxwell 2D et elles sont présentées Figure 28 ci-dessous.

Après avoir appliqué la technique permettant de rassembler toutes les masses entre-elles et de réduire la taille de la matrice impédance les matrices dites R_{Loop} et L_{Loop} (présentées Figure 29) sont réduites à des matrices 4x4 au lieu des matrices 10x10 originelles. L'utilisation de ces matrices réduites permet une réduction importante des temps de simulation des réseaux d'interconnexions complexes notamment par la réduction de la taille des matrices inductances.

$$R = \begin{bmatrix} 215.5 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 215.5 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 215.5 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 215.5 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 2.9 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 2.9 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 35.9 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 35.9 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 35.9 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 35.9 \end{bmatrix}$$

a) Matrice R en K Ω /m

$$L = \begin{bmatrix} 1152 & 922 & 792 & 713 & 332 & 337 & 452 & 543 & 549 & 459 \\ 922 & 1152 & 922 & 792 & 323 & 346 & 437 & 529 & 558 & 474 \\ 792 & 922 & 1152 & 922 & 315 & 356 & 424 & 514 & 564 & 490 \\ 713 & 792 & 922 & 1152 & 307 & 366 & 410 & 498 & 565 & 506 \\ 332 & 323 & 315 & 307 & 646 & 212 & 368 & 327 & 287 & 251 \\ 337 & 346 & 356 & 366 & 212 & 646 & 251 & 287 & 327 & 368 \\ 452 & 437 & 424 & 410 & 368 & 251 & 955 & 578 & 437 & 357 \\ 543 & 529 & 514 & 498 & 327 & 287 & 578 & 955 & 578 & 437 \\ 549 & 558 & 564 & 565 & 287 & 327 & 437 & 578 & 955 & 578 \\ 459 & 474 & 490 & 506 & 251 & 368 & 357 & 437 & 578 & 955 \end{bmatrix}$$

b) Matrice L en nH/m

Figure 28 : Matrices R et L complètes correspondantes à la structure Figure 27.

$$R_{loop} = \begin{bmatrix} 216.8 & 1.3 & 1.3 & 1.3 \\ 1.3 & 216.8 & 1.3 & 1.3 \\ 1.3 & 1.3 & 216.8 & 1.3 \\ 1.3 & 1.3 & 1.3 & 216.8 \end{bmatrix} \quad (k\Omega/m)$$

a) Matrice Résistance réduite

$$L_{loop} = \begin{bmatrix} 840 & 610.2 & 479.4 & 399.5 \\ 610.2 & 839.7 & 609.7 & 478.8 \\ 479.4 & 609.7 & 839 & 608.9 \\ 399.5 & 478.8 & 608.9 & 838 \end{bmatrix} \quad (nH/m)$$

b) Matrice inductance réduite

Figure 29 : Matrices R_{Loop} et L_{Loop} réduites.

Comme cela vient d'être présenté lors des paragraphes précédents, les interconnexions sont rarement isolées et leur environnement joue un rôle important sur les caractéristiques des signaux

propagés. Lors du routage, les interconnexions peuvent avoir des longueurs différentes, les chemins de circulation de l'information peuvent être complexes et il est intéressant d'identifier les perturbations que peuvent entraîner ces différences de chemins et de proposer des règles de conception ou bien des solutions technologiques permettant une limitation de ces effets. Ceci est l'objet du paragraphe suivant.

b. Comparaison des modèles PEEC (Partial Element Equivalent Circuit) avec des modèles Fullwave.

Nous avons également comparé une approche de type PEEC (*Partial Element Equivalent Circuit*) avec une modélisation 3D « *fullwave* » notamment dans le cas de discontinuités élémentaires représentatives d'un réseau d'interconnexions classique. Nous avons principalement considéré des structures correspondant aux niveaux globaux de métallisation (métal 6 et métal 7) en technologie 90 nm. Les principales structures analysées sont présentées Figure 30.

Les dimensions des structures considérées sont présentées dans la Table 1 ci-dessous.

T (μm)	0,6	H_{VIA} (μm)	0,65
S (μm)	4,29	L (μm)	500
S_D (μm)	8,29	L_A (μm)	225
W_G (μm)	6,66	L_D (μm)	50
W_S (μm)	0,42	L_G (μm)	350
W_{VIA} (μm)	0,2	L_S (μm)	339

Table 1 : Dimensions des structures de test en micromètres.

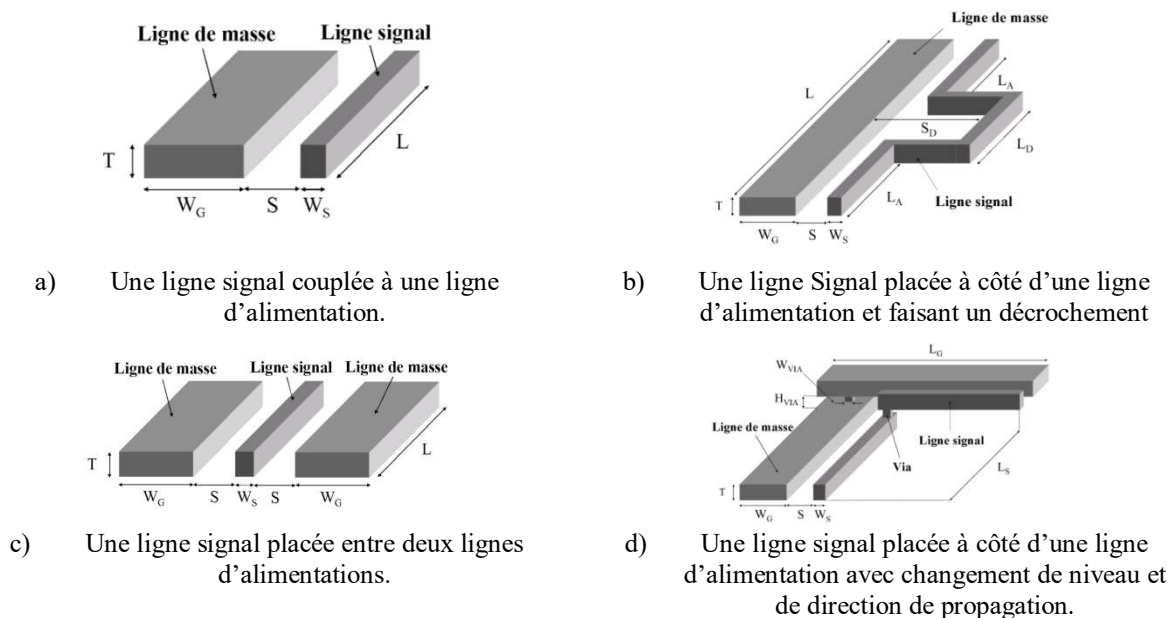


Figure 30 : Illustration de discontinuités d'interconnexions des niveaux globaux en technologie 90 nm.

Les modèles PEEC utilisés lors de cette étude ne permettent pas de traduire l'évolution fréquentielle des paramètres linéiques RLCG. Les simulations éléments finis « *full-wave* » (HFSS[®]) permettent elles d'y accéder. Les comparaisons des variations fréquentielles des inductances et des résistances linéiques pour les 4 cas considérés sont illustrées Figure 31. Nous avons pu constater des

différences relativement faibles entre les approches PEEC et « full-wave » (au maximum de 17 % sur la résistance à très hautes fréquences)[45].

Nous avons ensuite cherché à évaluer les différences que peut entraîner la non-prise en compte des variations fréquentielles des paramètres RLCG sur des signaux numériques temporels et notamment sur leur temps de transition (passage de 10 à 90 % du niveau haut) et sur les retards. Les formes d'ondes obtenues par simulations pour deux de temps de montée différents sont présentées Figure 32 et les résultats sur les temps de transition et sur les retards sont résumés Table 2 et Table 3 pour les 4 structures de la Figure 30.

Si l'approche PEEC statique permet de bien rendre compte des temps de transition et des retards lorsque les temps de montée des signaux restent suffisamment importants, une différence plus importante (jusqu'à 34% sur le temps de montée) apparaît entre les modèles statiques (PEEC) et fréquentiels (HFSS[®]) lorsque ces temps de montée sont très brefs (<5 ps). Cependant si l'on considère les signaux après l'inverseur de sortie (tension V_Z Figure 32-a) qui effectue une remise en forme, alors les différences sont plus faibles notamment en absence de discontinuités sur les interconnexions.

Les cas présentant le plus d'écart sont ceux où il existe des discontinuités importantes sur les interconnexions. Ces discontinuités doivent donc être étudiées plus attentivement notamment lorsque les temps de transition deviennent très faibles. Lorsqu'on évoque des discontinuités sur une interconnexion cela nous oblige à considérer les interconnexions dans les trois dimensions de l'espace et non plus uniquement dans leur plan transversal. Le paragraphe suivant aborde cette problématique des interconnexions dans leur environnement 3D.

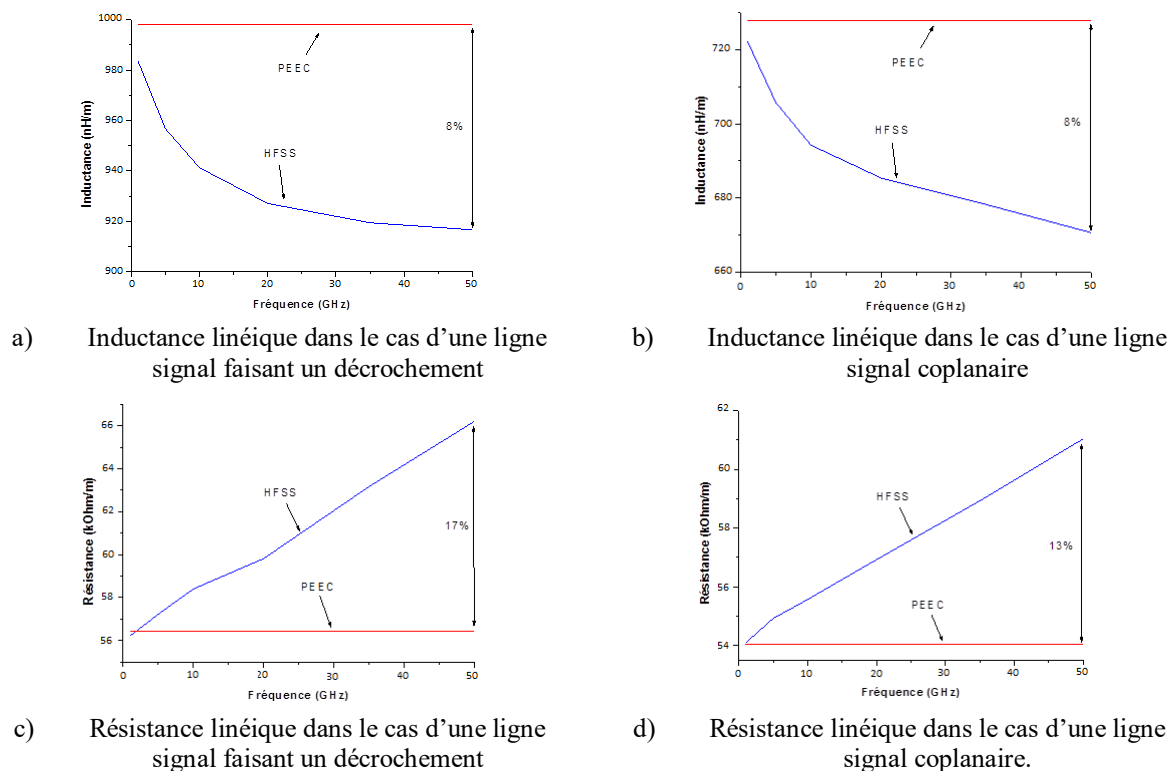


Figure 31 : Comparaisons des variations des inductances et des résistances linéiques obtenues par modélisation PEEC et extraction HFSS[®].

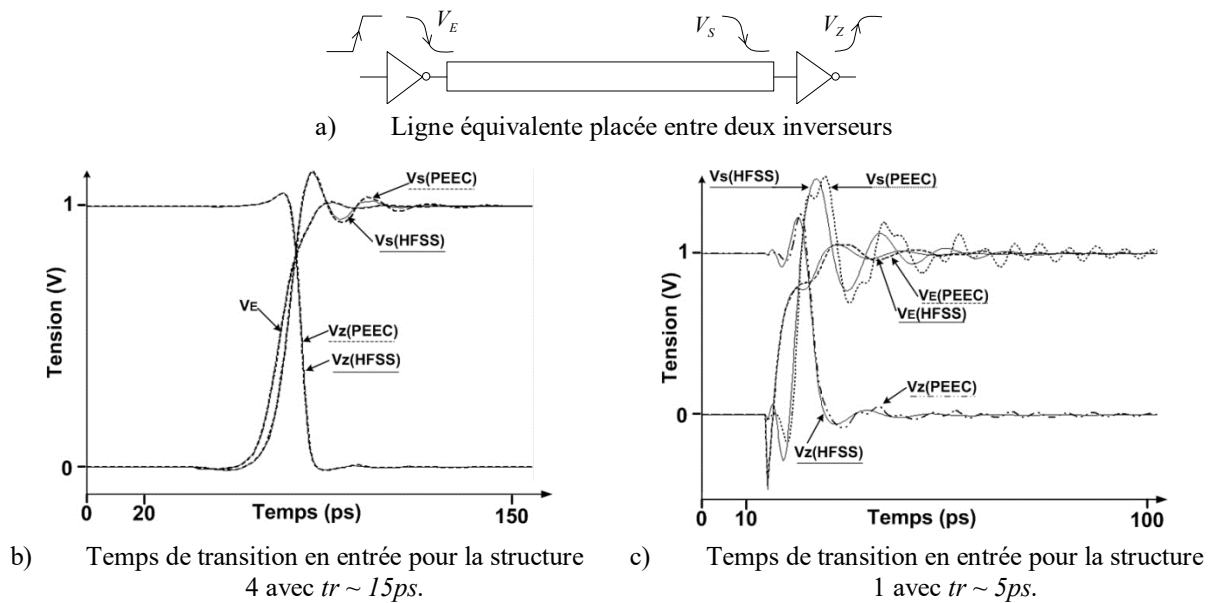


Figure 32 : Réponses transitoires obtenues à partir des extractions PEEC et HFSS.

	Cas 1	Cas 2	Cas 3	Cas 4
Retard en sortie de ligne	2.6 %	0.5%	4.3%	0.6%
Retard après le 2 nd inverseur	1.1%	0.7%	1%	0.2%
T_r (S) en sortie de ligne	0.2%	1%	1.1%	2.6%
T_r (Z) après le 2 nd inverseur	0.3%	0.7%	2.3%	2.1

Table 2 : Comparaison des résultats de simulation des "netlists" PEEC avec celles issues de HFSS (référence), pour un temps de transition $tr \sim 15ps$ en entrée de ligne[21].

	Cas 1	Cas 2	Cas 3	Cas 4
Retard en sortie de ligne	7.3 %	5.6%	5.9%	4.3%
Retard après le 2 nd inverseur	1.8%	1%	1%	3.2%
Tr (S) en sortie de ligne	16.2%	23%	22.8%	34.2%
Tr (Z) après le 2 nd inverseur	2.8%	13.4%	4.8%	14.1

Table 3 : Comparaison des résultats de simulation des "netlists" PEEC avec celles issues de HFSS (référence), pour un temps de transition $tr < 5ps$ en entrée de ligne. [21]

c. Mise en évidence des risques de conversion de mode de propagation et définition de règles de conception minimisant ces effets.

Si la problématique d'identification des chemins de retour des courants est un sujet majeur, la prise en compte des effets des discontinuités sur les interconnexions est également une problématique importante à considérer. En effet, ces discontinuités peuvent engendrer des perturbations importantes sur les signaux propagés comme des réflexions, des atténuations, des déphasages des ondes se propageant. Avec la montée en fréquence les perturbations ont des effets souvent plus importants.

Ces travaux sur l'étude des effets des discontinuités des interconnexions sur les signaux ont principalement été effectués lors de la thèse d'Yves Quéré[21].

Les discontinuités que nous avons envisagées consistaient en un coude coplanaire entre deux niveaux de métallisation réalisé par l'intermédiaire de vias métallisés et une structure à lignes couplées présentant une différence de marche sur une des lignes. L'objectif visé était la détermination de l'influence de ces discontinuités sur les chemins de retour du courant ainsi que l'évaluation des perturbations qu'elles pouvaient engendrer avec la montée en fréquence. Dans ces deux cas, la modification des chemins de retour du courant se traduit par une conversion de mode de propagation de l'énergie d'un mode privilégié vers un mode que nous définirons comme "parasite".

Pour analyser ces modifications de modes de propagation nous avons considéré des lignes de type coplanaire c'est-à-dire constituées d'une ligne signal et d'au moins une ligne de masse le tout placé au-dessus d'un plan de masse[46], [47]. Les plans de masse inférieurs correspondent soit à un niveau de métallisation inférieur parallèle aux lignes ou bien encore à un substrat fortement dopé de faible résistivité. Dans ces derniers cas, le mode de propagation privilégié correspond au cas où le champ électrique est principalement concentré entre les conducteurs coplanaires et le mode parasite correspond à la configuration pour laquelle une partie importante des lignes de champ électrique se situe entre les lignes et le plan de masse inférieur. Sur la Figure 33 nous présentons les différentes configurations des lignes de champs électriques pour les structures que nous avons considérées. Dans le cas de trois lignes couplées la configuration privilégiée correspond à la configuration du mode symétrique et les configurations antisymétriques et microruban sont les configurations des modes parasites. Dans le cas de deux lignes couplées la configuration différentielle est celle recherchée tandis que la configuration microruban est la configuration parasite.

Pour analyser les structures présentant des discontinuités en termes de conversion de mode, il est nécessaire d'utiliser un formalisme permettant la mise en évidence de ces modes. Nous avons donc utilisé le formalisme des paramètres S généralisés où les ports physiques réels sont remplacés par des ports virtuels propageant les modes communs et différentiels. Ce concept de matrice S généralisée est illustré Figure 34.

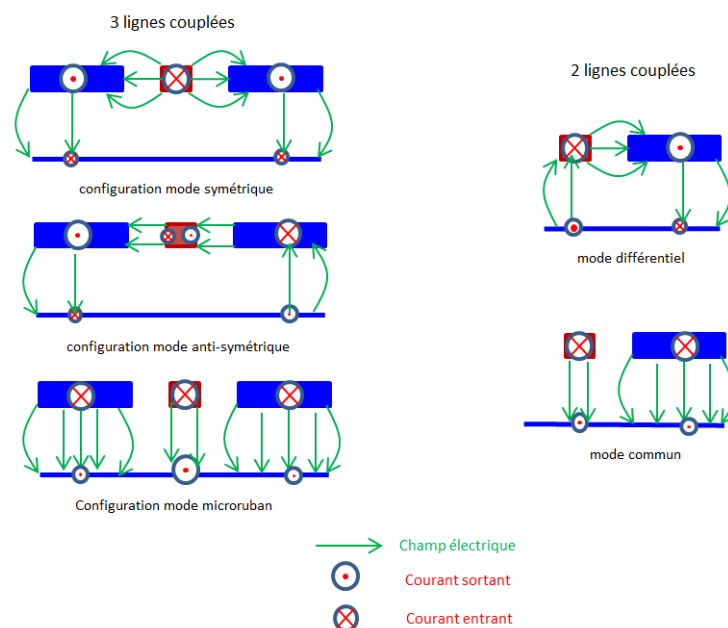


Figure 33 : Configuration des lignes de champ électrique et distribution du courant dans le cas de deux et trois interconnexions situées au-dessus d'un plan de masse.

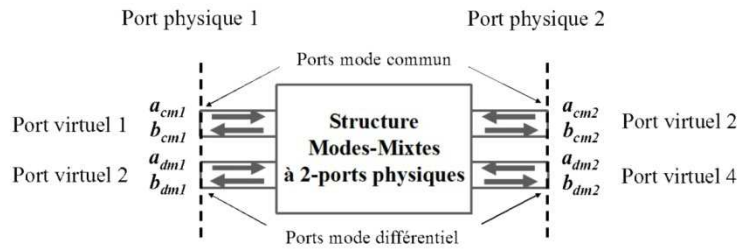


Figure 34 : Diagramme conceptuel d'une structure pouvant propager des Modes-Mixtes (communs et différentiels).

Dans cette approche les ondes incidentes des modes communs et différentiels sont notés « a_{cmi} » et « a_{dmi} » respectivement tandis que les ondes réfléchies sur les ports sont notées « b_{cmi} » pour le mode commun et « b_{dmi} » pour le mode différentiel. L'indice « i » indique le coté des ports considérés. La relation entre les ondes incidentes et réfléchies peut alors se traduire par :

$$\begin{bmatrix} b_{cm1} \\ b_{cm2} \\ b_{dm1} \\ b_{dm2} \end{bmatrix} = \begin{bmatrix} S_{11ComCom} & S_{12ComCom} & S_{11ComDiff} & S_{12ComDiff} \\ S_{21ComCom} & S_{22ComCom} & S_{21ComDiff} & S_{22ComDiff} \\ S_{11DiffCom} & S_{12DiffCom} & S_{11DiffDiff} & S_{12DiffDiff} \\ S_{21DiffCom} & S_{22DiffCom} & S_{21DiffDiff} & S_{22DiffDiff} \end{bmatrix} \times \begin{bmatrix} a_{cm1} \\ a_{cm2} \\ a_{dm1} \\ a_{dm2} \end{bmatrix}$$

$$\Rightarrow [b_{modal}] = \begin{bmatrix} [S_{ComCom}] & [S_{ComDiff}] \\ [S_{DiffCom}] & [S_{DiffDiff}] \end{bmatrix} \times [a_{modal}] \quad \text{Équation 1}$$

où $[S_{com-com}]$ est la matrice S décrivant la propagation du mode commun, $[S_{diff-diff}]$ celle du mode différentiel et $[S_{com-diff}]$ et $[S_{diff-com}]$ les matrices S représentant la conversion d'un mode à l'autre. A titre d'exemple, $[S_{com-diff}]$ décrit la conversion du mode différentiel au mode commun pour l'ensemble des ports.

Dans le cas où la structure peut supporter 3 modes de propagations sans fréquences de coupure alors la matrice de répartition généralisée s'écrit :

$$[S] = \begin{bmatrix} S_{mic-mic} & S_{mic-as} & S_{mic-s} \\ S_{as-mic} & S_{as-as} & S_{as-s} \\ S_{s-mic} & S_{s-as} & S_{s-s} \end{bmatrix} \quad \text{Équation 2}$$

où $S_{mic-mic}$ est la matrice S décrivant la propagation du mode microruban, S_{as-as} celle du mode anti-symétrique, S_{s-s} celle du mode symétrique (ou coplanaire) et S_{mic-s} , S_{s-mic} , S_{mic-as} , S_{as-mic} , S_{s-as} et S_{as-s} représentent les matrices de conversion d'un mode à l'autre [46].

Les premières structures étudiées à l'aide de simulation HFSS[®] et en utilisant le formalisme précédent, consistent en un changement à 90 ° de la direction des interconnexions réalisé à l'aide de vias métallisés permettant le changement de niveau de métallisation dans une structure microélectronique de type Manhattan. Ces structures sont présentées Figure 35.

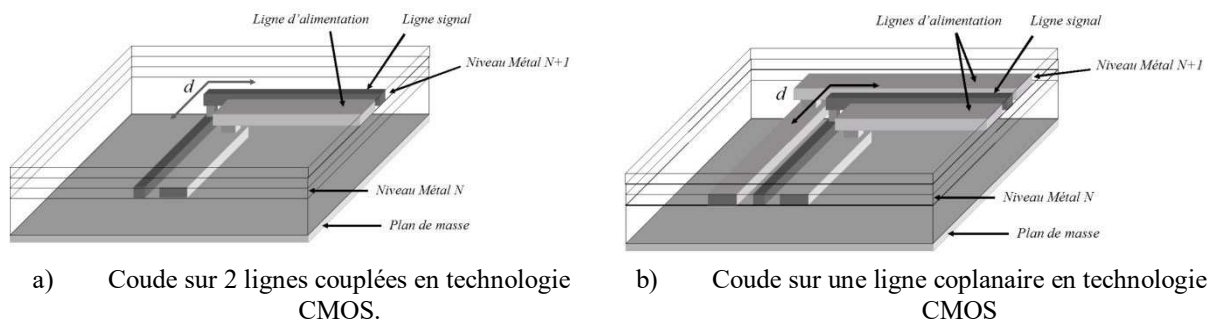


Figure 35 : Structure de type coude à 90° pour des interconnexions en technologie CMOS.

Les variations des paramètres de transmission S_{21} des différents modes se propageant sur ces deux structures ont été obtenues à l'aide simulations HFSS et sont présentées Figure 36. Dans ces cas de figure, le niveau de conversion d'un mode vers un autre reste très modéré quelle que soit la fréquence considérée. Les modes privilégiés ne seront donc que peu affectés par ce type de discontinuité. Cependant il faut noter que les modes communs pour le cas de deux lignes couplées ou microruban pour le cas des trois interconnexions planaires, présentent des niveaux de transmission plus importants que les modes différentiel et coplanaire recherchés. Cette constatation laisse entrevoir qu'une conversion des modes privilégiés vers les modes parasites commun et microruban risquent d'être favorisée dans le cas de discontinuités plus importantes.

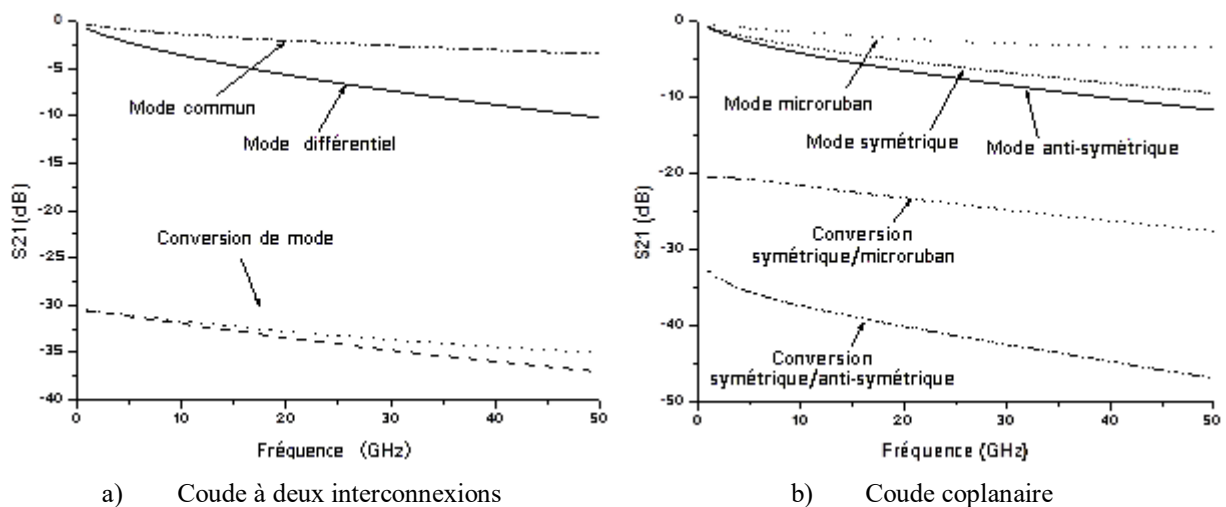


Figure 36 : Paramètres de transmission S_{21} généralisés obtenus à l'aide de simulations EM HFSS™.

C'est ce que nous avons montré avec l'étude de discontinuités plus drastiques comme notamment les cas où il existe une différence de longueur importante entre les différentes interconnexions. Les structures tests présentant de telles différences de marche sont illustrées Figure 37 où nous avons considéré qu'il existe une différence de marche d entre la ligne signal et les lignes d'alimentation.

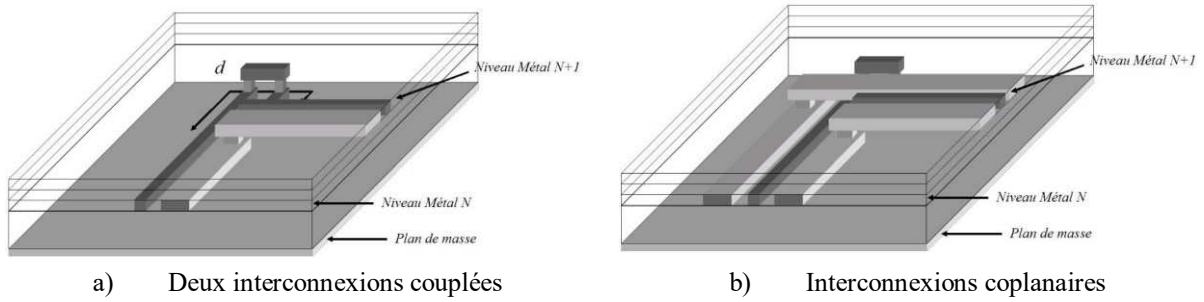


Figure 37 : Transition entre deux niveaux de métallisation avec une forte différence de longueur (différence de marche) entre les interconnexions.

Les variations fréquentielles des paramètres de transmission S_{21} obtenues par simulations électromagnétiques des différents modes sont présentés Figure 38.

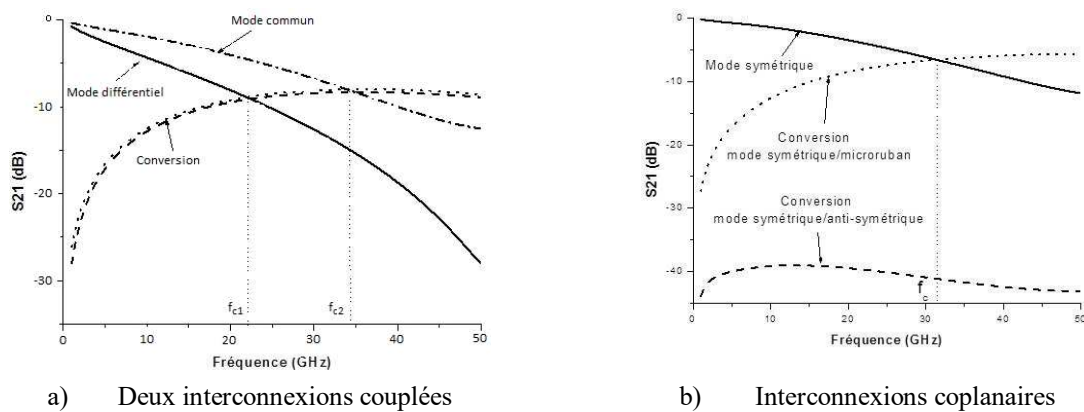


Figure 38 : Paramètres de transmission S_{21} dans le cas d'un changement de direction des interconnexions avec une forte différence de marche entre les lignes.

Sur ces courbes, la conversion de mode apparaît clairement au-delà d'une fréquence F_{c1} dans le cas des lignes couplées et au-delà de F_c dans le cas des interconnexions coplanaires. Cette conversion de mode de propagation est due au temps de propagation plus long sur la ligne la plus longue. Nous avons démontré ce phénomène à l'aide d'une étude théorique simplifiée basée sur l'analyse de deux lignes couplées dont une des branches est rallongée artificiellement à l'aide d'une ligne de longueur d . Cette étude illustrée Figure 39 nous a également permis d'effectuer le lien entre les fréquences pour lesquelles la conversion devient prépondérante avec les longueurs des différences de marche.

Lorsque la différence de marche entre les lignes atteint un quart de la longueur d'onde guidée alors la conversion d'énergie du mode différentiel vers le mode commun devient prépondérante. Elle est maximum lorsque la différence est égale à une demi-longueur d'onde guidée. En se basant sur le spectre des signaux numériques lié à leur temps de montée, nous avons montré que la différence de longueur entre une interconnexion et sa ligne de masse doit vérifier l'équation 3 afin d'éviter une conversion du mode de propagation des signaux trop importante.

$$d < \frac{c \cdot t_r}{1,4 \sqrt{\epsilon_{\text{reff}}}}$$

Équation 3

où d est la différence de longueur, c la vitesse de la lumière, t_r le temps de montée du signal numérique et ϵ_{reff} la permittivité effective du milieu [46], [47].

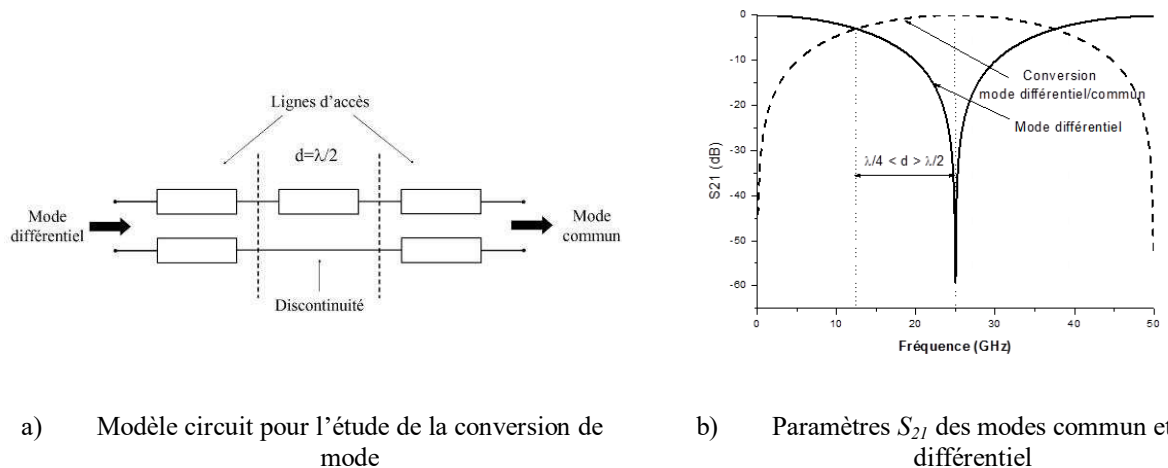


Figure 39 : Modélisation de structures entraînant une conversion de mode importante en fonction de la différence de marche d entre les deux voies.

La conversion de mode correspond bien à une modification des chemins de retour du courant comme les simulations temporelles de la structure présentée Figure 40-a le montrent. Ici nous considérons l'excitation en mode différentiel de deux interconnexions présentant une différence de marche de longueur « d ». Ces deux lignes sont situées au-dessus d'une ligne victime symbolisant un niveau de lignes parallèles inférieur ou supérieur. Les courants circulant dans les différentes lignes de cette structure ont été déterminés à l'aide de simulations circuits pour différentes valeurs de la différence de marche « d » entre les lignes 1 et 2. L'évolution temporelle des courants dans les lignes 1, 2 et dans la ligne victime pour une différence de marche nulle ($d=0$) et pour une différence de marche de $d=1500 \mu\text{m}$ est illustrée Figure 40-b et c respectivement.

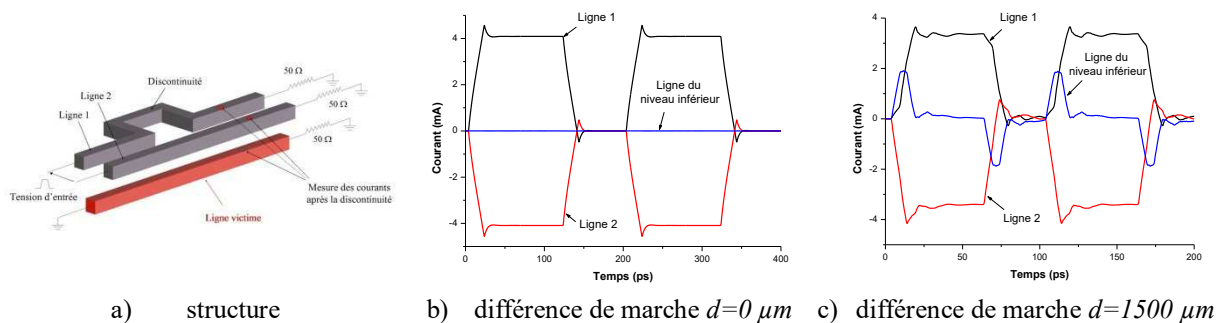
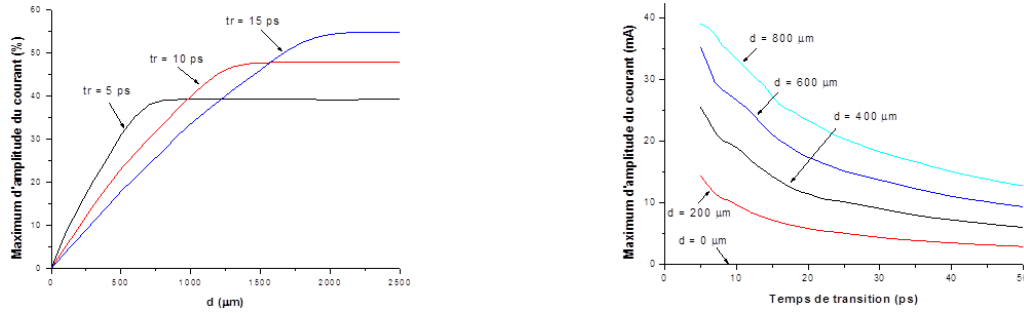


Figure 40 : Etude de l'évolution temporelle des courants dans les lignes actives et victimes en présence d'une différence de marche d : a) structure considérée ; b) évolution des courants pour $d=0 \mu\text{m}$; c) évolution des courants pour $d=1500 \mu\text{m}$.

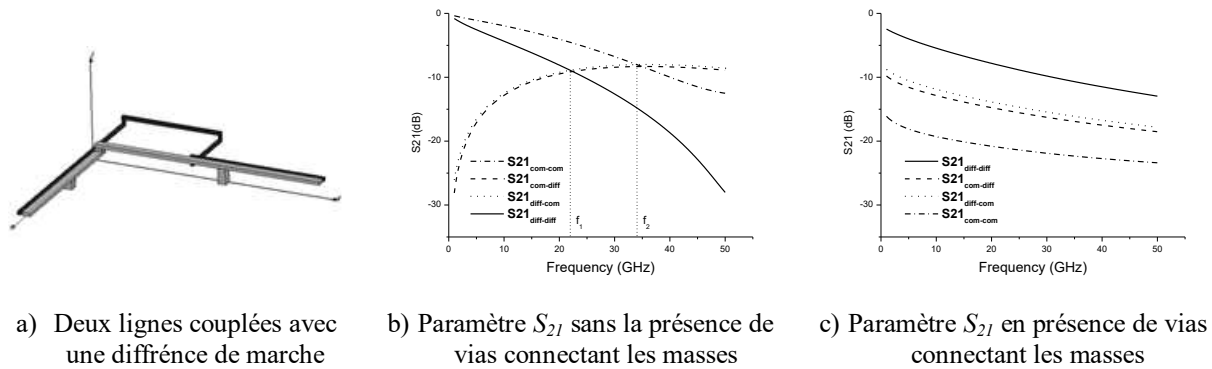
Lorsque la différence de marche devient importante, des pics de courants apparaissent dans la ligne victime aux instants de basculement des signaux. L'amplitude de ces « pics » de courant dépend du temps de transition des signaux numériques ainsi que de la différence de marche entre les lignes 1 et 2. Ces évolutions du maximum de l'amplitude du courant circulant sur la ligne victime sont illustrées Figure 41 où sont présentées l'évolution de ce maximum en fonction de la distance d pour différents temps de montée t_r et l'évolution du maximum de courant en fonction du temps de montée t_r pour plusieurs différences de marche d . Il est clair que plus la différence de marche est importante et plus les perturbations peuvent être importantes tout comme plus le temps de transition est faible et plus les pics de courant peuvent être importants.



a) Courant relatif maximum en fonction de d b) Courant maximum en fonction du temps de montée.

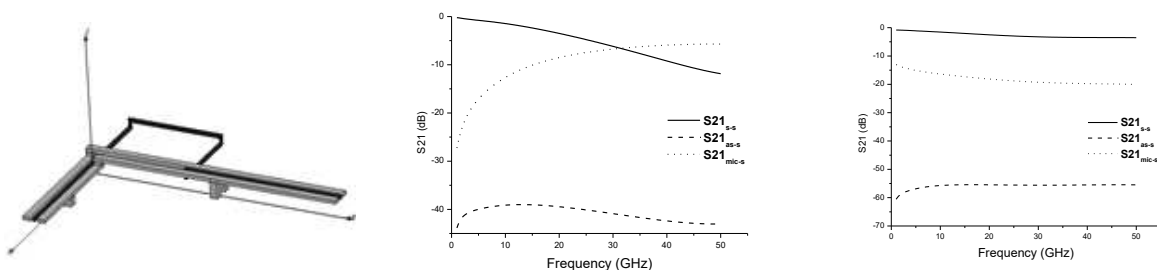
Figure 41 : Evolution du maximum de courant dans la ligne victime en fonction de d .

Lors d'un routage, il peut être difficile de maîtriser totalement la présence de différences de marche entre les lignes. Pour pallier les risques de conversions de mode de propagation nous avons donc proposé des solutions techniques à base de plots métalliques reliant les masses des différents niveaux entre elles. Ces techniques sont largement inspirées par celles permettant la suppression du mode pair sur une ligne coplanaire [48][47]. L'objectif de ces plots est de réaliser le filtrage du mode commun. Figure 42 et Figure 43 nous comparons les paramètres S_{21} de structures comprenant une différence de marche importante $d=1500\mu m$, en présence ou non de vias métalliques connectant les lignes de masse des niveaux supérieurs à celle des niveaux inférieurs. Les structures pour lesquelles les masses sont reliées entre elles présentent un taux de conversion de l'énergie d'un mode vers l'autre très fortement atténué par rapport à celle sans plots et cela sur l'ensemble des bandes de fréquences étudiées de 0 à 50 GHz [46], [47], [49].



a) Deux lignes couplées avec une différence de marche b) Paramètre S_{21} sans la présence de vias connectant les masses c) Paramètre S_{21} en présence de vias connectant les masses

Figure 42 : Comparaisons des paramètres de transmission de lignes couplées pour $d=1500\mu m$.



a) Ligne coplanaire en présence d'une différence de marche b) Paramètre S_{21} sans la présence de vias connectant les masses c) Paramètre S_{21} en présence de vias connectant les masses

Figure 43 : Comparaisons des paramètres de transmission de lignes coplanaire (Ground Signal Ground GSG) pour $d=1500\mu m$.

Lors de ces études sur les effets inductifs des interconnexions et sur le chemin de retour du courant, nous avons volontairement négligé, pour des raisons de simplicité, les conducteurs des couches métalliques ayant une direction perpendiculaire à celle des lignes conductrices considérées. De plus, nous avons considéré les couches parallèles à l'axe de propagation comme des plans métalliques pouvant servir de masse. Cela revient à négliger d'éventuels retours de courant dans les lignes orthogonales telles qu'on peut les retrouver dans les architectures Manhattan classiques. Nous avons cherché à valider cette approche. L'étude de l'influence des lignes orthogonales des niveaux entourant les interconnexions considérées est abordée dans le paragraphe suivant qui d'une façon générale traite de la modélisation des interconnexions en tenant compte de leur environnement 3D complexe.

4. Modélisation d'interconnexions dans un environnement 3D complexe.

a. Influence de grilles métalliques sur les paramètres RLCG d'une ligne

Nous avons recherché à estimer l'influence de lignes orthogonales sur la propagation et l'influence que peuvent avoir ces conducteurs perpendiculaires sur les paramètres RLCG d'une ligne [50]. Pour cela nous avons effectué un grand nombre de simulations électromagnétiques de structures telle que celle présentée Figure 44 [51]. Nous avons ensuite extrait les paramètres RLCG des lignes et avons comparé les résultats obtenus à ceux où l'ensemble des lignes parallèles (appelé grille par la suite) est remplacé par un plan de masse parfait ou bien complètement négligé comme nous le présentons Figure 45. Des exemples d'évolutions des paramètres R, L et C en fonction de la densité de la grille intermédiaire sont présentés Figure 46.

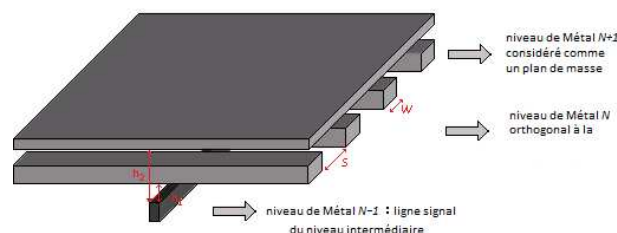


Figure 44 : Ligne de transmission en présence d'une grille métallique placée entre elle et le plan de masse.

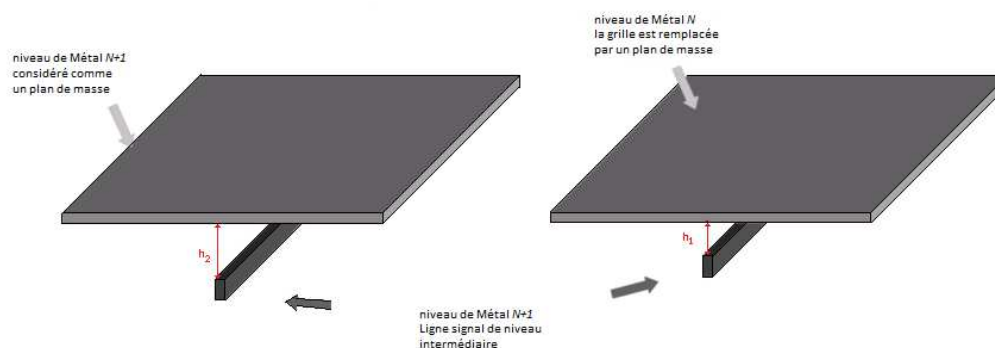


Figure 45 : Illustration des deux cas limites considérés pour comparaison avec le cas d'une ligne en présence d'une grille (Figure 44).

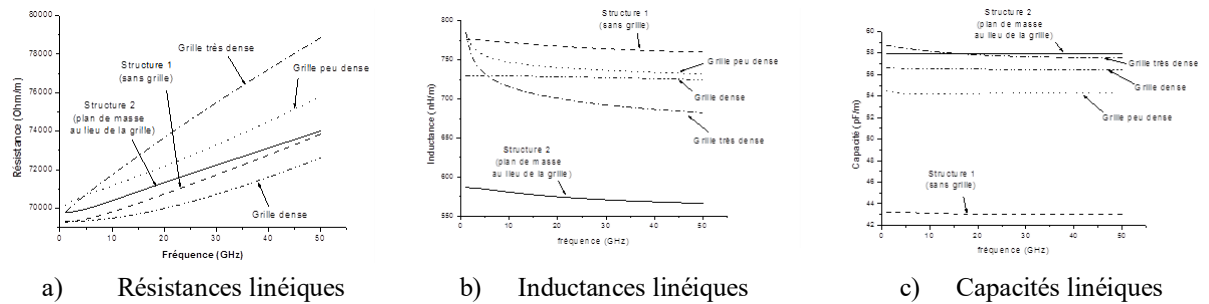


Figure 46 : Variation fréquentielle des paramètres RLC d'une ligne en présence d'une grille orthogonale pour différentes densités de grilles.

Le fait d'ignorer la grille dans la détermination des inductances et capacités linéiques peut ainsi entraîner des différences atteignant 8% sur les inductances et autour de 20 % sur les capacités. Lorsqu'on remplace la grille perpendiculaire par un plan de masse, l'écart sur les inductances approche cette fois les 20% tandis que l'erreur sur les capacités reste faible autour de quelques % et atteignant au maximum 7% dans le cas de grilles peu denses [51]. Cette étude a également été effectuée pour différents types de lignes comme des lignes microrubans ou des lignes de types coplanaires en présence de grilles perpendiculaires à l'axe de propagation de la ligne. Nous avons cherché à évaluer l'impact de la non-prise en compte de la grille pour le calcul des inductances linéiques sur les caractéristiques temporelles comme les temps de montée ou bien encore les délais[52]. Nous avons ainsi montré que si la différence sur les délais reste faible (< 5%) l'erreur commise sur les temps de montée peut devenir importante (proche de 25%) notamment lorsqu'on se place dans la plage inductive telle que définie par *Ismael et al* [34].

Pour conforter ces résultats, nous avons cherché à vérifier expérimentalement ces variations de paramètres linéiques en présence de grille. Figure 47-a sont présentées les structures microrubans tests réalisées au sein du laboratoire en technologie céramique multicouche. Elles se composent de lignes microrubans d'impédance caractéristique $Z_C = 50 \Omega$ en présence d'une grille placée entre la ligne et le plan de masse inférieur. Figure 47-b nous présentons les structures de type lignes coplanaires que nous avons réalisées. Elles sont constituées d'une ligne coplaire 50Ω placée au-dessus d'une grille métallique qui lui est perpendiculaire et sans la présence d'un plan de masse.

Pour toutes ces structures, nous avons envisagé deux cas de figure concernant la grille : le cas où tous les éléments composant la grille sont connectés entre eux, et le cas où l'ensemble des rubans de la grille sont flottants ou non connectés entre eux. Ces grilles connectées et flottantes sont illustrées Figure 48 dans le cas des structures coplanaires.

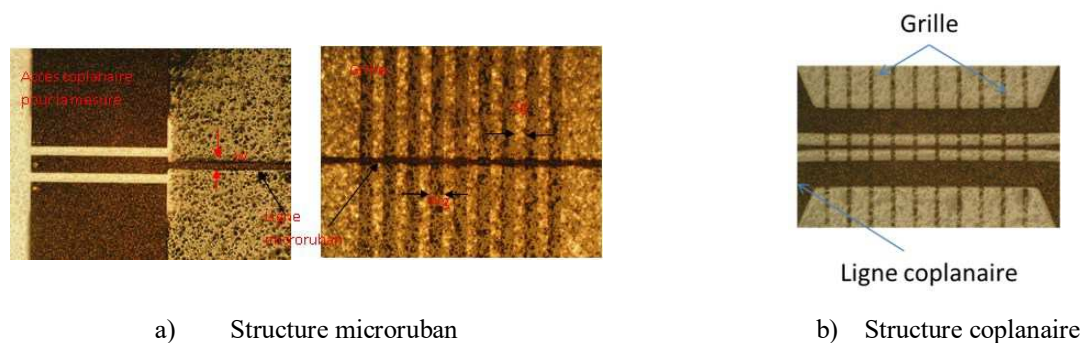


Figure 47 : Photographie des structures de test réalisées en technologie multicouche

Les mesures ont été effectuées sous pointes après une calibration TRL (Thru Reflect Line). Les mesures sur les structures microrubans et pour différentes densités de grille réalisées entre 0 et 10 GHz sont présentées Figure 49. Ces résultats corroborent ceux obtenus lors des simulations. Il faut noter que les valeurs des paramètres RLCG restent équivalentes que les éléments de grilles soient connectés entre eux ou pas.

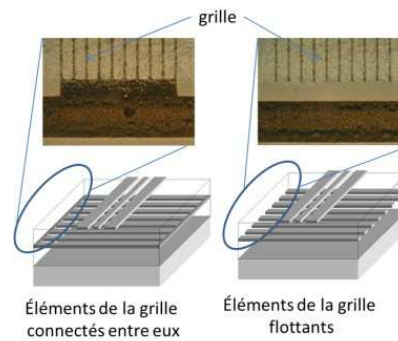


Figure 48 : Illustration des grilles « connectées » et des grilles flottantes.

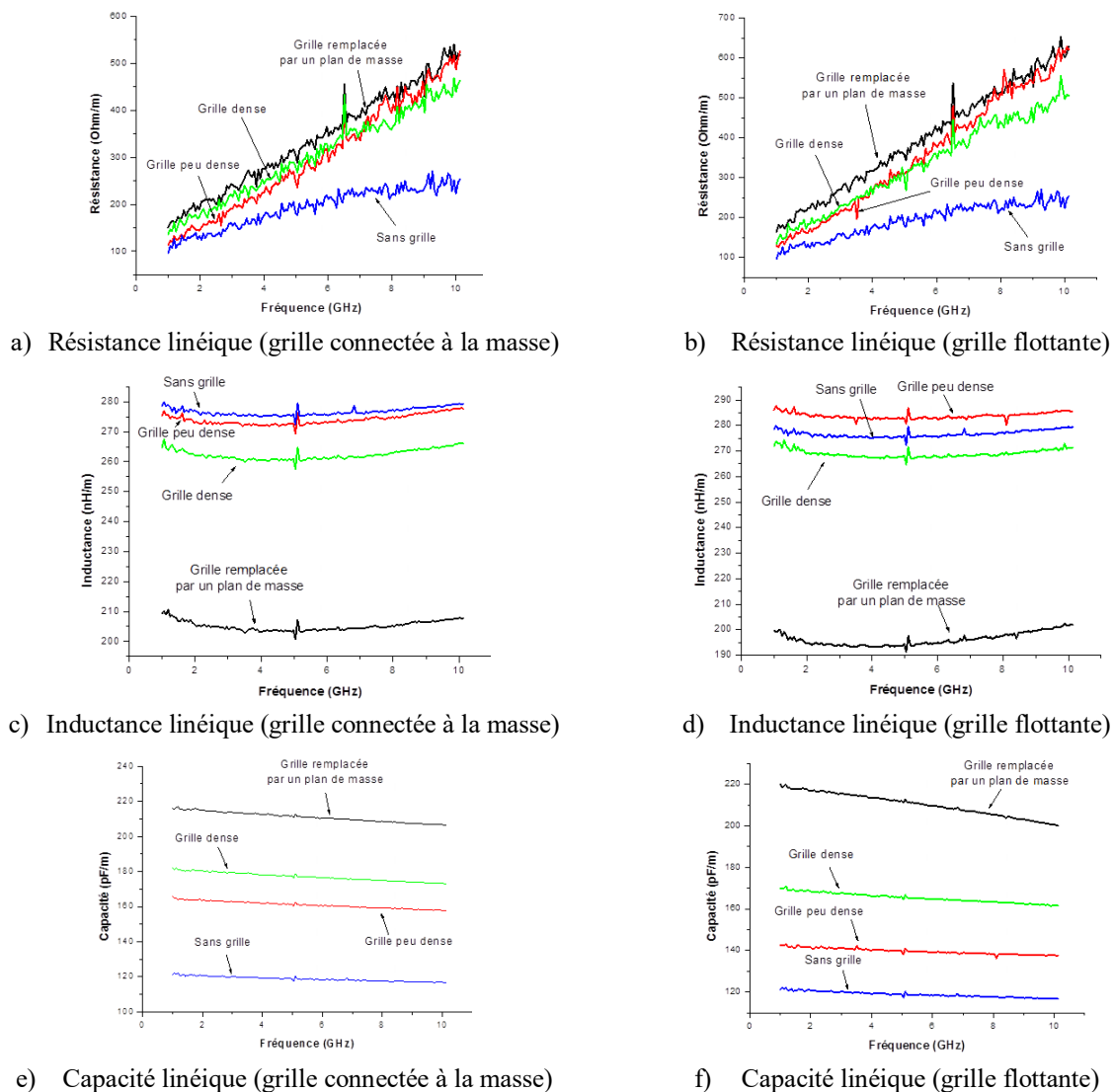


Figure 49 : Variation des paramètres linéiques mesurés d'une ligne microruban en présence d'une grille métallique orthogonale placée entre elle et la masse.

Les résultats obtenus dans le cas de lignes coplanaires sont tout à fait équivalents à ceux obtenus pour les structures microrubans. Lors de cette étude expérimentale nous avons mis en évidence l'influence des niveaux de métallisation perpendiculaires sur les paramètres RLCG même si ces effets restent relativement faibles. Par contre lors des mesures nous avons constaté d'autres effets sur la propagation apparaissant à plus haute fréquence et pouvant être pénalisant pour la propagation des signaux. Nous présentons ces phénomènes lors du paragraphe suivant.

b. Influence de grilles métalliques sur la propagation et développement d'une modélisation circuit.

La longueur des lignes composant les grilles métalliques a une influence importante sur la transmission. Lors des campagnes de mesure nous avons pu constater l'apparition de « zéros » de transmission pour des lignes (microruban ou coplanaire) en présence de grilles métalliques composées de rubans relativement longs. Ces perturbations de la transmission apparaissent à des fréquences relativement élevées. A titre d'exemple, nous présentons Figure 50 les paramètres de répartition mesurés et simulés (HFSS) d'une ligne microruban en présence d'une grille orthogonale dans la bande de 0 à 50 GHz. Outre la très bonne concordance entre simulations et mesures nous pouvons constater l'apparition d'un « zéro » de transmission autour de 45 GHz dans le cas d'une grille flottante par rapport à la masse et autour de 20 GHz lorsque la grille est connectée à la masse [53]. Le même type de comportement fréquentiel a été observé pour des lignes coplanaires en présence de grilles comme cela est illustré Figure 51.

L'apparition de ces zéros sur la propagation peut entraîner une déformation importante des signaux numériques se propageant sur ces lignes. Cette déformation est illustrée Figure 52 [54]–[56] où nous présentons, d'une part la comparaison du coefficient de transmission de structures en présence de grille flottante ou connectée à la masse avec le spectre d'un signal numérique de fréquence 7 GHz et de temps de montée de 20 ps (Figure 52-a). D'autre part nous présentons la comparaison temporelle des signaux numériques en présence ou non de zéros dans la transmission (Figure 52-b). La fréquence de 7 GHz du signal numérique a été choisie pour qu'elle corresponde à un zéro de transmission. Compte tenu de l'influence que peuvent avoir des signaux ainsi que nous l'avons illustré, nous avons développé une modélisation circuits permettant une très bonne prédiction des fréquences d'apparition de ces zéros en fonction de la longueur de la grille [54]–[56].

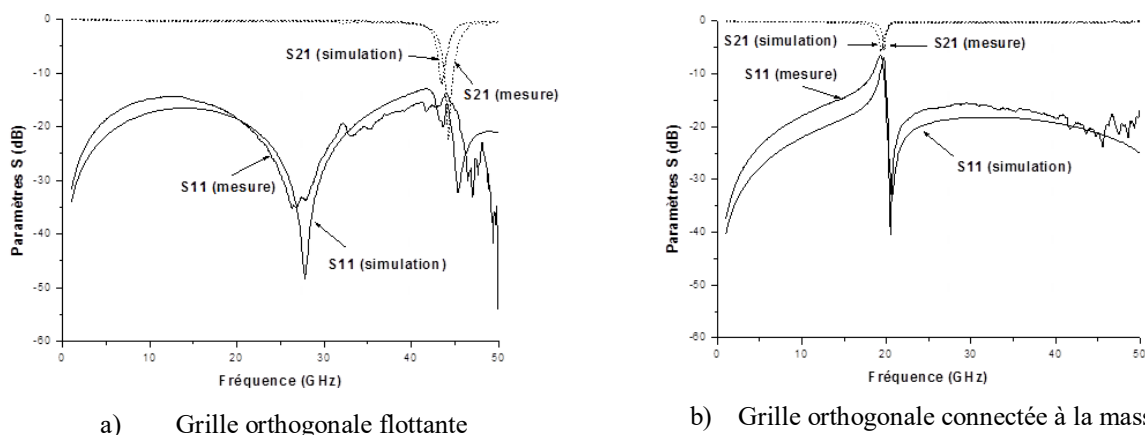


Figure 50 : Paramètres S mesurés et simulés d'une ligne microruban en présence d'une grille métallique a) flottante et b) connectée à la masse.

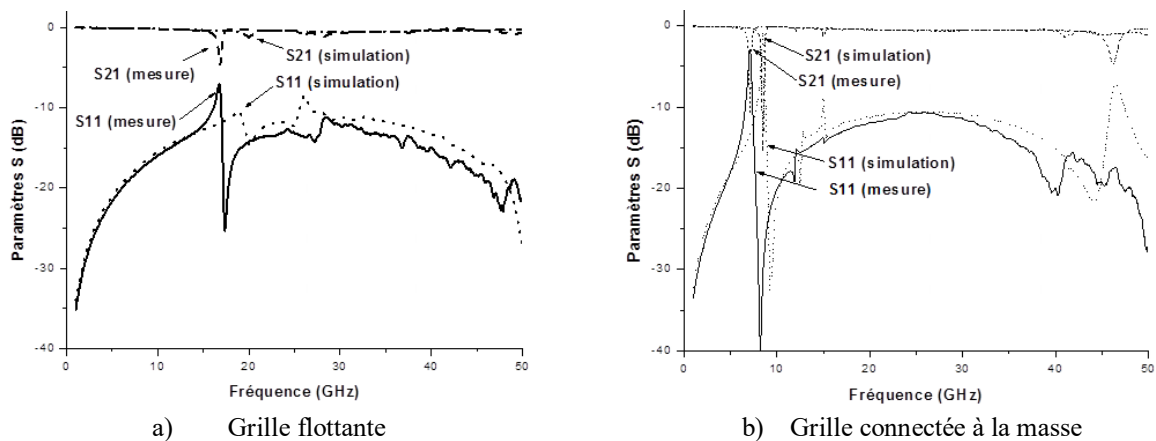


Figure 51 : Paramètres S mesurés et simulés d'une ligne coplanaire en présence d'une grille métallique a) flottante et b) connectée à la masse.

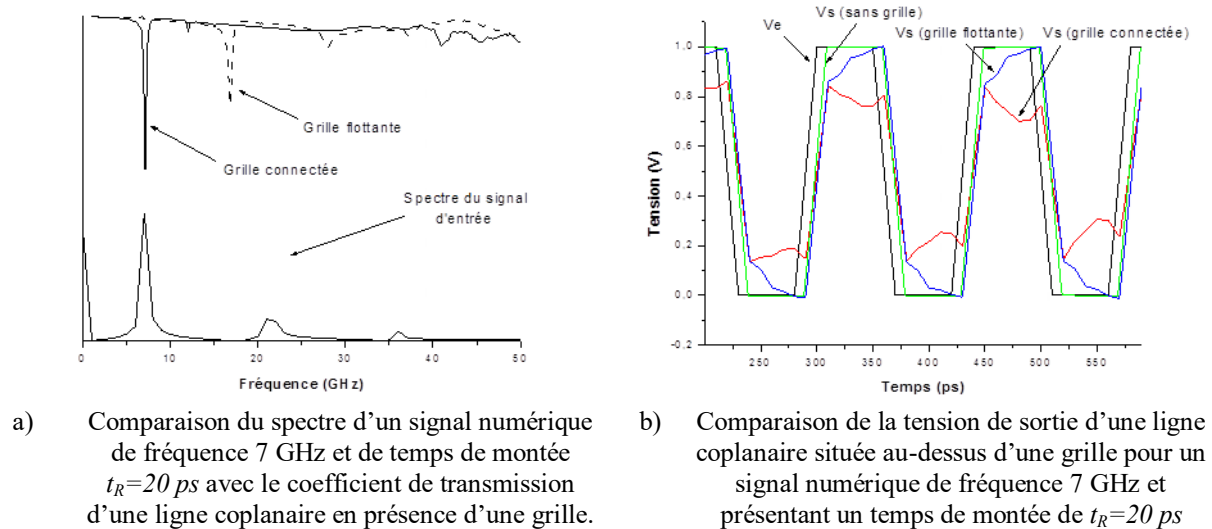


Figure 52 : Mise en évidence de l'influence des zéros de transmission sur un signal numérique.

La modélisation circuit que nous avons développée a pour objet principal la prédiction des risques d'apparition des « zéros » de transmission dus aux grilles et l'estimation des fréquences de leur apparition. Le modèle que nous avons développé se base sur une analyse phénoménologique des structures étudiées. Une ligne en présence d'une grille peut être considérée comme une succession de tronçons élémentaires constitués d'une ligne et d'un couplage capacitif entre elle et une ligne constituant la grille. Cette modélisation est illustrée Figure 53 et Figure 54 représentant respectivement le modèle équivalent d'un tronçon élémentaire d'une ligne coplanaire en présence d'une grille et le modèle circuit ADS[®] d'une ligne en présence d'une grille comprenant 9 lignes conductrices. Dans les modèles proposés, l'impédance terminale de la grille est prise en compte à l'aide d'une impédance Z_{CH} qui peut être différente de part et d'autre du ruban de grille. Le couplage entre la ligne de transmission et la ligne de grille est un couplage capacitif modélisé par une capacité C_C dont la valeur est évaluée à l'aide de la formule donnant classiquement la valeur des capacités « plan » entre deux conducteurs. Les tronçons de lignes sont eux caractérisés par leur impédance caractéristique Z_C et leur facteur de propagation γ .

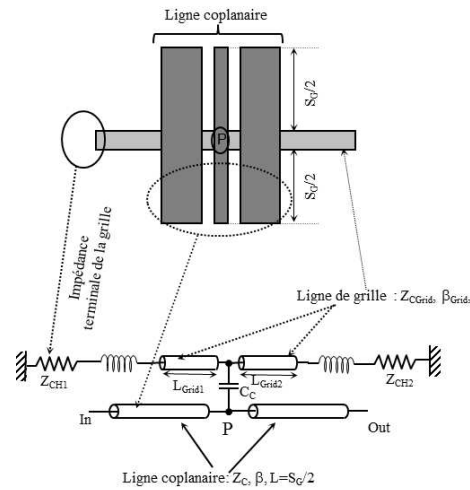


Figure 53 : Schéma électrique équivalent d'un tronçon élémentaire de ligne coplanaire en présence d'une grille.

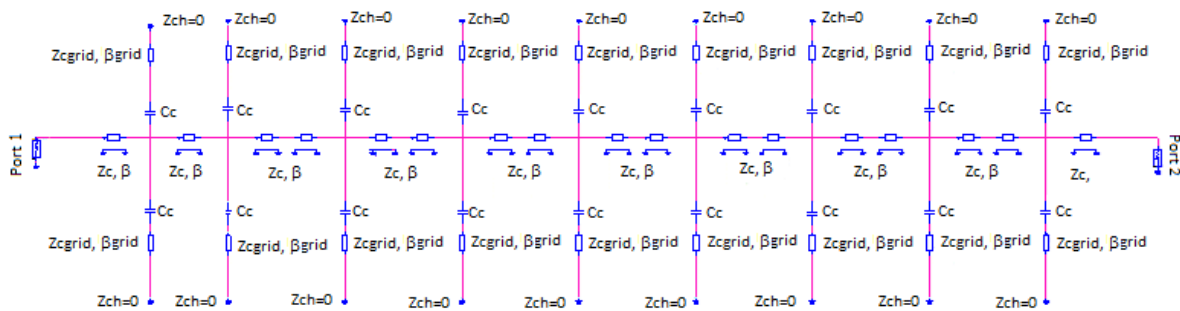


Figure 54 : Schéma électrique équivalent (ADS®) d'une ligne en présence d'une grille composée de 9 conducteurs métalliques

Cette modélisation a été vérifiée par confrontation avec des résultats de mesure et de simulations électromagnétiques. Nous avons ainsi démontré la capacité de notre approche à prédire les fréquences d'apparition des zéros de transmission en fonction de la longueur de la grille considérée. Figure 55 nous présentons la comparaison entre les mesures et les simulations circuits basées sur notre modélisation des paramètres S d'une ligne microruban pour les deux cas de figure des grilles flottantes ou reliées à la masse. Figure 56, nous présentons les fréquences d'apparition des zéros de transmission sur une ligne microruban obtenus à l'aide de notre modèle pour différentes charges de la grille c'est-à-dire circuit ouvert ou court-circuit.

Nous avons également montré que si l'influence des grilles est importante pour des structures de dimensions relativement importantes de type PCB, cette influence reste plus réduite pour les technologies CMOS intégrées où les capacités de couplages sont faibles ce qui réduit l'amplitude du zéro de transmission. Pour les technologies CMOS intégrées les grilles sont principalement mises à profit pour réaliser des structures à ondes lentes [57] ce qui n'était pas l'objet de nos travaux.

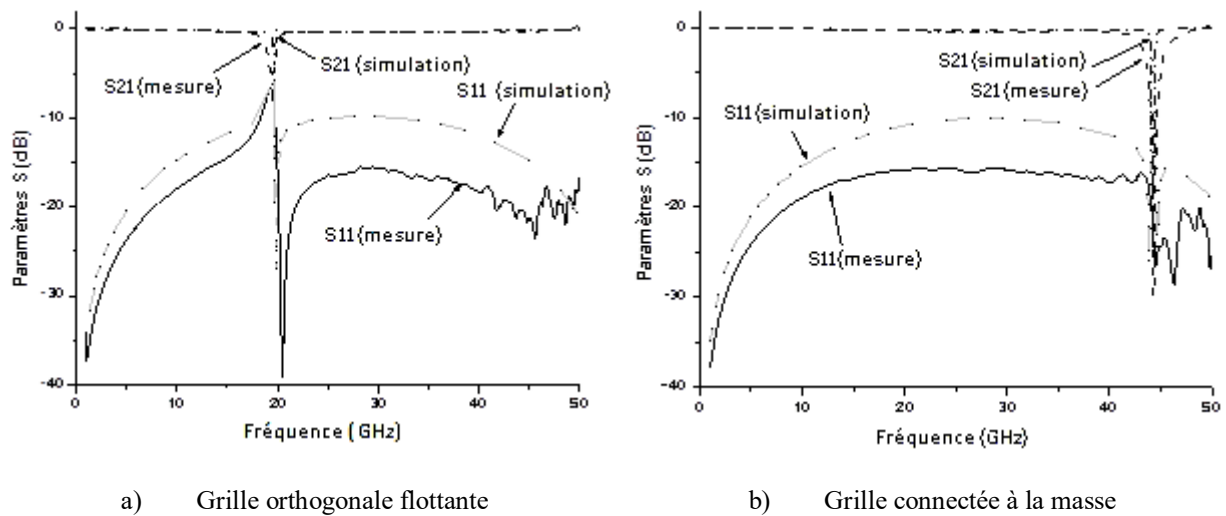


Figure 55 : Comparaison des paramètres S mesurés et obtenus à l'aide de notre modèle dans le cas d'une ligne microruban en présence d'une grille.

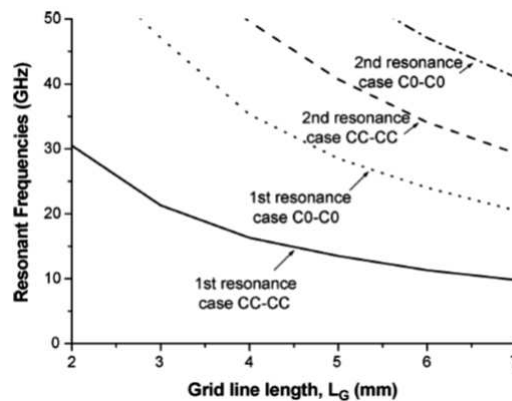
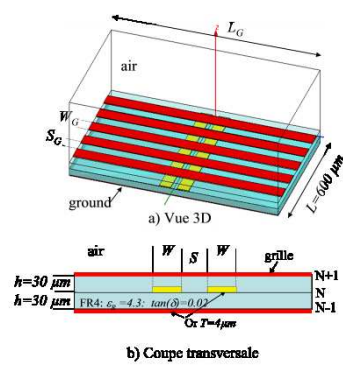


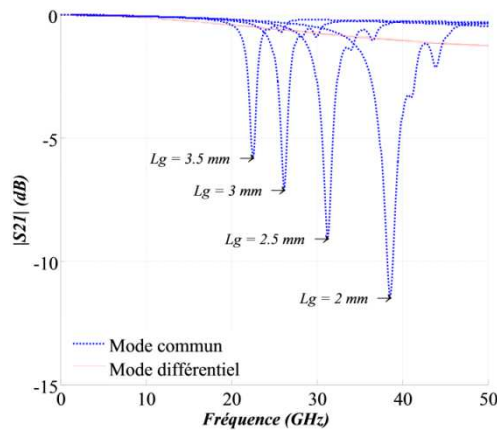
Figure 56 : Fréquence d'apparition des zéros de transmission pour une ligne de type microruban en fonction de la longueur de la ligne de grille et dans différents cas de terminaison de la grille (CC grille connectée à la masse ; C0 grille flottante par rapport à la masse).

Suite aux travaux effectués par Yves Quéré lors de sa thèse, avec Pierre-Marie Martin, nous nous sommes plus particulièrement placés dans le cadre des circuits imprimés multicouches et nous avons cherché à caractériser l'influence de grilles métalliques sur des lignes couplées microruban ou coplanaire [58], [59] ainsi qu'à l'influence de l'orientation de la grille par rapport à la ligne de transmission [60], [61].

Nous avons ainsi pu démontrer que la présence de grille peut impacter très fortement la propagation du mode commun de lignes couplées tandis que le mode différentiel est beaucoup moins sensible à la présence de grilles. A titre d'exemple, le paramètre de transmission des modes communs et différentiels de lignes microrubans et coplanaires couplées en présence d'une grille est présenté Figure 57 et Figure 58 ci-dessous. Si des « zéros » apparaissent bien pour les modes communs à différentes fréquences en fonction de la longueur de la grille, on peut constater que les modes différentiels ne sont pas affectés par ces zéros [58], [59].

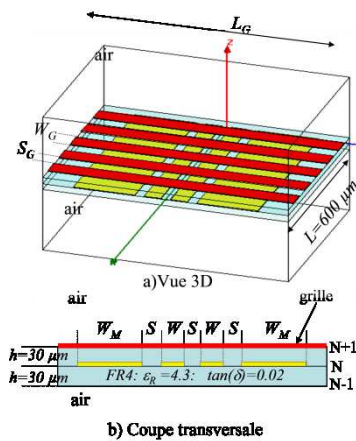


a) Structure

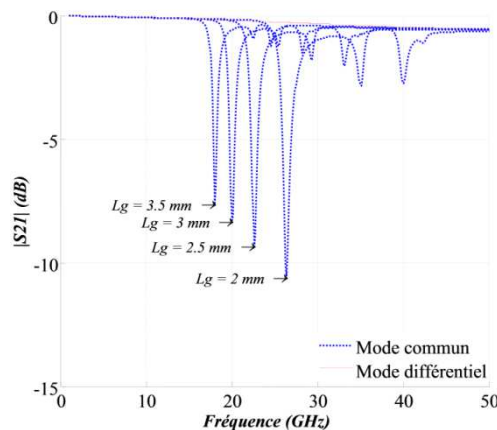


b) Paramètre de transmission des modes commun et différentiel

Figure 57 : Mise en évidence de l'influence d'une grille sur la propagation des modes de lignes couplées de type microruban.



a) Structure



b) Paramètre de transmission des modes commun et différentiel

Figure 58 : Mise en évidence de l'influence d'une grille sur la propagation des modes de lignes couplées de type coplanaire.

Cette étude sur les lignes couplées en présence de grille est un argument de plus pour l'utilisation de la propagation sur le mode différentiel plutôt que sur le mode commun.

L'orientation de la grille par rapport à l'axe de propagation des lignes a également une influence importante sur la transmission. A l'aide de dispositifs très simples, nous avons étudié expérimentalement ainsi qu'à l'aide de simulations HFSS, l'influence de l'orientation de la grille par rapport à une ligne de transmission [60], [61]. Compte tenu des bons résultats obtenus à l'aide de notre modélisation circuit, nous n'avons considéré qu'un seul ruban métallique pour modéliser la grille. Le dispositif utilisé lors des campagnes de mesures est présenté Figure 59. Il se compose d'une ligne microruban au-dessus de laquelle on vient placer une ligne métallique gravée sur un substrat FR4. Cette ligne peut être orientée suivant différents angles par rapport à la ligne microruban.

Nous avons développé une modélisation de la transmission sur une ligne en présence d'un perturbateur en fonction de l'orientation de celui-ci. Le schéma équivalent que nous avons établi est illustré Figure 60-a. Dans ce schéma circuit l'effet de l'orientation de la grille est pris en compte à l'aide de deux coefficients de couplage, le premier de type magnétique K_L et le second de type

capacitif K_C . Nous présentons les variations de ces deux coefficients en fonction de l'angle de l'orientation entre la ligne et le perturbateur [61] Figure 60-b. Les comparaisons entre les résultats issus du modèles et ceux obtenus par simulation HFSS sont illustrés Figure 61. Nous pouvons constater une très bonne concordance entre notre modélisation et les résultats HFSS et cela quel que soit l'angle entre le ruban de grille et la ligne microruban.

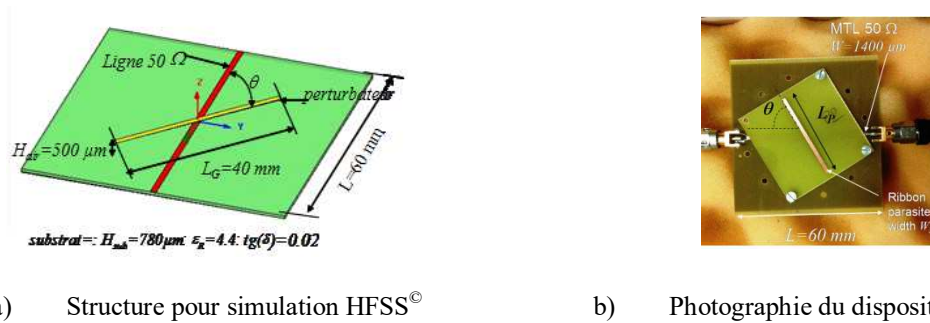


Figure 59 : Dispositif mise en œuvre pour l'étude de l'influence de l'orientation de la grille par rapport à l'axe de propagation d'une ligne microruban.

Enfin l'utilisation de cellules élémentaires pour traduire l'effet de l'orientation d'une grille composée de plusieurs rubans sur la transmission sur une ligne microruban est illustrée Figure 62. Nous présentons la structure considérée Figure 62-a, le schéma équivalent composé de cellules élémentaires cascadées Figure 62-b. Les comparaisons des coefficients de transmission mesurés, issus de simulations électromagnétiques et obtenus à l'aide de la modélisation circuit sont quant à eux présentés Figure 62 c-e. L'accord entre notre modèle et les résultats de mesures ou de simulations sont très convenables et valides notre approche.

L'ensemble de ces résultats démontre l'intérêt de la modélisation que nous avons proposée. Ces travaux sur les grilles et leur modélisation ont été remarqués par une startup ayant des problèmes d'interférences avec un composant qu'ils ont développé et des écrans tactiles capacitifs. Ce composant peut être assimilé à une grille métallique nos travaux les ont intéressés et une collaboration est en cours sur les aspects modélisations électromagnétiques des phénomènes.

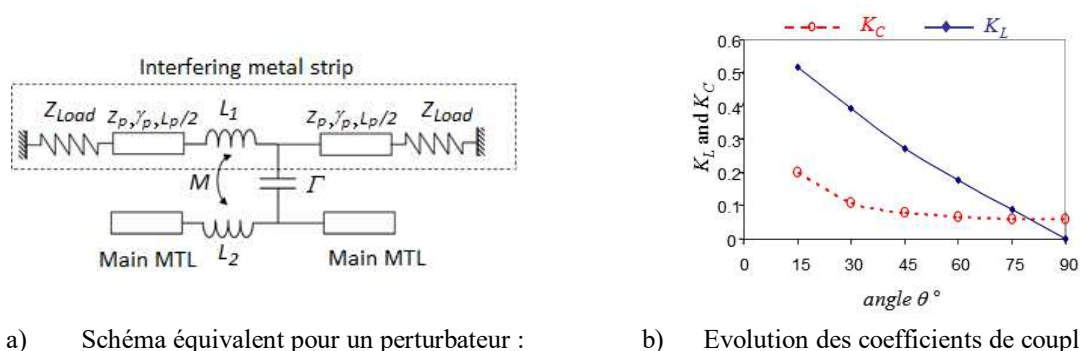


Figure 60 : a) Schéma équivalent d'une ligne microruban en présence d'un perturbateur; b) évolution des coefficients de couplages inductif K_L et capacitif K_C en fonction de θ .

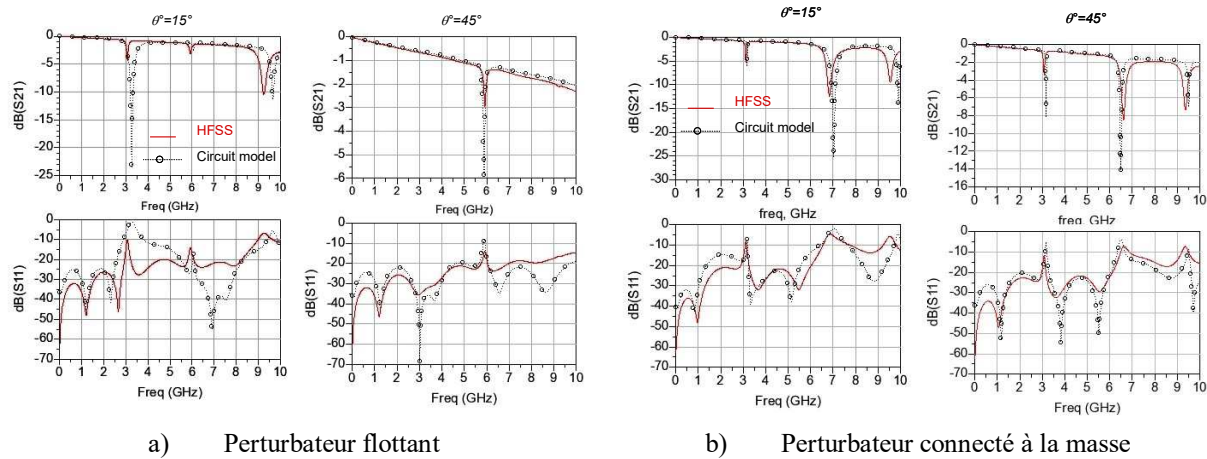


Figure 61 : Comparaison des paramètres S d'une ligne microruban en présence d'un perturbateur métallique pour différentes orientations $\theta=15^\circ$ et $\theta=45^\circ$: a) perturbateur flottant par rapport à la ligne microruban ; b) perturbateur relié à la masse de la ligne.

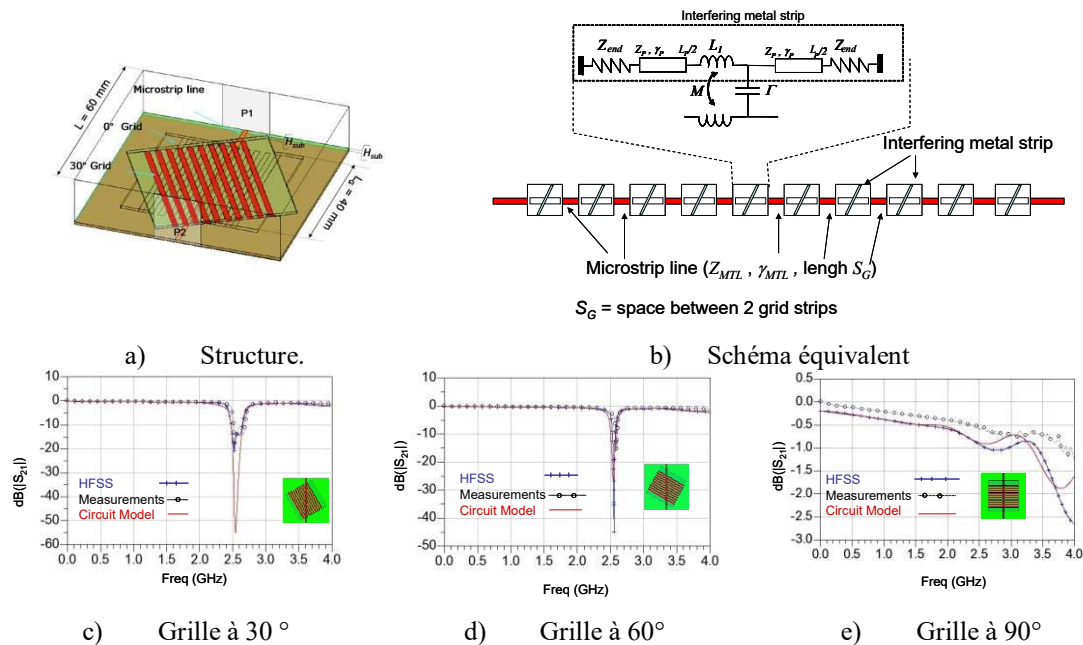


Figure 62 : Etude de la transmission sur une ligne en présence d'une grille métallique suivant différentes orientations : a) structure ; b) schéma équivalent ; c) transmission pour $\theta = 30^\circ$; d) transmission pour $\theta = 60^\circ$ et e) transmission pour $\theta = 90^\circ$.

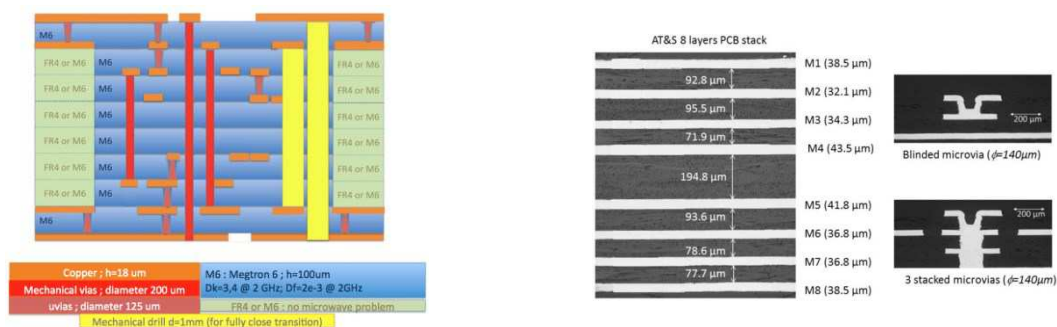
Les interconnexions ne sont plus uniquement des interconnexions dans un plan, elles sont maintenant à considérer dans les 3 dimensions de l'espace et ces aspects interconnexions 3D et couplages avec l'environnement sont évoqués dans le paragraphe suivant.

5. Modélisation d'interconnexions 3D et des interactions avec leur environnement.

Les travaux qui vont être illustrés dans ce paragraphe correspondent d'une part aux travaux de Bruno GARIBALDI [MR3] effectués lors de son stage de master 2 et surtout aux travaux que nous avons effectués lors du projet Euripides MIDIMU-HD dans le cadre du post-doctorat de Najib MADHI [PD2] co-financé par la département du Finistère (6 mois financés sur le projet Euripides et 12 mois financés par CG29).

Ici nous nous sommes principalement intéressés à la modélisation des interconnexions 3D dans un environnement de type PCB multicouches notamment du fait du projet MIDIMU-HD dont l'objectif était de réaliser des filtres hyperfréquences pour des applications de type « Backhaul » autour de 45 GHz à partir de technologies PCB multicouches haute densité faible coût. Ce projet Européen (Euripides) rassemblait plusieurs partenaires ; AT&S (Autriche) et Protecno (France) pour la réalisation des circuits PCB, Panasonic (Autriche) pour la fabrication des substrats, Swerea et Flextronics (Suède) pour la caractérisation mécanique et thermique des circuits PCB réalisés, Thalès (France) Global Services étant chargé de la réalisation des tests, Thalès communications (France) était le maître d'œuvre et le Lab-STICC avait en charge la conception des filtres, l'étude de la tenue en puissance, de la modélisation thermique et la caractérisation et la modélisation des interconnexions. J'étais responsable de cette dernière partie du projet. Dans ce cadre, un financement de 6 mois de post-doctorat était alloué sur cette thématique dans le projet MIDIMU-HD, financement qui a été complété par 12 mois obtenus auprès du conseil général du Finistère (CG29).

L'environnement technologique du projet MIDIMU-HD se base sur des PCB multicouches hautes densités réalisés à partir de substrats faibles pertes jusqu'à 50 GHz. Les différentes couches métalliques peuvent être reliées entre elles à l'aide de trous métallisés (nommés vias par la suite). Plusieurs technologies sont utilisées pour la réalisation de ces vias, une réalisation par perçage mécanique permettant de relier entre elles l'ensemble des couches métalliques ou bien encore un perçage laser permettant de connecter deux couches adjacentes. Dans ce dernier cas on parle de microvias et les fabricants de PCB intervenant dans le projet peuvent superposer (stacker) 3 de ces microvias les uns au-dessus des autres. Les caractéristiques de la technologie PCB multicouche développée lors du projet MIDIMU sont illustrés Figure 63 où sont présentés l'empilement réalisable et une photographie de coupe de cet empilement présentant les dimensions de chaque couche métallique et diélectrique.



a) Possibilités technologiques en technologie PCB multicouches b) Photographies de coupe de l'empilement et des exemples de microvias (technologie AT&S)

Figure 63 : Présentation de la technologie PCB Haute densité développée et utilisée dans le cadre du projet Euripides MIDIMU-HD.

Compte tenu des montées en fréquence les vias et microvias doivent être pris en compte au plus tôt lors de la mise au point des cartes électroniques. Nous avons donc cherché à déterminer le modèle équivalent de ces vias et microvias lors du stage de master 2 de *Bruno GARIBALDI* [MR3]. Ces premières études étaient basées sur une extraction d'un modèle RLCG des vias à partir de simulations électromagnétiques. Ces travaux ont été repris lors du projet MIDIMU-HD et complétés par une campagne de mesures sur des transitions réalisées à l'aide de via entre des lignes placées à différents niveaux de métallisation. Les résultats de mesures des paramètres S d'une double transition entre deux

lignes microrubans placées au niveau de métallisation M1 et une ligne « stripline » placée au niveau de métallisation M3 (voir numérotation des niveaux Figure 63) à l'aide de deux microvias stackés (superposés) sont présentés Figure 64.

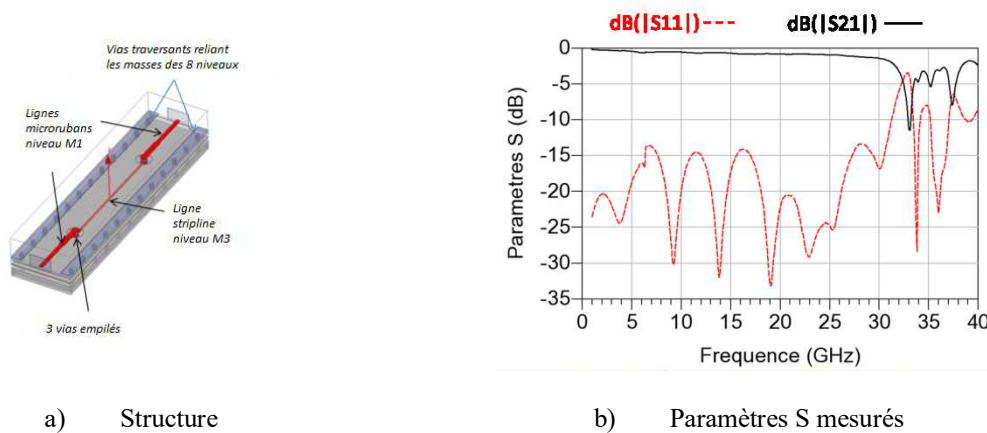


Figure 64 : Etude d'une double transition microruban-stripline en technologie PCB multicouches : a) structure ; b) paramètres S mesurés.

Si les mesures des paramètres S présentent une allure tout à fait conforme aux prévisions jusqu'à 30 GHz, au-delà de cette fréquence des « zéros » de transmission apparaissent. Ces zéros peuvent entraîner de gros dysfonctionnement si l'on travaille dans cette bande de fréquence. De façon à identifier les causes de ces perturbations, nous avons réalisé une étude électromagnétique à base de simulations en éléments finis (HFSS[®]) de différentes transitions. Nous avons notamment envisagé différents cas de frontières pour les empilements. Nous avons ainsi considéré le cas où l'ensemble des couches est blindé par des vias métallisés reliant l'ensemble des plans conducteurs entre eux, et le cas où aucun via n'est utilisé pour relier les différentes couches de l'empilement. Dans ce dernier cas les frontières de la structure peuvent être considérées comme des circuits ouverts. Les structures étudiées consistent en une double transition entre des lignes microruban placées au niveau de métallisation M1 et une ligne stripline placée au niveau de métallisation M3, les transitions étant réalisées à l'aide de 2 microvias superposés. Ces structures sont illustrées Figure 65, et l'évolution fréquentielle des paramètres de transmission est présentée Figure 66. Sur ces dernières figures nous avons également affiché la répartition du champ électrique dans la structure aux fréquences d'apparition des zéros de transmission. Nous pouvons ainsi constater que les zéros correspondent à un transfert d'énergie du mode guidé autour des lignes vers un mode de la cavité créée par les plans métalliques des niveaux M2 et M4 et de leurs frontières.

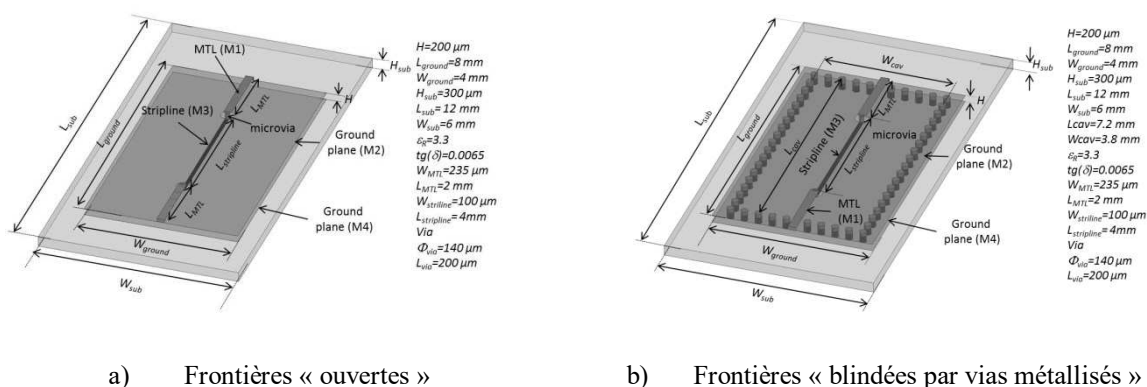


Figure 65 : Structures analysées pour la mise en évidence du couplage avec les modes de cavités.

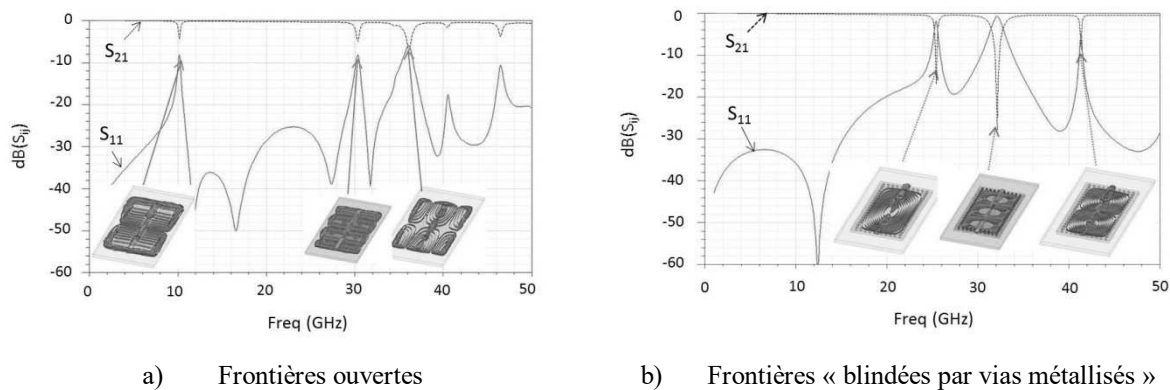


Figure 66 : Paramètres de répartition de double transition microruban stripline avec visualisation des champs aux fréquences d'apparition des zéros de transmission.

Afin d'estimer et de prévenir les risques d'apparition de ces couplages entre les modes guidés et les modes des cavités SIW (Surface Integrated Waveguide) nous avons complété une modélisation basée sur l'analyse de la circulation du courant dans une structure constituée d'une transition par vias entre deux lignes microrubans placées de part et d'autre de deux plans métalliques et de la détermination des modes de cavités [62]–[64]. Cette structure et le schéma équivalent que l'on a défini sont présentés Figure 67.

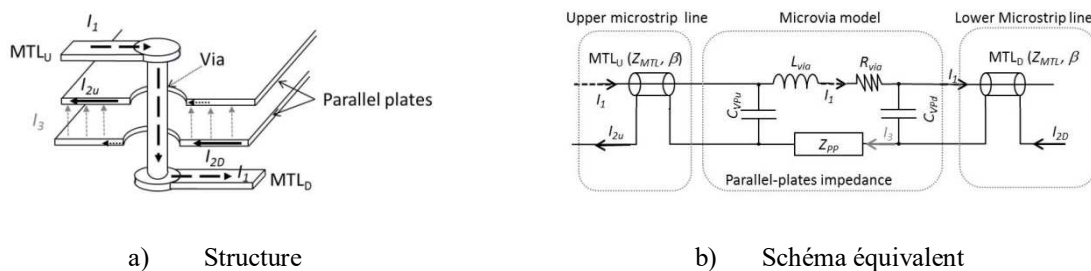


Figure 67 : Via traversant 2 couches de métallisation d'une structure PCB et schéma équivalent associé.

Le courant direct I_1 circule à travers la ligne supérieure puis passe par le via et enfin à travers la ligne du niveau inférieur. Ce courant direct génère des courants de retour circulant dans les plans de masse des lignes inférieur et supérieur (courant I_{2u} et I_{2d}). Pour compléter ces retours de courant un courant I_3 circulant entre les deux plans métalliques doit exister. Ce courant traverse une impédance appelée « Impédance des plans parallèles » Z_{PP} qui est l'image des modes pouvant exister entre les deux plans métalliques. Le schéma électrique équivalent de cette transition est donc celui de la Figure 67-b. Dans le cas d'une structure comprenant plusieurs ports, l'impédance Z_{PP} est transformée en une matrice impédance traduisant l'ensemble des couplages entre les ports au travers de la cavité [65], [66]. Afin de prendre en compte le fait que les frontières des cavités ne sont pas parfaites c'est-à-dire des court-circuits électriques parfaits ou des court-circuits magnétiques parfaits, nous avons introduit la notion de dimensions effectives de la cavité tenant compte de la nature de ces frontières. Nous pouvons ainsi considérer des frontières de type CCE, CCM ou bien réalisées à l'aide de trous métallisés ou bien encore des frontières ouvertes. Un utilitaire développé sous Matlab[®] permet la détermination des matrices impédances $[Z_{PP}]$ qui sont alors aisément utilisables dans un simulateur circuit tel qu'ADS[®]. Figure 68 nous présentons une image de l'interface de cet outil de détermination des matrices impédances des plans parallèles $[Z_{PP}]$ où l'on peut considérer des frontières différentes suivant deux orientations orthogonales de la cavité.

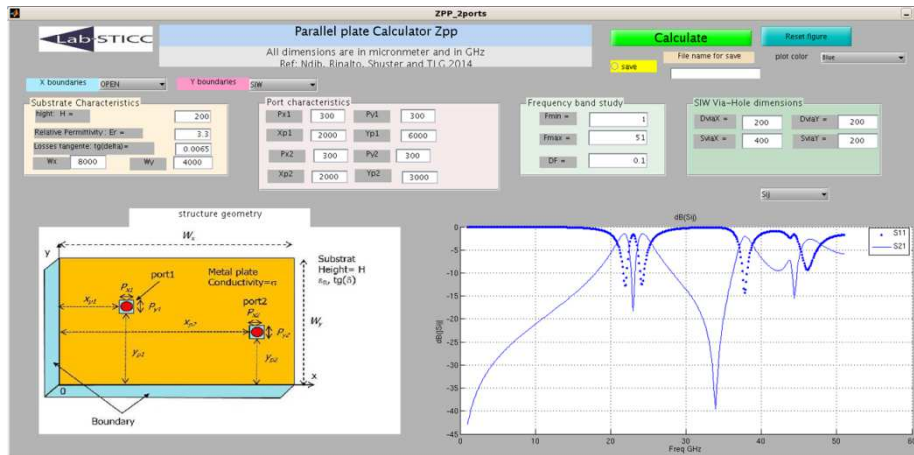


Figure 68 : Image de l'interface de l'utilitaire de détermination des matrices impédances $[Z_{pp}]$.

Pour illustrer la capacité de notre approche à bien prédire les risques d'apparition de dégradations des signaux dans une structure PCB multicouches, nous avons confronté les résultats de notre approche circuit aux mesures d'un filtre stripline placé au niveau de métallisation M3 et excité à l'aide de deux lignes microrubans situées au niveau M1. Pour chaque transition deux microvias superposés relient les niveaux M1 et M3. Figure 69 nous présentons d'une part la structure du filtre et d'autre part le schéma équivalent utilisé pour sa modélisation circuit. Enfin la bonne concordance entre les résultats de mesures et ceux issus de la simulation circuit est illustrée Figure 70.

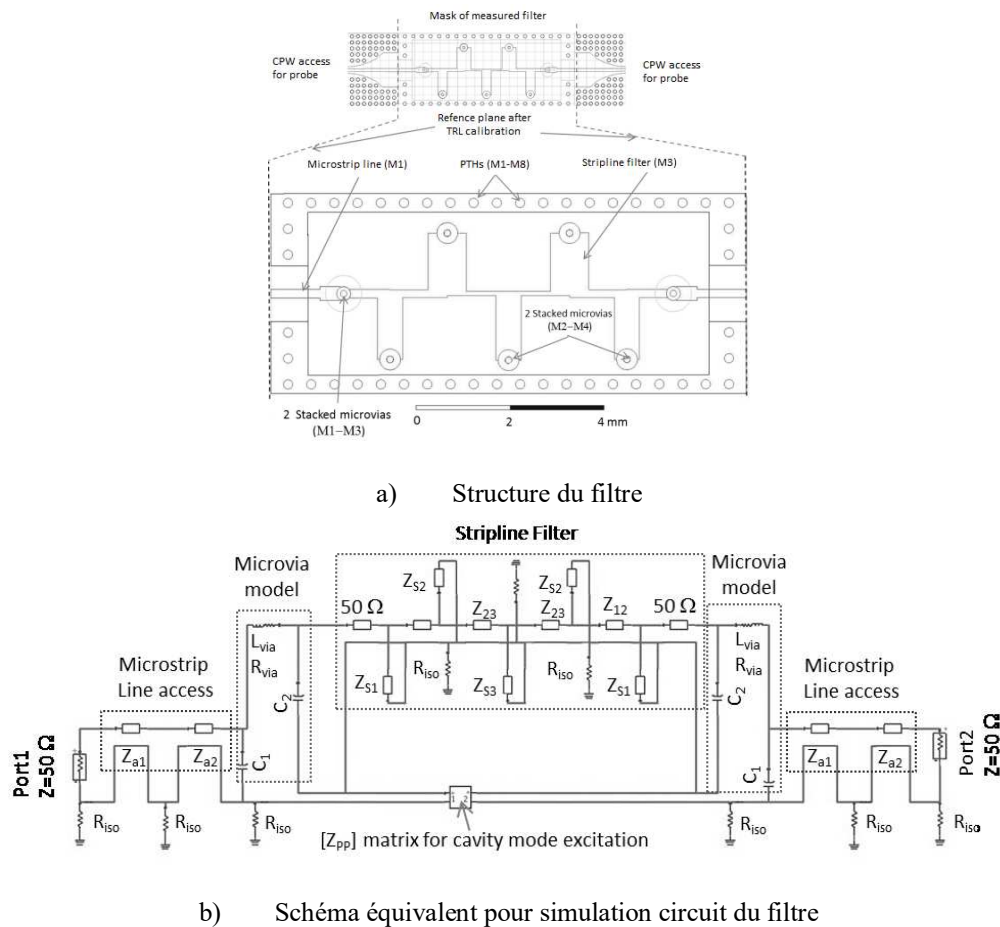


Figure 69 : Filtre stripline passe bande en technologie PCB multicouches et son schéma équivalent circuit associé.

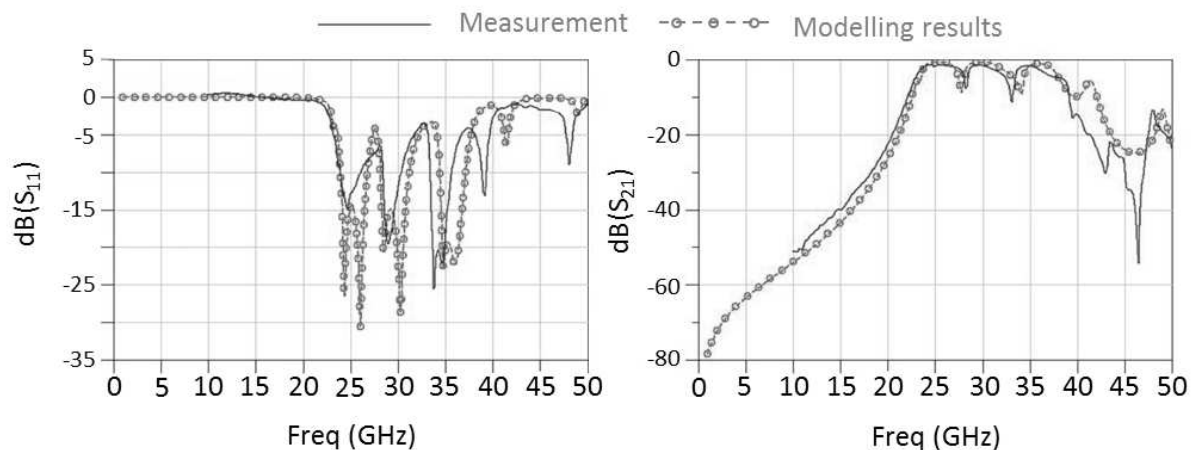


Figure 70 : Comparaison des paramètres S mesurés et simulés avec le modèle circuit.

Notre approche circuit a également été validée sur de nombreux cas de figure et notamment pour des cas où les frontières sont différentes suivant les bords de la cavité ou bien encore des cas où il y a plusieurs cavités superposées pouvant avoir des frontières de natures différentes [65].

Notre modélisation permet ainsi d'estimer rapidement les risques de détérioration des signaux au plus tôt lors de la conception et donc de prendre des mesures ou d'établir des règles de design limitant les effets indésirables. Pour éviter ces effets, nous avons cherché à limiter l'excitation des modes de cavités au niveau des transitions. Une fois encore la maîtrise des chemins de retour du courant est la solution. Ainsi pour réduire les risques d'excitation des cavités nous avons utilisé des microvias reliant entre eux les plans de masse constituant ses frontières supérieure et inférieure. Ces microvias sont placés au plus près des transitions qui sont les sources excitations des cavités. Nous avons analysé le nombre de vias nécessaires et montré que trois microvias connectant les masses permettaient d'éliminer sur une large bande de fréquence les risques de conversion d'énergie des modes guidés vers les modes de cavités [67]. Ces résultats sont illustrés Figure 71, où nous présentons la structure d'un filtre en technologie stripline excité au travers de deux transitions « microruban-stripline » réalisées à l'aide de 2 microvias superposés traversant le plan de masse du niveau M2. Les résultats de mesures du filtre en présence ou non de vias reliant les masses M2 et M4 entre elles sont présentés Figure 71-b. L'utilisation de microvias reliant les plans de masse au plus près de la transition permet d'éliminer les zéros de transmission dans la bande passante ainsi que d'améliorer l'adaptation du filtre. Lors d'une conception multicouche il est donc nécessaire de maîtriser les retours de courant au plus près des vias de connexions afin de limiter les risques d'excitation des modes de cavités. Des résultats similaires ont également été obtenus dans le cas d'une transition simple entre lignes microrubans et stripline ou bien encore dans le cas de stubs striplines excités au travers d'une ligne microruban.

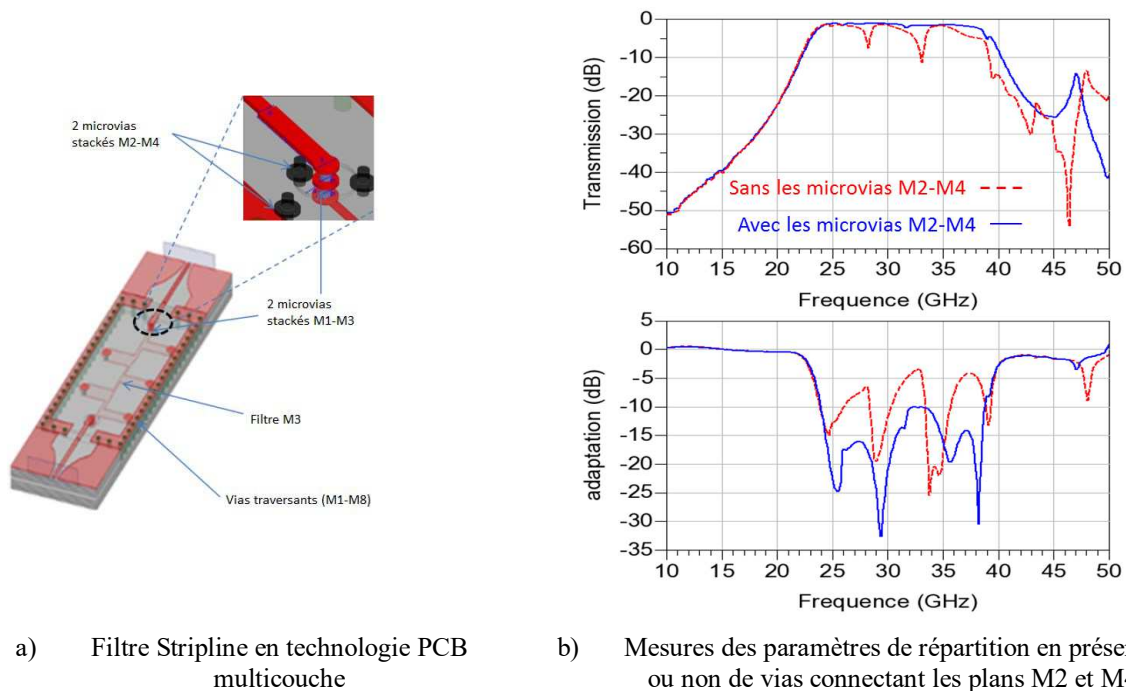


Figure 71 : Etude d'un filtre stripline en technologie PCB multicouches en présence ou non de vias connectant les plans de masse M2 et M4 au plus près des transitions entre la ligne microruban d'accès et la ligne stripline.

6. Conclusion.

Dans ce chapitre, j'ai résumé mes activités de recherche concernant la modélisation des interconnexions et notamment le souci de développer des modélisations simples et permettant l'estimation la plus précise et le plus rapidement possible des effets des interconnexions. Les collaborations avec les spécialistes de la réduction de modèles ont permis la démonstration de la puissance des techniques développées par l'équipe de *Noël Tanguy*. La validation d'approches phénoménologiques développées en collaboration avec le LIRMM de Montpellier a également permis d'obtenir des modèles permettant l'estimation fiable de paramètres tels que le niveau de sur tension où les temps de montée à l'aide de simulations circuit très rapides.

Avec la montée en fréquence, la prise en compte des effets inductifs des interconnexions est devenue de plus en plus nécessaire. Cette problématique a été abordée du point de vue de la notion d'inductance de boucle et donc de la nécessité d'identifier correctement les chemins de circulation des courants. Nous avons notamment évalué le nombre de conducteurs nécessaire à une détermination réaliste de l'inductance de boucle et développé des techniques d'extraction performantes basées sur la connaissance des matrices impédances linéiques. Nous avons également proposé une méthode permettant de déterminer des matrices réduites où les masses sont regroupées en une masse équivalente plus faciles à manipuler. Lors de ces études nous avons également estimé la nécessité de prise en compte des effets fréquentiels sur la détermination des chemins de retour du courant et donc de l'inductance de boucle.

Les interconnexions n'étant pas isolées dans leur environnement, la dernière partie de ce chapitre porte sur la modélisation d'interconnexions dans un environnement 3D complexe. Nous avons ainsi développé des modèles circuits traduisant le couplage entre une ligne et des grilles

métalliques, mais également modélisé le couplage entre des vias et des cavités dans une structure PCB multicouches.

La propagation sur une interconnexion n'est donc pas un long fleuve tranquille, et les signaux propagés peuvent subir de nombreux phénomènes les perturbant, les modifiant, les distordant et pouvant donc entraîner une perte d'information. Si les modèles décrits lors de ce chapitre permettent la prédiction de ces phénomènes, il est tout aussi important de proposer de nouvelles solutions aux interconnexions filaires classiques afin de limiter leurs effets indésirables. L'objectif de ces nouvelles approches est de permettre l'augmentation ou la conservation des performances des circuits électroniques en termes de débit et de puissance de calcul et une diminution de la consommation due aux réseaux d'interconnexions. Ceci est l'objet du prochain chapitre.

III. Développement de nouvelles solutions pour les interconnexions au sein des cartes et puces électroniques.

1. Introduction.

Comme cela a été dit et démontré lors du chapitre précédent, les interconnexions entraînent de nombreux risques de déformation des signaux et donc d'erreurs, elles limitent la montée en fréquence, elles entraînent une consommation importante. Pour résumer, elles constituent maintenant le goulot d'étranglement pour l'augmentation des performances des circuits électroniques qu'ils soient intégrés ou imprimés.

Pour pallier les limitations engendrées par les interconnexions filaires classiques plusieurs voies de recherche sont actuellement envisagées. Certaines voies concernent l'architecture des systèmes sur puces avec notamment le développement des réseaux sur puces (Network on Chip ou Noc) [68][69] permettant une parallélisation importante des opérations. A côté de ces évolutions architecturales beaucoup de travaux concernent le développement de nouveaux types d'interconnexions dont les principales voies sont les interconnexions 3D [69], les interconnexions optiques [70]–[72], l'utilisation de nanotubes de carbone (Carbon Nanotube CNT) pour réaliser les interconnexions [73], les interconnexions RF guidées [74][75], [76] et les interconnexions radios [77], [78].

Chacune de ces approches présente des avantages et des inconvénients qui sont listés ci-après.

a. Interconnexions 3D

Les interconnexions 3D consistent à utiliser la 3^{ème} dimension de l'espace pour superposer les couches et répartir les interconnexions sur plusieurs niveaux de métallisation et ainsi de réduire la longueur des interconnexions reliant plusieurs blocs fonctionnels entre eux. Cette approche est présentée Figure 72 où la diminution de la longueur totale d'une interconnexion dans un environnement 3D par rapport à celle où les blocs fonctionnels sont dans le même plan est illustrée.

Ces technologies 3D permettent d'obtenir d'importantes densités d'intégration tout en réduisant la longueur des interconnexions ce qui se traduit par des temps de propagation plus courts, des pertes plus faibles et des risques de déformations des signaux réduits. Ces avantages sont obtenus pour un coût de production faible et les technologies restant compatibles avec les technologies classiques [69].

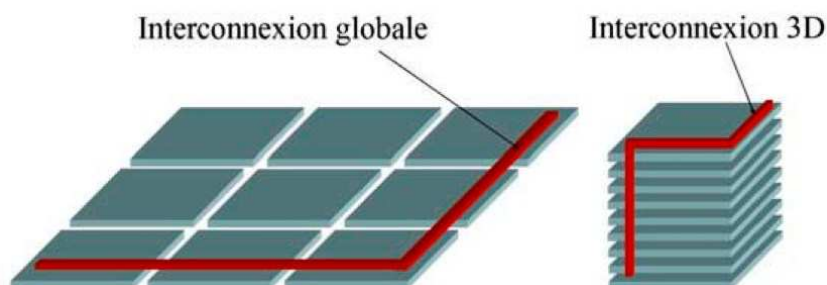


Figure 72 : Illustration de la réduction des longueurs des interconnexions globales par l'utilisation de structures 3D.

Cependant l'usage des interconnexions 3D pâtit de différents inconvénients comme un routage plus complexe que pour les interconnexions classiques [79], un management de la répartition de la

température dans les différentes couches complexes également [80] et un déficit de modèles traduisant leur effets [81], [82].

b. Interconnexions optiques

L'utilisation d'interconnexions optiques pour remplacer les interconnexions filaires classiques est une solution prometteuse notamment si l'on considère les débits d'informations pouvant circuler sur ce type d'interconnexions [71]. Les interconnexions optiques s'apparentent aux fibres optiques, elles ont une bande passante importante permettant des débits élevés. La consommation d'une liaison optique est pratiquement indépendante de la fréquence de travail. Il est par ailleurs possible d'obtenir des domaines de fréquences et de distances pour lesquels la consommation d'une liaison optique est inférieure à celle d'une liaison électrique comme cela est illustré Figure 73 [83]. Elles sont principalement envisagées pour remplacer les interconnexions des niveaux globaux qui sont les plus longues au sein d'une puce électronique [72] mais également pour être intégrées dans les cartes électroniques de type PCB [84].

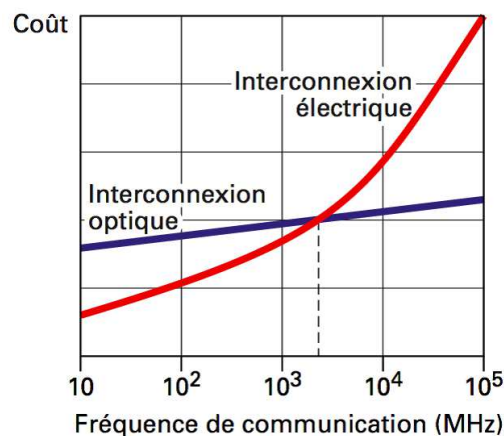


Figure 73 : Comparaison du coût des communications optiques et électriques en fonction de la fréquence [83].

Malgré leur intérêt certain, les interconnexions optiques nécessitent encore beaucoup de travaux notamment pour assurer la compatibilité des technologies optiques et CMOS. A titre d'exemple, le projet ANR *ULTIMATE* [85], et le projet financé par le labex COMINLABS « *3D optical Manycore* » [86] tentent de lever ce verrou technologique. A cause des difficultés de réalisation de circuits optiques tout intégrés en technologie CMOS, les interconnexions optiques restent au stade de laboratoire et elles ne semblent pas près d'être intégrées à court terme par les industriels.

c. Les interconnexions à nanotubes de carbone ou à base de graphène.

Depuis leur observation en 1991 puis 1993 par *S. Iijima* et al [87], [88], les nanotubes de carbones (Carbon Nano Tube (CNT)) de par leur propriétés conductrices supérieures à celle du cuivre et leur capacité à supporter des densités de courant environ 1000 fois supérieures, sont des candidats très sérieux pour la réalisation des interconnexions au sein des puces électroniques. De plus leur caractère semi-conducteur les rend également très intéressants pour la réalisation de transistors et donc de fonctions électroniques [73].

Le graphène constitué d'une couche d'un atome de carbone présente des performances électriques et mécaniques tout à fait remarquables. Du point de vue électrique son caractère

conducteur semble très prometteur pour la réalisation d'interconnexions dans les circuits microélectroniques [89]. Cependant la maîtrise de fabrication et de dépôt de ces matériaux ne semble être réalisée qu'en laboratoire. Il faut que cette maîtrise soit grandement améliorée pour assister au développement industriel de ces technologies.

Les nanotubes de carbones ou le graphène risquent fort de se développer rapidement au niveau de la microélectronique voire de la nanoélectronique, par contre leur utilisation pour la réalisation de cartes électroniques, c'est-à-dire à une échelle beaucoup plus grande n'apparaît pas envisageable.

d. Interconnexions radiofréquences RF

Une des alternatives aux interconnexions classiques proposées par l'ITRS [17] est le principe d'interconnexion radiofréquence ou interconnexions RF. Les signaux numériques ne sont plus véhiculés en bande de base, mais ils sont transportés à l'aide d'un signal porteur à haute fréquence. Plusieurs approches sont envisageables, une approche guidée où les signaux hyperfréquences sont véhiculés sur une ligne de transmission de type microruban, coplanaire, stripline... et une approche où les signaux sont radiodiffusés, on parle alors d'interconnexions sans fils ou d'interconnexions radio.

Ces techniques ne nécessitent pas a priori de développement technologique important comme ceux nécessaires pour l'émergence des interconnexions optiques ou à base de graphène, et c'est vers ces approches que nous avons cherché à trouver des solutions aux interconnexions classiques.

Ces travaux ont principalement été effectués dans le cadre de la thèse d'*Yves Constant Mombo Boussougou* [D3] et des travaux de master 2 de *Nadjib Rhoudi* [MR5], *Mohamad Hamieh* [MR2] et *Madhi Srouf* [MR1]. *Najib Mahdi* a également participé à ces travaux sur des techniques d'interconnexions RF lors de son contrat post-doctoral [PD2].

Lors de la suite de ce chapitre, nos travaux sur les interconnexions RF Guidées et notamment les accès physiques aux lignes RF seront tout d'abord présentés. Dans un second temps je présenterai les recherches sur les interconnexions sans fils que nous avons commencé à mener. Cela me permettra la mise en perspective des travaux que je compte développer dans les prochaines années et que je développerai dans le 4^{ième} chapitre de cette partie consacrée à mes activités de recherche.

2. Interconnexions RF Guidées.

Les interconnexions RF guidées ne sont pas de nouvelles technologies d'interconnexions comme le peuvent être les interconnexions optiques ou les interconnexions à bases de nanotubes de carbone ou de graphène, mais des interconnexions métalliques classiques pouvant s'apparenter aux lignes de transmission utilisées dans le domaine des hyperfréquences. L'objectif de ces interconnexions est de véhiculer simultanément plusieurs bits d'informations sur un seul support. On peut ainsi espérer remplacer les bus de données classiques au sein des circuits intégrés ou imprimés par une seule ligne. L'utilisation d'une seule ligne de transmission présente plusieurs avantages comme une réduction des phénomènes de diaphonie entre lignes, une meilleure maîtrise des délais de propagations, une réduction des surfaces dédiées aux interconnexions et une réduction de la consommation due à un nombre de répéteurs réduits. Le principe des interconnexions RF guidées est présenté Figure 74 où sont comparées les approches des interconnexions classiques et des interconnexions RF guidées dans le cas d'un bus 4 conducteurs.

Dans le cadre de la thèse d'*Yves Constant Mombo Boussougou* [90], nous avons étudié divers aspects des interconnexions RF Guidées, notamment différentes techniques d'accès multiples permettant le transfert simultané d'informations sur le même guide d'ondes. Nous avons également abordé les bases des techniques de modulation RF à mettre en œuvre pour ce type d'interconnexions. Nous avons effectué une étude de différents canaux de transmissions et des méthodes d'accès physiques à ces lignes de transmission. Enfin deux exemples de modélisation globale d'interconnexions intra-puces ont été entrepris.

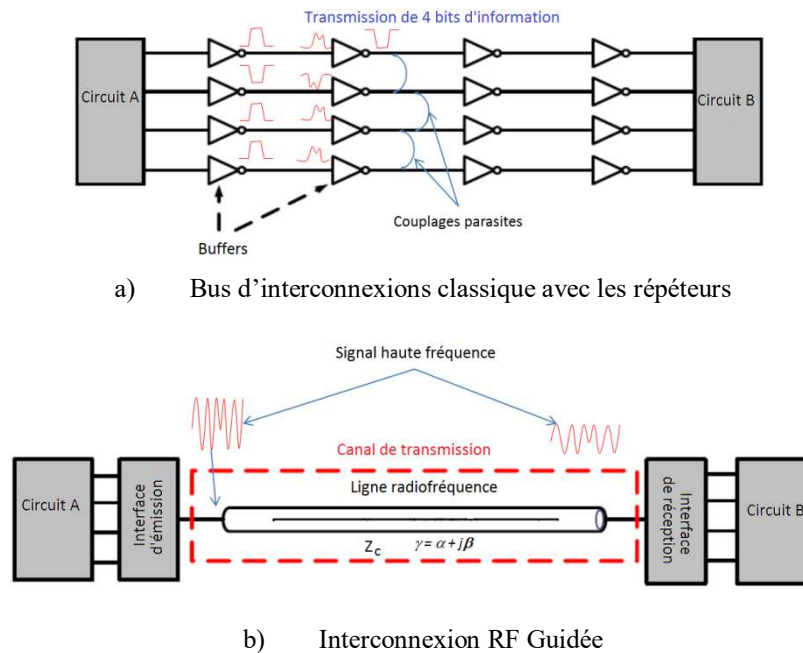


Figure 74 : Comparaison des interconnexions classiques et des interconnexions RF guidées.

a. Evaluation des techniques d'accès multiples.

Les techniques d'accès multiples ont une grande importance pour les interconnexions RF, elles doivent permettre la transmission simultanée de plusieurs bits d'information à des débits élevés, être simples à mettre en œuvre et entraîner la consommation la plus faible possible.

Différentes techniques d'accès multiples sont envisagées comme : les accès basés sur une répartition temporelle de l'accès au canal (TDMA Time Division Multiple Access), les accès basés sur une répartition fréquentielle des accès (FDMA Frequency Division Multiple Access) ou bien encore une répartition par code (CDMA Code Division Multiple Access) [91].

Lors de la thèse d'*Yves Constant Mombo Boussougou*, nous avons recherché à déterminer les contraintes sur les propriétés des canaux de transmission impliquées par ces différents modes d'accès. Nous avons notamment évalué les bandes passantes nécessaires pour les supporter. Nous nous sommes principalement concentrés sur les modes d'accès FDMA et CDMA qui nous semblent les plus prometteurs [92].

La technique d'accès multiple basée sur une répartition de l'information sur plusieurs fréquences FDMA est illustrée Figure 75. Elle consiste à allouer à chaque utilisateur ou à chaque message une fréquence particulière. De ce fait il est possible de transmettre simultanément plusieurs

messages portés par différentes fréquences. A la réception il suffit de séparer les différentes fréquences porteuses pour retrouver les différents messages.

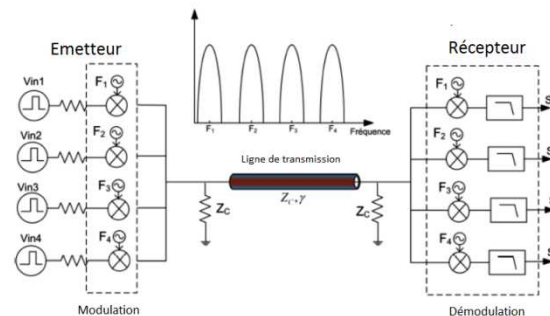


Figure 75 : Principe d'une interconnexion RF à accès multiples de type FDMA.

Nous avons modélisé ce type d'accès dans le cas de la transmission de 4 signaux numériques de fréquences 1.5 GHz et présentant des temps de montée de $tr = 25$ ps. La transmission simultanée est effectuée à l'aide de 4 signaux modulés en amplitude ayant des fréquences porteuses différentes de : 25, 45, 65 et 85 GHz. Nous avons considéré une ligne de transmission microruban de longueur $L=10$ mm et de largeur $W=20$ μ m réalisée sur un substrat SiO₂ ($\epsilon_R=4$) d'épaisseur $H=10$ μ m [74]. Nous avons modélisé un accès capacitif à la ligne de transmission à l'aide de capacités de 10 fF placées d'une part entre les différents émetteurs et la ligne microruban et d'autre part entre la ligne et les récepteurs.

Le schéma pour la simulation ADS[®] de ce système ainsi que l'allure des signaux temporels obtenus à la réception sont présentés Figure 76. Cette étude, bien que très simple, montre la possibilité de réalisation d'accès multiples à partir d'une répartition fréquentielle de l'information. Elle nécessiterait une étude plus approfondie sur les possibilités de réalisation réelles d'un accès à répartition de fréquences, afin d'évaluer ses performances en termes de consommation, de débits et complexité de mise en œuvre. Une étude approfondie des transmetteurs et des récepteurs RF est nécessaire. Plus particulièrement la génération de signaux très hautes fréquences comme ceux à 65 ou 85 GHz doit être étudiée ainsi que la conception des filtres de réception qui peuvent s'avérer difficiles à réaliser notamment en technologie CMOS.

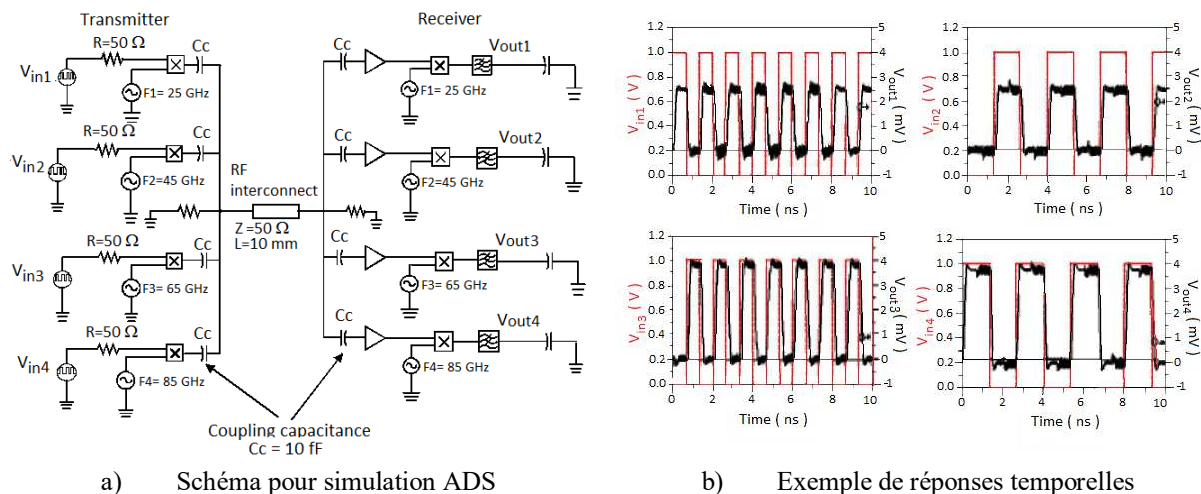


Figure 76 : Mise en évidence de la possibilité d'interconnexions RF à accès multiples FDMA.

La technique d'accès multiple basée sur une répartition par code CDMA est une technique qui peut également être une solution très intéressante pour la réalisation d'interconnexions RF. Cette technique consiste à affecter un code binaire à chaque utilisateur ou à chaque message. Ces codes étant orthogonaux entre eux un produit scalaire avec le bon code en réception permet la récupération du message. A l'aide d'une simulation circuit sous ADS[®], nous avons cherché à montrer la faisabilité de cette technique dans le cadre des interconnexions RF guidées. Pour cela nous avons simulé la transmission simultanée de 4 bits d'information sur un canal RF à l'aide d'un accès multiple CDMA et d'une modulation d'amplitude [92]. Le synoptique de la modélisation mise en œuvre est présenté Figure 77. Le canal RF est dans ce cas une ligne de transmission caractérisée par une impédance caractéristique Z_C , une constante de propagation γ et une longueur L . Les différents signaux temporels ainsi que leur spectre à différents endroits de la chaîne de transmission sont présentée Figure 78.

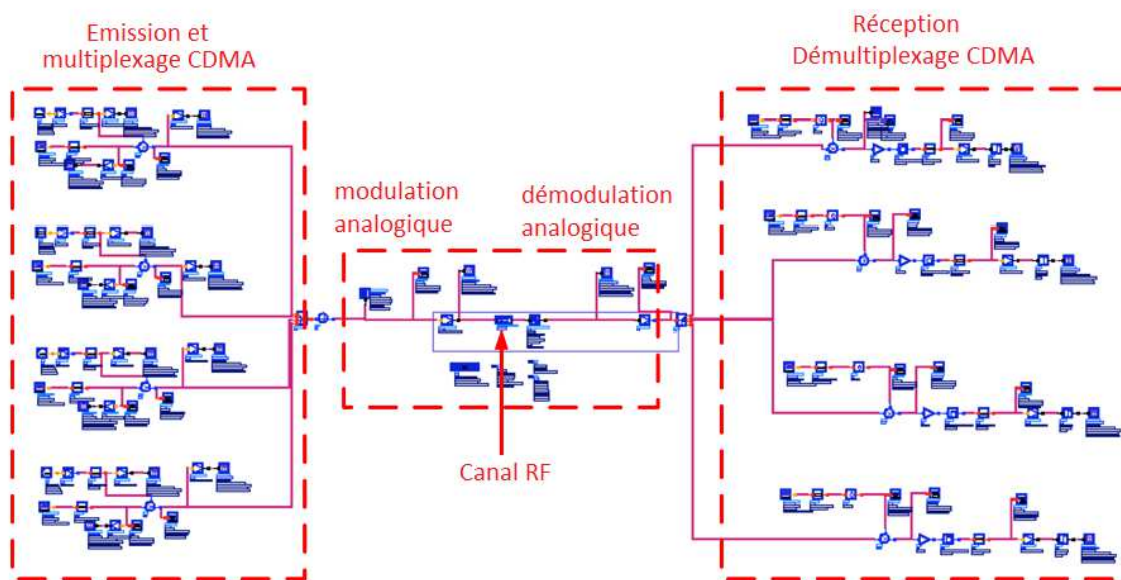


Figure 77 : Exemple de schéma ADS[™] de modélisation d'une interconnexion RF à accès multiples de type CDMA [90].

Cette étude, sans démontrer réellement la faisabilité ni déterminer le coût de transport d'un bit d'information, permet d'envisager ce type d'accès multiple par différenciation par code dans le cadre d'interconnexions RF guidées. Des travaux plus approfondis sur la complexité de mise en œuvre, les codes les plus appropriés, la consommation et les débits envisageables restent nécessaires pour réellement compléter ces études. L'objectif que nous visons lors de ces analyses consistait principalement à obtenir une information sur les besoins en termes de bandes passantes que doivent vérifier les canaux de transmission pour supporter ces multiplexages numériques.

Nous avons ainsi pu montrer que, quel que soit le mode d'accès multiples retenu, FDMA ou CDMA, le canal de transmission doit être large bande pour supporter soit les différentes fréquences porteuses, soit l'étalement de spectre engendré par le codage binaire de l'information.

Si les lignes de transmission peuvent être considérées comme large bande, la façon de leur transmettre l'information peut avoir une grande importance sur les performances des interconnexions RF. C'est cet aspect que je présente dans le paragraphe suivant.

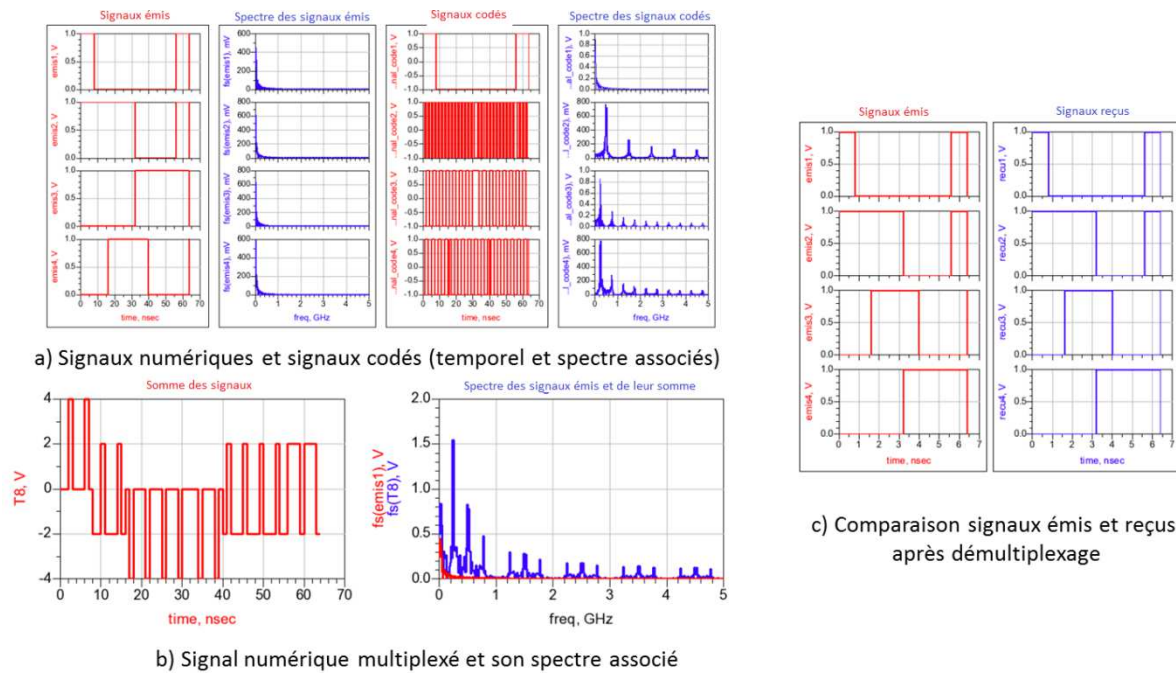


Figure 78 : Visualisation des signaux le long d'une chaîne de transmission simulant une interconnexion RF associée à un accès de type CDMA [90].

b. Analyse électromagnétique et caractérisation des accès aux lignes RF

Si nous considérons le synoptique d'une interconnexion radiofréquence tel que présenté Figure 79, plusieurs blocs ayant des fonctions différentes apparaissent clairement. On retrouve ainsi, les blocs numériques correspondant au traitement numérique de l'information, puis nous trouvons le bloc correspondant au traitement des accès multiples, le bloc représentant l'émetteur-récepteur RF et enfin le canal de transmission constitué d'une ligne de transmission et des couplages nécessaires pour interfacer l'émetteur-récepteur et le guide d'ondes.

Dans cette architecture, les lignes RF sont généralement des lignes planaires largement maîtrisées dans le domaine des hyperfréquences telles que les lignes microrubans, les lignes coplanaires, les rubans coplanaires ou bien encore des lignes striplines [93][94]. Par contre le couplage permettant le transfert de l'énergie des transceivers vers la ligne est un élément qui peut avoir un impact important sur les caractéristiques de transmission du canal, notamment à cause des limitations de bande passante et des désadaptations qu'il peut entraîner.

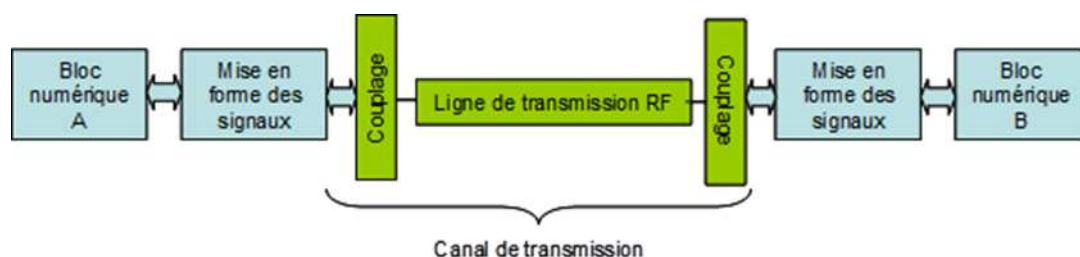


Figure 79 : Synoptique d'une interconnexion RF.

Pour réaliser ces couplages, plusieurs possibilités existent et nous avons cherché lors de la thèse d'Yves Constant Mombo Boussougou à évaluer ces couplages en termes de bandes passantes, de niveaux de transmission et de facilité de mise en œuvre [90]. Les différents couplages considérés sont

le couplage direct réalisé à l'aide de vias, TSV (Through Silicon Via) ou de bonding (fil thermocollé), le couplage capacitif, le couplage inductif, les couplages mixtes par tronçon de lignes couplées ou bien encore les transitions entre différentes lignes de transmission comme par exemple entre une ligne microruban et une ligne fente gravée dans son plan de masse.

Les couplages directs à l'aide de vias, de TSV ou même de fil thermocollé ont du fait de leur nature inductive, un comportement plutôt de type passe bas. Ils ne permettent pas la suppression des interférences en bande de base sur les lignes. De plus ces couplages sont figés physiquement, ils n'offrent donc pas de solutions facilement reconfigurables ce qui nuit à la flexibilité d'utilisation des interconnexions RF. De plus dans le cas où l'interconnexion RF est utilisée pour connecter plusieurs éléments entre eux, c'est-à-dire dans le cas où il existe plusieurs accès physique à la ligne, les performances de la ligne se dégradent rapidement avec le nombre de connexions. Ce phénomène est illustré Figure 80-a où est présenté le schéma de modélisation d'une ligne de transmission $50\ \Omega$ sur laquelle plusieurs ports sont connectés directement. Figure 80-b sont présentés les coefficients de transmission entre deux accès suivant le nombre d'utilisateurs (de ports) considérés. Plus ce nombre est grand et plus le niveau de transmission est dégradé. Cela est dû à l'augmentation de l'impédance vue de l'émetteur qui varie avec le nombre de connexions sur la ligne ce qui entraîne une désadaptation plus importante.

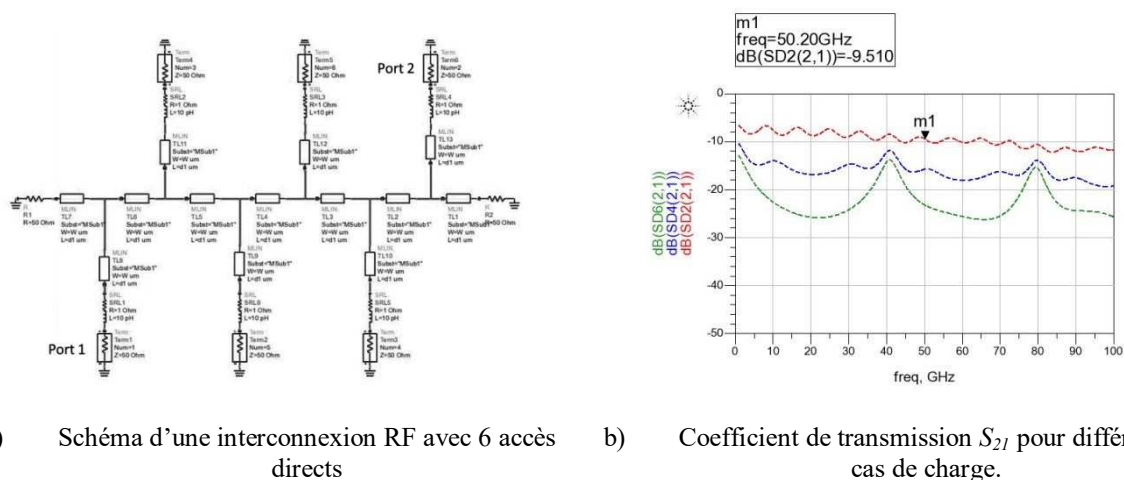
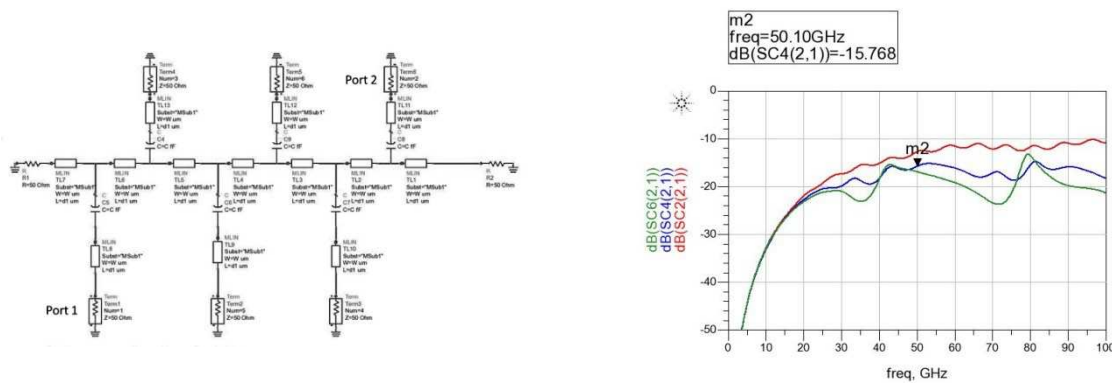


Figure 80 : Modélisation d'une liaison multi-ports à accès direct et évaluation de la transmission en fonction du nombre de ports considéré.

Compte tenu des inconvénients des connexions directes à la ligne RF, nous avons principalement analysé le comportement des couplages capacitifs et des transitions entre différentes lignes [74], [92].

L'intérêt de ces couplages réside dans leur flexibilité, leur simplicité de réalisation et leur caractère passe-haut permettant de filtrer naturellement le bruit en bande de base. Ce type de couplage rend les structures moins sensibles au nombre de ports connectés sur la ligne RF comme cela est illustré Figure 81 où nous présentons une structure similaire à celle de l'étude présentée précédemment (Figure 80) mais où les ports sont maintenant connectés à la ligne à travers des capacités de couplage ayant une valeur de 50 fF. Lorsque le nombre de ports connectés à la ligne RF devient important, les coefficients de transmission sont moins affectés lorsqu'on utilise des couplages indirects que dans le cas de connexions directes.



- a) Schéma d'une interconnexion RF à 6 accès de type capacitifs. b) Coefficient de transmission S_{21} pour différents cas de charge

Figure 81 : Modélisation d'une liaison multi-ports à accès capacitif et évaluation de la transmission en fonction du nombre de ports considéré.

Pour les couplages capacitifs nous avons cherché à optimiser la transmission entre deux ports et notamment à déterminer la meilleure combinaison capacité de couplage-impédance caractéristique de la ligne. Pour cela nous avons effectué l'étude théorique de la structure de la Figure 82 où l'on présente une ligne de transmission terminée de part et d'autre par son impédance caractéristique Z_C afin d'éviter des réflexions à ces extrémités. Cette ligne est excitée par deux couplages capacitifs modélisés par une capacité C_C . De façon à prendre en compte le maximum de configurations possibles nous avons tenu compte lors de notre modélisation de différents tronçons de ligne ayant des longueurs et des impédances pouvant être différentes [74].

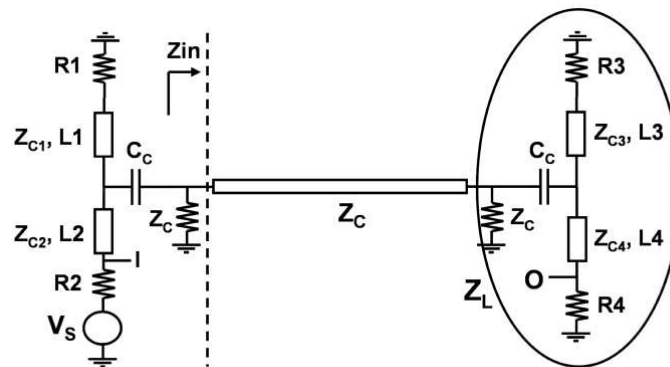


Figure 82 : Schéma circuit pour l'optimisation de la fonction de transfert d'une interconnexion RF à deux accès capacitifs.

Nous avons pu établir la fonction de transfert $H(j\omega) = \frac{P_O}{P_I}$ liant la puissance au point « O » à celle injectée au point « I » en fonction des différents éléments du schéma équivalent c'est-à-dire les valeurs des impédances caractéristiques $Z_{C1}, Z_{C2}, Z_{C3}, Z_{C4}$ et Z_C , des longueurs L_1, L_2, L_3, L_4 et d , des impédances des générateurs des charges des lignes d'accès ($R_1..R_4$) et des capacités de couplage C_C [90]. Afin d'optimiser la fonction de transfert et d'étudier les performances de ce type de transition en termes de bande passante, de platitude dans la bande en fonction des différents paramètres physiques de la transition (impédances, longueurs, capacités...), nous avons développé un programme sous Matlab™ calculant la fonction de transfert en fonctions des différents paramètres. La Figure 83 présente l'interface graphique de cet outil.

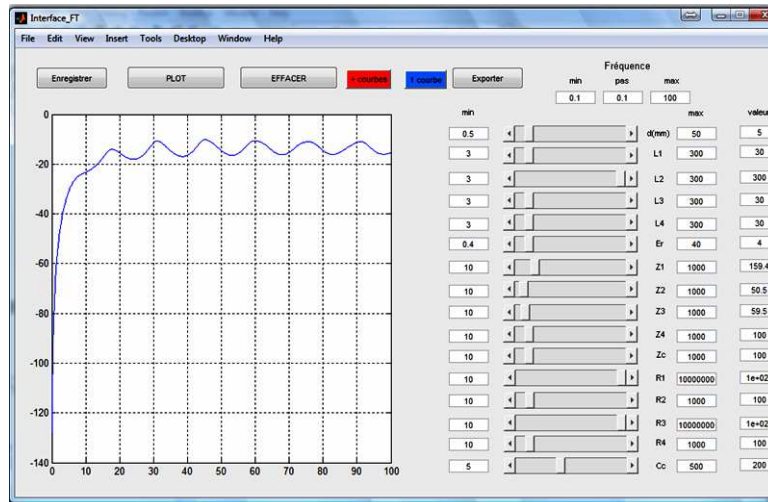


Figure 83 : Vue de l'interface graphique de l'outil d'optimisation des interconnexions RF guidées à deux accès capacitif [90].

L'utilisation de cet outil nous a permis d'évaluer l'influence des capacités de couplage ainsi que l'influence de l'impédance caractéristique de la ligne. Figure 84 nous présentons la variation du module de la fonction de transfert $H(j\omega)$ en fonction de la fréquence dans le cas où la capacité de couplage varie et dans le cas où c'est l'impédance de la ligne qui varie. Comme on pouvait s'y attendre, plus la capacité de couplage est importante et plus le niveau de transmission est important. De même, pour une capacité de couplage donnée, plus l'impédance caractéristique de la ligne est grande et plus le niveau de transmission est important mais plus l'ondulation du module de la fonction de transfert l'est également. Dans l'ensemble les niveaux de transmission restent faibles de l'ordre de -20 à -40 dB sur de très larges bandes de fréquence.

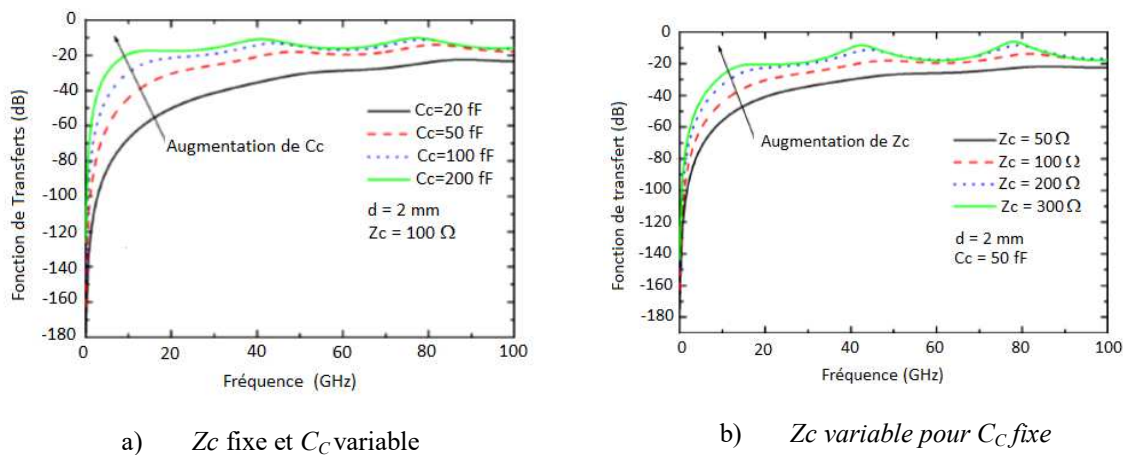


Figure 84 : Variation du module de la fonction de transfert en fonction de la fréquence.

Suite à cette étude, nous avons abordé la problématique de la réalisation pratique des couplages capacitifs et notamment l'influence des technologies retenues pour les lignes de transmission. Nous avons ainsi analysé à l'aide de simulations électromagnétiques fullwave (HFSS[®]) des couplages capacitifs entre deux lignes microrubans placées à des niveaux de métallisation différents, ou bien entre deux lignes coplanaires toujours placées à des niveaux de métallisation différents (Figure 85). Nous avons également étudié différents couplages combinant des lignes CPW et des lignes microrubans.

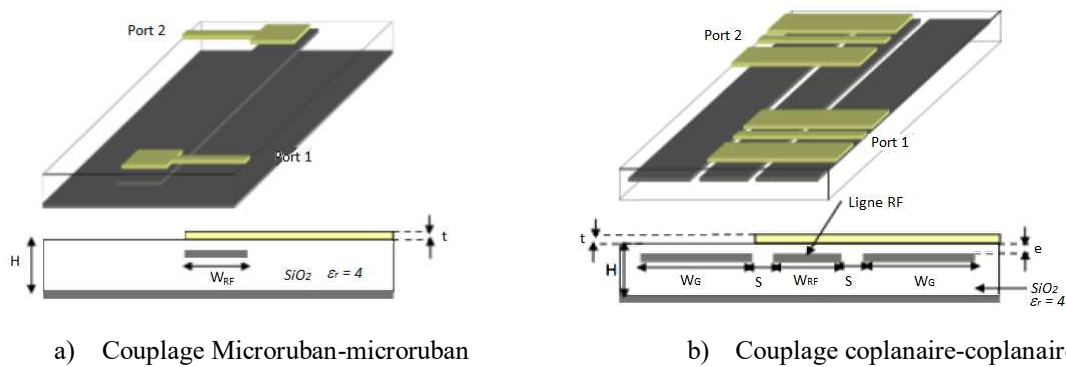


Figure 85 : Exemple de structures de couplages capacitifs entre deux lignes de transmission en vue de réaliser des interconnexions RF guidées.

Les résultats de comparaisons des paramètres S obtenus par simulation HFSS[®] pour les différentes combinaisons de ligne d'accès d'interconnexion RF sont illustrés Figure 86. Au vu de ces résultats l'utilisation de lignes microrubans de part et d'autre de la transition semble être la solution permettant d'obtenir les niveaux de transmissions les plus importants. Cela s'explique aisément si l'on considère la répartition du champ électrique entre les deux lignes qui dans le cas de deux lignes microrubans est la plus favorable.

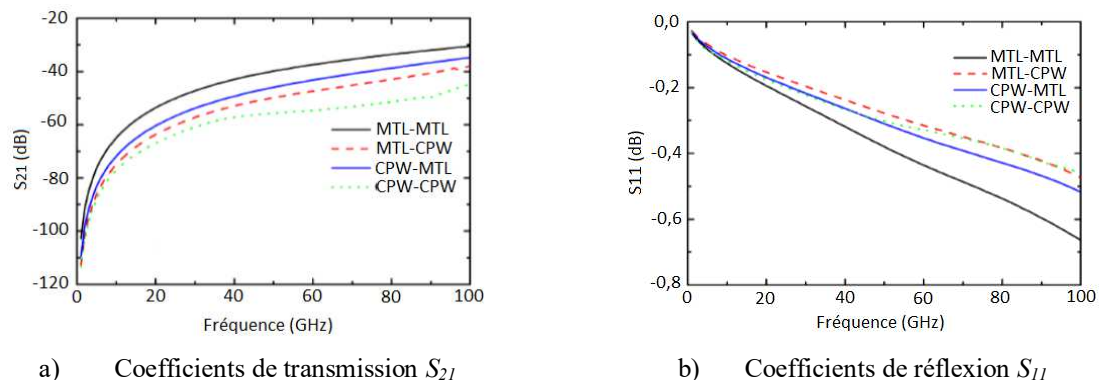


Figure 86 : Paramètre S pour différentes configuration de couplage [74], [92].

Nous avons également abordé d'autre types de couplage comme les couplages mixtes réalisés à l'aide de tronçons de lignes couplées comme illustré Figure 87 où sont présentés le modèle physique utilisé pour les simulations HFSS[®] et le modèle circuit équivalent développé sous ADS[®].

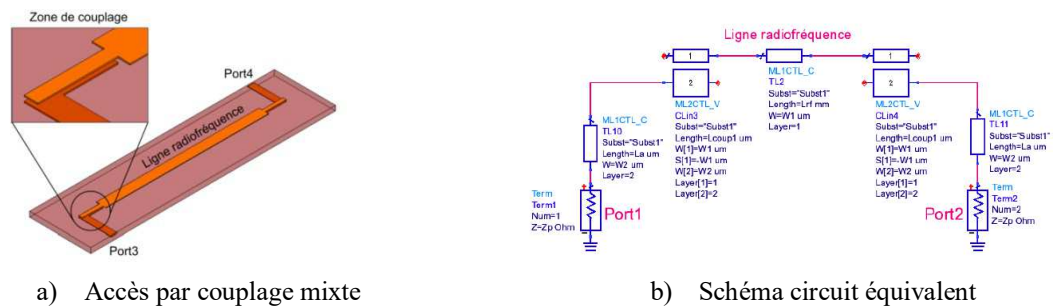


Figure 87 : Exemple d'accès à une ligne RF microruban par couplage mixte.

Un exemple de coefficients de transmission et de réflexion obtenus après optimisation à l'aide du schéma équivalent est présenté Figure 88. Nous avons optimisé la longueur de la zone de couplage

dans le cas de lignes réalisées sur un substrat de type FR4 ($\epsilon_R=4$ et $tg(\delta)=0,02$). Les lignes d'accès ont été dimensionnées pour obtenir une impédance de 50 Ω . La longueur de la ligne RF a une longueur de 10 mm. La zone de couplage qui mesure 1,06 mm a été optimisée pour maximiser la transmission à la fréquence de 20 GHz. Dans la zone de couplage, la largeur des lignes est 175 μm et elles sont séparées par un substrat d'épaisseur 50 μm .

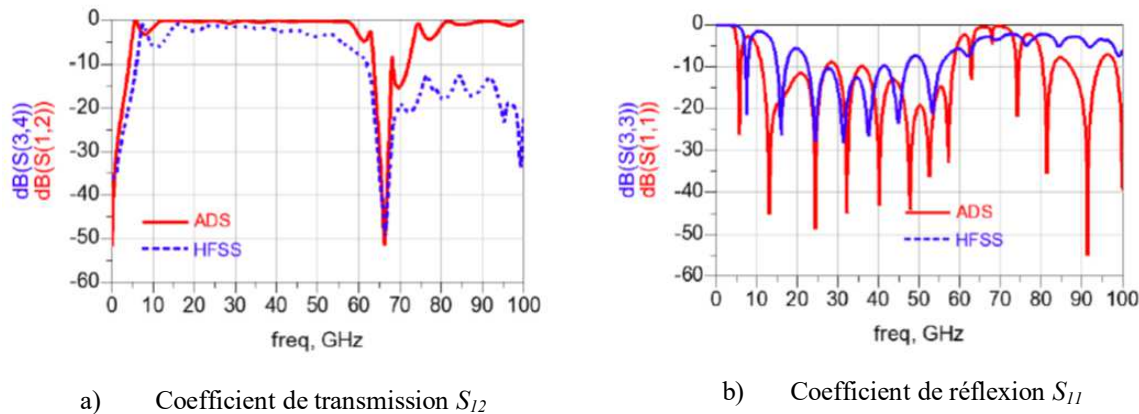


Figure 88 : Comparaison des paramètres S issus de la modélisation EM et de la modélisation circuit.

Outre le bon accord entre modélisation circuit et modélisation électromagnétique, nous avons montré que ce type d'accès permet l'obtention d'une large bande passante (environ 120%) autour de la fréquence de synthèse qui est dans cet exemple de 20 GHz. Dans cette bande le coefficient de transmission reste relativement plat et proche de -5 dB et l'adaptation inférieure à -10 dB. Cette solution est prometteuse notamment si on se place dans le cas d'interconnexions RF guidées au sein des cartes de type PCB multicouches.

Nous avons également analysé différentes configuration d'accès à la ligne RF comme les transitions entre lignes microruban et lignes fentes [93], des couplages entre lignes à rubans planaires [90]. Pour chaque type de transition nous avons développé un modèle circuit que nous avons validé à l'aide de comparaisons avec des simulations électromagnétiques. L'intérêt de ces modèles circuits est de faciliter l'optimisation des transitions.

c. Analyse des performances pour des exemples d'interconnexions RF

Afin d'évaluer la complexité de mise en œuvre, d'estimer sommairement les performances espérées nous avons proposé l'étude de deux possibilités d'utilisation d'interconnexions RF. La première solution testée est basée sur un accès multiple de type FDMA et un couplage capacitif entre les ports d'accès et la ligne RF. Pour la seconde configuration testée, nous avons considéré un accès de type CDMA, une ligne de transmission de type fente où l'énergie est transmise par une transition microruban –fente.

Le synoptique du premier exemple de communications est présenté Figure 89. Nous avons considéré une ligne RF à laquelle on accède au travers de couplages capacitifs. Le mode d'accès multiple que nous avons envisagé ici est un mode d'accès FDMA à répartition fréquentielle des données réalisé à l'aide d'une simple modulation d'amplitude (ASK). Pour des raisons de simplicité, nous n'avons considéré que 4 voies de transmission possibles.

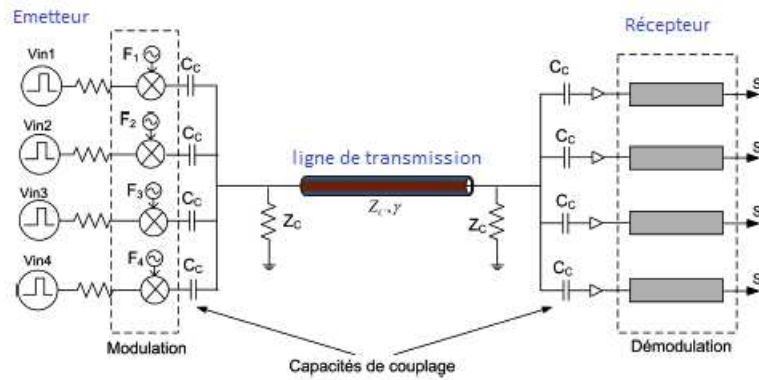


Figure 89 : Synoptique d'une interconnexion RF pour communication intra-puce à accès FDMA.

Afin d'effectuer des simulations assez réalistes, nous avons déterminé les paramètres de transmission du canal de transmission à l'aide d'une simulation électromagnétique (HFSS[®]). Le canal est composé d'une ligne RF d'impédance caractéristique $Z_C = 50 \, \Omega$ et de 8 accès également adaptés à $50 \, \Omega$. Le couplage entre les accès et la ligne RF est réalisé à l'aide de 8 capacités planes comme l'illustre la Figure 90 [90].

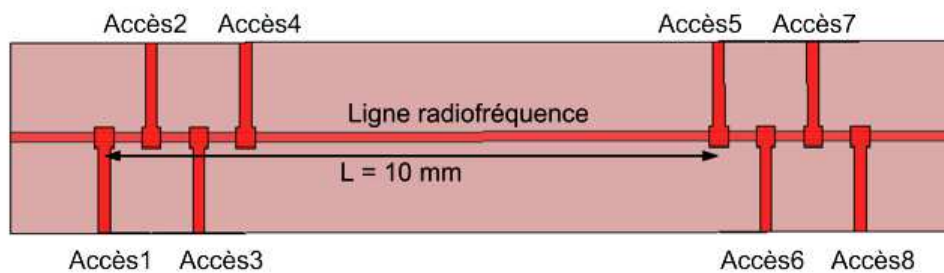


Figure 90 : Modèle HFSS du canal de transmission.

Les résultats des paramètres de transmission entre différents accès de part et d'autre de la longueur de 10 mm sont illustrés Figure 91. Les coefficients de transmissions sont ici inférieurs à -15 dB et même plus proche de -25 dB si l'on considère les transmissions entre les accès 2 et 3 et respectivement 6 et 7.

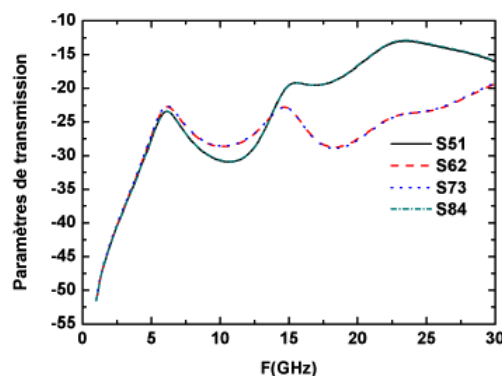


Figure 91 : Paramètres de transmission obtenus à l'aide d'HFSS.

A l'aide de ces résultats nous avons pu modéliser la transmission simultanée de 4 signaux entre 4 accès différents utilisant le même canal RF. Dans cette modélisation les différentes fréquences porteuses ($F_1 = 6 \text{ GHz}$, $F_2 = 12 \text{ GHz}$, $F_3 = 18 \text{ GHz}$ et $F_4 = 24 \text{ GHz}$) ont été choisies de telle façon à avoir

les niveaux de transmission les plus grands possibles. Les émetteurs RF considérés sont tous équivalents. Ils consistent en une modulation d'amplitude réalisée par multiplication d'un signal binaire à la fréquence de 0,5 GHz et de temps de transition $T_r = T_f = 200ps$ avec une porteuse sinusoïdale. En réception nous avons retenu un récepteur synchrone avec récupération de la porteuse par filtrage. La démodulation s'effectue à l'aide d'un multiplicateur et d'un filtre passe bas. Afin d'obtenir des niveaux de signaux exploitables, permettant notamment la commande de l'inverseur CMOS et la récupération des signaux binaire, nous avons placé un amplificateur en sortie du multiplicateur. Une vue du schéma de modélisation est présentée Figure 92.

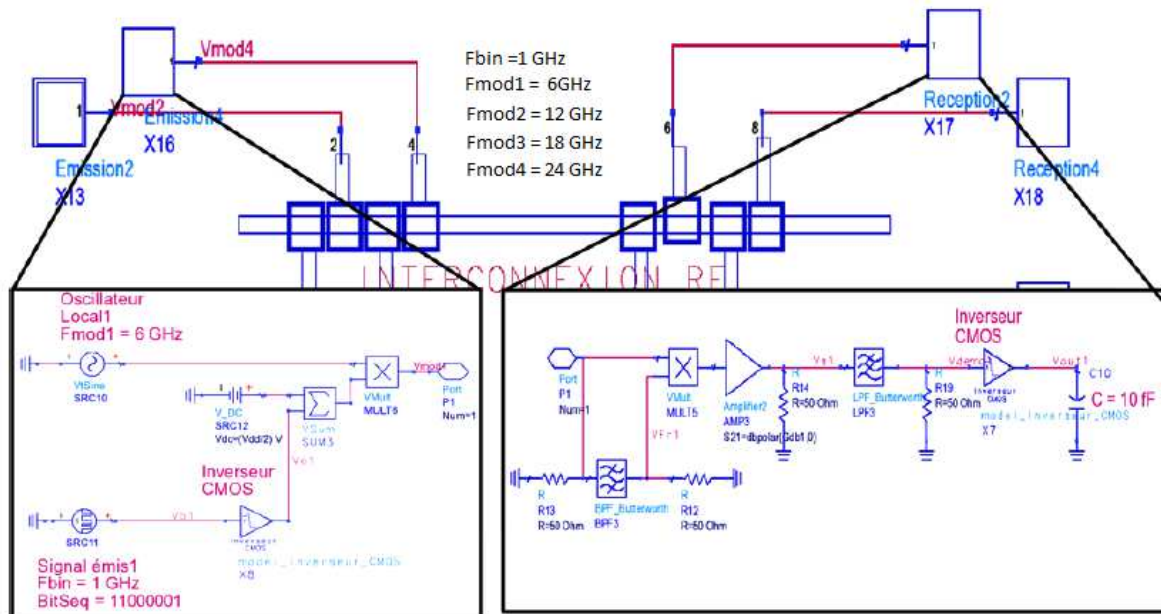


Figure 92 : Schéma complet pour la modélisation d'une interconnexion RF intra-puce basée sur un mode d'accès FDMA.

L'analyse des signaux tout au long de la chaîne de transmission, nous a permis d'estimer la faisabilité d'une telle approche pour les interconnexions RF au sein des puces.

Cette architecture soulève plusieurs problèmes. Les premiers sont liés au multiplexage fréquentiel des signaux. En effet il semble difficile de réaliser plusieurs oscillateurs pour obtenir plusieurs fréquences porteuses. La réalisation de multiplieurs de fréquences peut également être complexe à réaliser et consommatrice d'énergie. Un autre problème de cette architecture concerne la réalisation des récepteurs et notamment des filtres et des amplificateurs nécessaires à la reconstitution des signaux. Dans l'exemple étudié, nous avons dû insérer des amplificateurs présentant des gains d'environ 80 dB pour permettre la commande des inverseurs de sortie ce qui représente une valeur de gain très importante. En ce qui concerne les filtres ils risquent également d'être difficilement intégrables en technologie CMOS. Cette technique d'accès FDMA nous semble donc peu réalisable pour des communications intra-puce. Elle peut cependant être envisageable pour le transport simultané de quelques bits (1 ou 2) limitant le nombre de filtres à réaliser ainsi que pour la distribution d'horloge [95][78] ce qui permettrait une simplification des arbres d'horloge.

La seconde configuration que nous avons analysée est basée sur l'utilisation d'un mode d'accès CDMA basés sur une répartition de l'information sur des codes différents. L'objectif était d'évaluer la

complexité de mise en œuvre de cette approche. Le synoptique de la chaîne de transmission envisagée dans cette étude est présentée Figure 93.

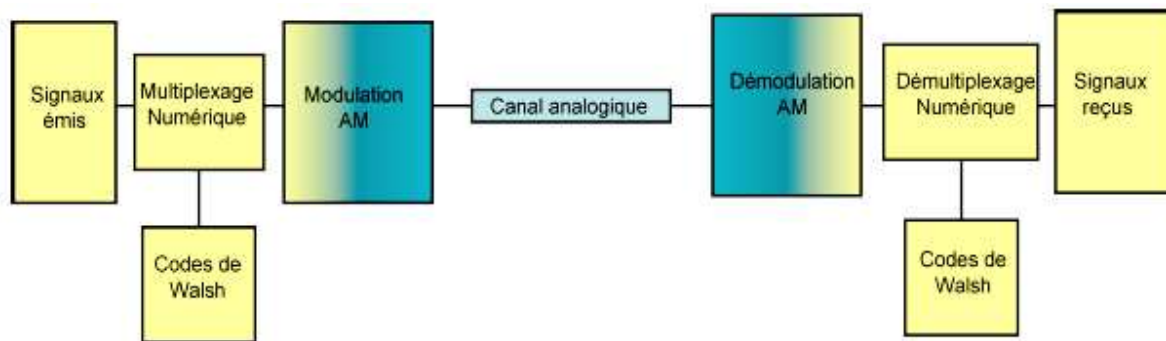


Figure 93 : Synoptique d'une chaîne d'interconnexion RF basée sur un accès CDMA.

Dans ce cas de figure, le multiplexage des signaux à émettre est numérique et réalisé à l'aide de codes de Walsh [96]. Afin de transporter les signaux sur la ligne de transmission hyperfréquence, les signaux doivent subir une transposition de fréquence à l'aide d'une modulation avec une porteuse. Dans l'exemple que nous avons traité, notre choix s'est porté sur une simple modulation d'amplitude ASK, mais bien sûr d'autres types de modulation peuvent être envisagés. A l'aide du logiciel ADS[®], nous avons modélisé une chaîne de transmission de 4 bits comprenant la multiplication des signaux numériques avec leur code de Walsh, le multiplexage numérique par addition des signaux, la modulation d'amplitude ASK, le canal de transmission RF représenté par ses paramètres S et la chaîne de réception avec démodulation analogique, démultiplexage des signaux par multiplications par les codes correspondant et lissage des signaux ainsi obtenus. Un exemple de modélisation de la chaîne développée est illustré Figure 94.

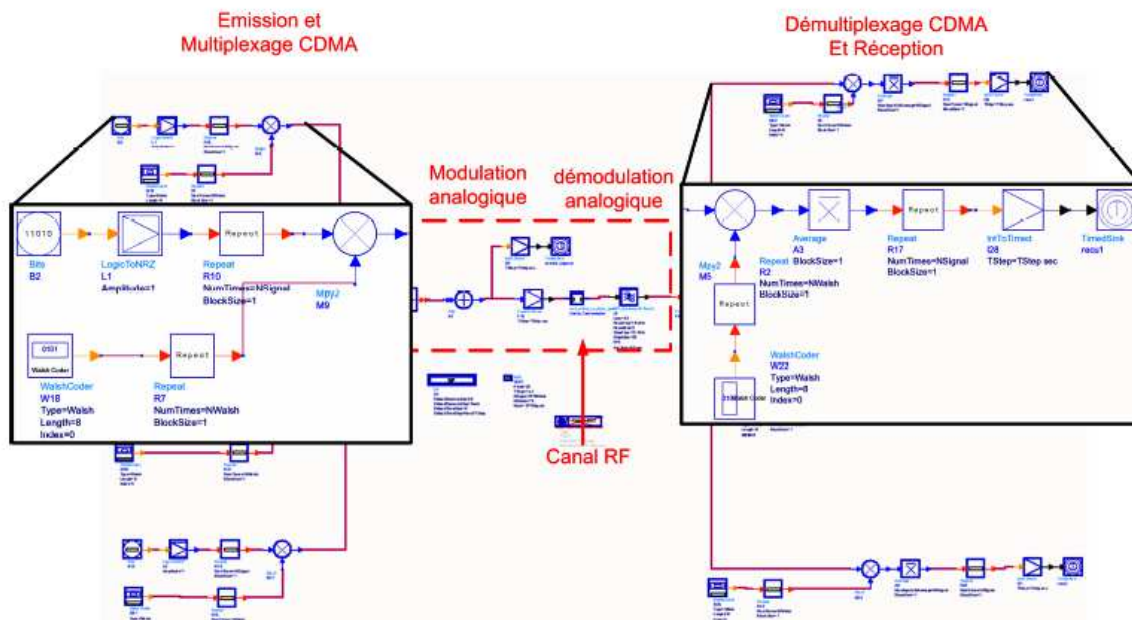


Figure 94 : Schéma de modélisation ADS d'une interconnexion RF.

Nous avons utilisé ce schéma de modélisation pour simuler la transmission d'information binaire sur une double transition microruban-ligne à fente [92]. La structure de propagation est présentée Figure 95-a. Elle a été conçue en considérant un substrat FR4 de permittivité $\epsilon_r=4.2$

d'épaisseur $H=254\ \mu\text{m}$. La ligne fente d'une largeur de $W_f=240\ \mu\text{m}$ et de longueur $L_f=20\ \text{mm}$ présente une impédance caractéristique de $Z_f=100\ \Omega$. Les lignes d'accès microruban ont une largeur de $480\ \mu\text{m}$ ce qui correspond à une impédance caractéristique de $Z_{MTL}=50\ \Omega$. Leur longueur est de $L_a=5\ \text{mm}$ et la distance les séparant est de $L=15\ \text{mm}$. Afin d'optimiser la transmission entre les lignes microrubans et la ligne fente, deux stub de largeur $W_{stub}=685\ \mu\text{m}$ et de longueur $L_{stub}=2\ \text{mm}$ ont été rajoutés sur les lignes microrubans. Les paramètres S de cette structure obtenus à l'aide de simulation HFSS[®] sont présentés Figure 95-b.

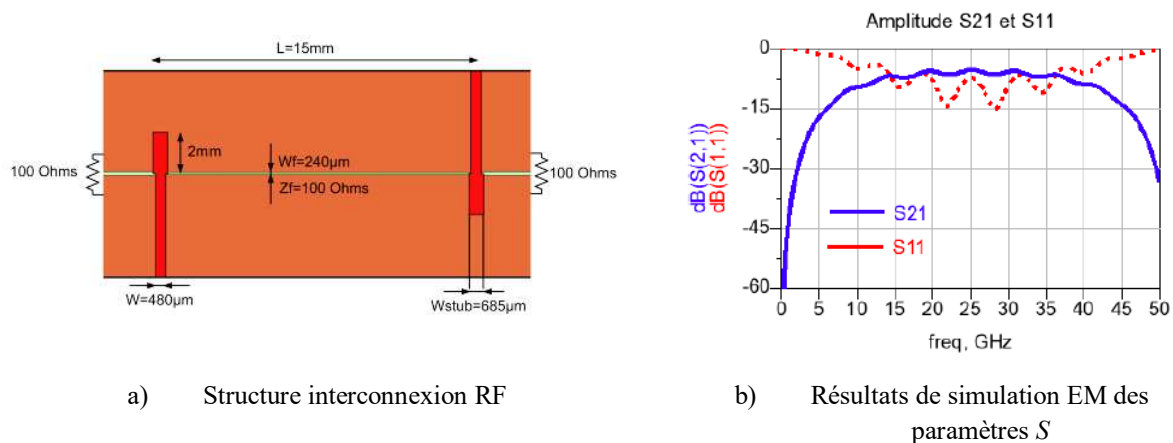


Figure 95 : Exemple d'interconnexion RF de type ligne à fente en présence d'accès microruban et de ses paramètres S.

A partir de la modélisation circuit de cette interconnexion, nous avons simulé la transmission simultanée de 4 signaux numériques ayant chacun un débit de 1.4 Gbits/s soit au total un débit supérieur à 5 Gbits/s [90]. Une évaluation plus poussée de cette interconnexion à accès CDMA doit être réalisée notamment pour estimer la faisabilité du multiplexage numérique, la complexité de mise en œuvre tant du point de vue circuits numériques que des émetteurs récepteurs RF et bien sûr pour déterminer la consommation globale de cette interconnexion RF en vue de comparaison avec les autres solutions d'interconnexion.

Ces études nous ont permis de prendre conscience que le développement d'interconnexions RF pour des communications intra et inter-puces nécessite d'appréhender le problème dans son ensemble, de la définition des applications visées à la réalisation pratique des canaux RF en passant par la réalisation des multiplexeurs numériques.

L'utilisation de couplages sans contact pour transmettre l'information sur la ligne RF nous a amené à envisager le cas où l'on s'affranchit de la présence de cette ligne RF et où l'information est transportée sur un lien radio. C'est cette approche qui est développée dans le paragraphe suivant.

3. Interconnexions RF sans fils ou interconnexion radio.

a. Interconnexion sans fils pour réseaux sur cartes imprimées.

Les études réalisées sur les interconnexions RF sans fils ont principalement été effectuées avec l'aide de *Pierre-Marie Martin* lors des stages de Master 2 de *Mohammad Hamieh* et *Madhi Srouer* ainsi que durant une partie du post-doctorat de *Najib Mahdi*. Lors de ces études préliminaires, nous avons recherché à évaluer la faisabilité de ces interconnexions radios, notamment en évaluant les

performances envisageables en termes de niveau de transmission et de propriétés des canaux. Nous nous sommes placés dans le cadre de la transmission sans fils au sein des cartes électroniques [97]. Le concept que nous avons cherché à analyser ici est illustré Figure 96. Notre objectif à terme est de remplacer le réseau d'interconnexions filaires classiques d'une carte par des liaisons sans fils. Cela permettrait une plus grande compacité des dispositifs, une simplification importante des phases de conception et notamment du routage des cartes et on l'espère une réduction de la consommation.

Nous avons identifié certaines caractéristiques que doivent vérifier les antennes pour satisfaire aux communications au sein d'un réseau sur cartes électroniques. Ainsi les antennes doivent être large bande pour assurer des débits suffisants et supporter les techniques d'accès multiples comme nous l'avons illustré dans le cas des interconnexions RF guidées. Les antennes doivent également être omnidirectionnelles pour s'affranchir des contraintes de positions et pour permettre une communication équivalente avec l'ensemble des autres circuits de la carte. Le rayonnement des antennes doit se faire dans le plan de la carte électronique de manière à optimiser les transmissions. Enfin pour des raisons de compacités les antennes doivent présenter une surface réduite et être aisément intégrables [98][99].

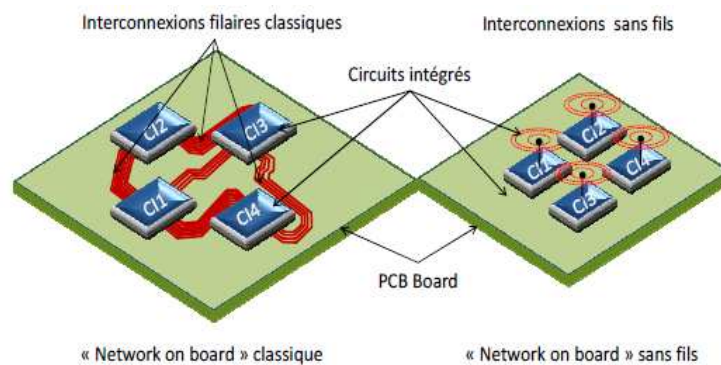


Figure 96 : Principe des interconnexions RF sans fils sur cartes PCB.

Dans le but estimer les niveaux de transmission que l'on peut espérer, nous avons choisi de réaliser un démonstrateur bas coût de transmission autour de 10 GHz. Nous avons retenu deux types d'antennes répondant aux critères énoncés précédemment. D'une part nous avons considéré des dipôles rayonnants imprimés et d'autre part des antennes Vivaldi. Les géométries des deux antennes réalisées pour la démonstration sont présentées Figure 97.

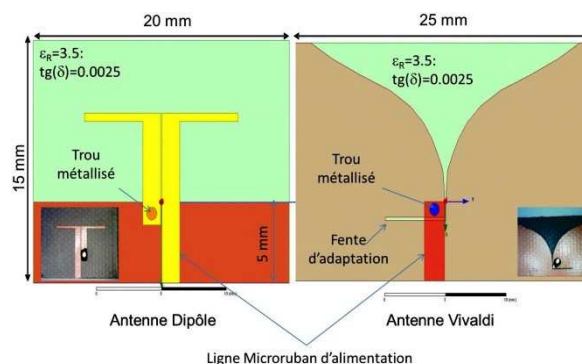


Figure 97 : Géométries des antennes tests pour la démonstration de transmission sans fil sur carte PCB.

Ces antennes ont été réalisées sur un substrat RF35 d'épaisseur $760\mu\text{m}$ ayant une permittivité relative de $\epsilon_R=3.5$ et une tangente de pertes à 10 GHz $\text{tg}(\delta)=0.0025$. Ces antennes ont été optimisées pour rayonner à 10 GHz. Le diagramme de rayonnement des antennes isolées obtenu à l'aide de simulations électromagnétiques est présenté Figure 98-a. Nous pouvons vérifier qu'elles rayonnent principalement dans le plan E qui est celui qui nous intéresse. L'antenne Vivaldi présente un gain maximum à 10 GHz de 5.8 dB tandis que le dipôle qui est plus omnidirectionnel, présente un gain de 2.8 dB. Ces antennes conviennent donc pour effectuer des communications en vis-à-vis. Les comparaisons des coefficients de réflexion mesurés et simulés des deux antennes sont présentés Figure 98-b et c. Les deux antennes dipôle et Vivaldi vérifient une bande passante proche de 20% si l'on considère un coefficient de réflexion de -10dB [98], [99].

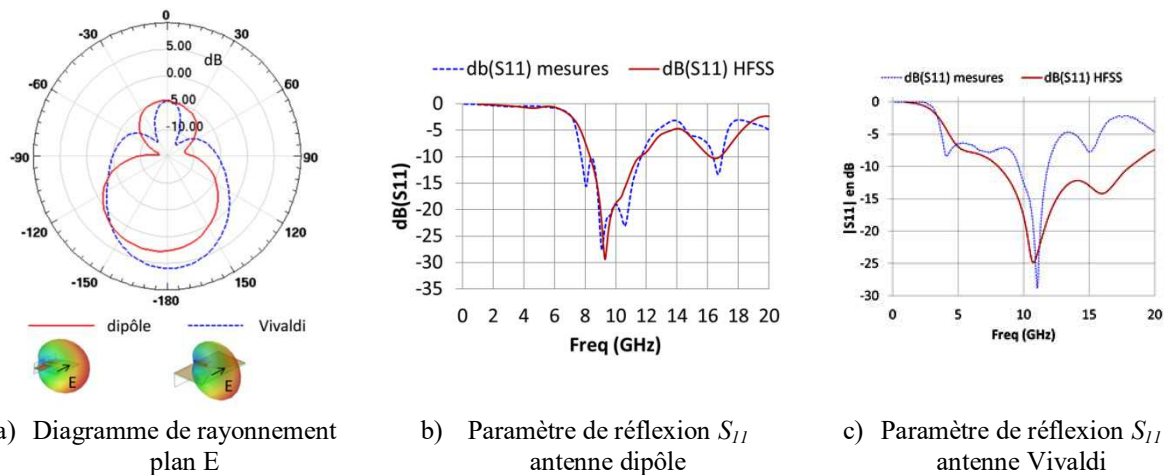


Figure 98 : Caractéristiques des antennes réalisées en vue d'une démonstration de transmission au sein d'une carte électronique de type PCB.

Nous avons ensuite effectué divers essais de transmission sans fils au sein d'une carte PCB en présence ou non d'obstacles. Les différents cas de figures testés sont illustrés Figure 99. Nous avons ainsi testé la transmission directe entre les deux antennes, la transmission en présence d'un circuit intégré placé entre les antennes et la transmission entre les antennes en présence d'un ruban métallique placé soit suivant l'axe de propagation soit perpendiculairement à cet axe [98], [99].

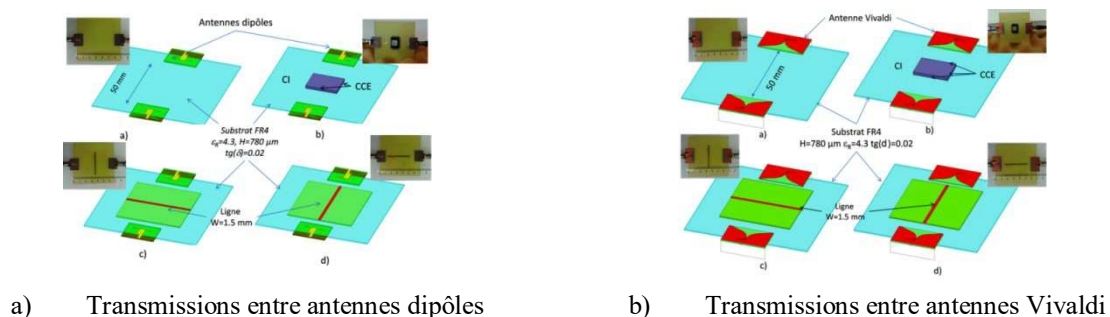


Figure 99 : Illustration des différentes configurations de transmission étudiées.

Les résultats de mesures et de simulations de ces configurations sont présentés Figure 100. En absence d'obstacles nous avons obtenu dans le cas de la transmission entre deux dipôles un niveau de transmission supérieur à -20 dB, dans une bande de 8 à 12 GHz correspondant à une bande de 40% autour de 10 GHz. Pour les communications entre les antennes Vivaldi nous avons mesuré une bande de fréquence de 11 GHz dans laquelle la transmission reste supérieure à -20 dB, soit une bande

d'environ 125% centrée autour de 8.85GHz. La présence d'obstacles entraîne bien évidemment une diminution du niveau de transmission. Ainsi lorsqu'un circuit intégré est placé entre les deux antennes, nous avons constaté une diminution d'environ 8 à 10 dB du niveau de transmission. Nous n'avons constaté qu'une faible diminution d'un dB du niveau de transmission en présence d'une seule ligne perpendiculaire et même une augmentation d'environ 1 dB dans le cas d'une ligne placée le long de l'axe de propagation [98], [99].

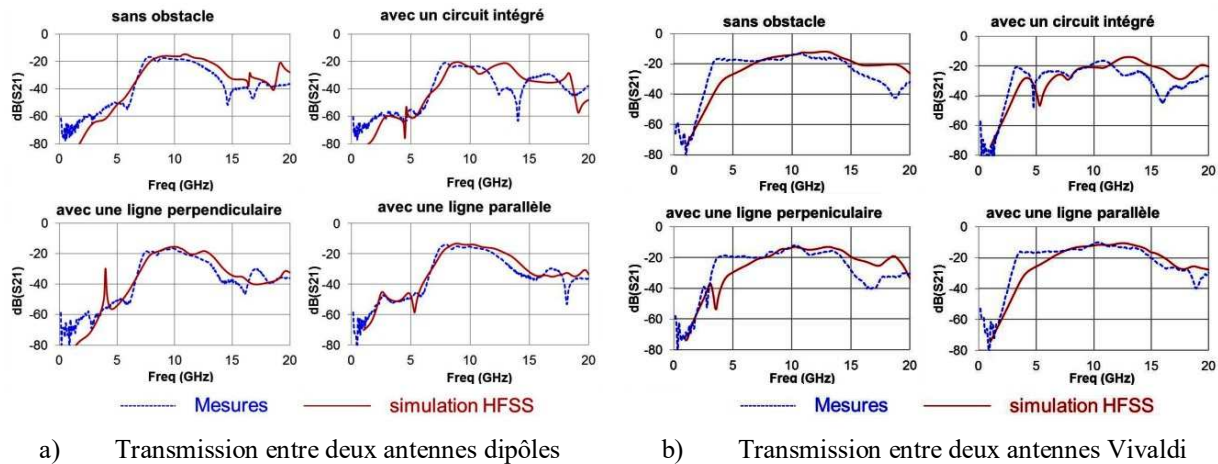


Figure 100 : Mesure et résultats de simulation des coefficients de transmission entre deux antennes en présences ou non d'obstacles.

Même si les niveaux de transmissions restent faibles, les résultats que nous avons obtenus restent encourageants. A titre de comparaison, nous présentons Figure 101-b la comparaison des niveaux de transmission obtenus d'une part par simulation EM d'une interconnexion RF guidée constituée d'une ligne microruban 50 Ω réalisée sur un substrat FR4 et excitée par des tronçons de lignes couplées (Figure 101-a) et d'autre part les niveaux mesurés entre deux antennes Vivaldi placées sur un substrat FR4. Les distances entre les ports considérés sont identiques pour les deux exemples. Si les niveaux de transmissions entre les deux antennes sont plus faibles que ceux obtenus avec l'interconnexion RF guidée nous pouvons constater qu'ils présentent moins d'ondulation en basses fréquences et que les pertes de l'interconnexion RF augmentent avec la fréquence notamment au-delà de 10 GHz.

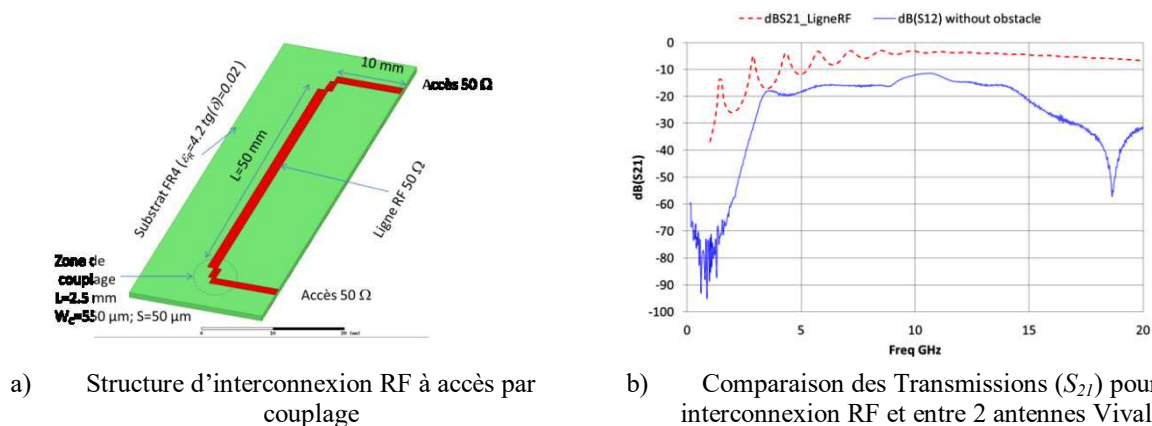


Figure 101 : Comparaison des niveaux de transmission entre une interconnexion RF et transmission entre deux antennes de type Vivaldi.

b. Possibilité d'amélioration des canaux de transmission.

L'observation de l'amélioration d'1 dB de la transmission entre les deux antennes en présence d'une ligne métallique orientée suivant l'axe de propagation par rapport au cas sans lignes, nous a amené à envisager l'utilisation de grilles ou de damiers placés entre les antennes pour améliorer les caractéristiques de transmission. Ainsi, dans le cas de transmission entre deux antennes en vis-à-vis, l'utilisation d'une grille placée entre les antennes et orientée suivant l'axe de propagation (liaison a Figure 102-a), nous a permis d'augmenter le niveau de transmission de 7 à 8 dB par rapport au cas sans grille [100]. Par contre l'utilisation d'une grille perpendiculaire à l'axe liant les deux antennes (liaison b Figure 102) entraîne une détérioration importante (environ 10 dB) de la transmission. De même la liaison entre deux antennes adjacentes (liaison c Figure 102) [100][101] est également très perturbée par la présence de la grille. Pour pallier ces effets négatifs, nous avons envisagé l'utilisation d'un damier placé au centre de l'anneau d'antennes (Figure 102-b). Dans ce cas de figure, nous avons obtenu pour les transmissions face à face (liaison a) un niveau de transmission de 1 à 2 dB supérieur à celui sans la présence du damier et des niveaux tout à fait équivalents entre antennes adjacentes (liaison b). Ces résultats sont illustrés Figure 103 où nous présentons les comparaisons entre les coefficients de transmission mesurés entre deux antennes Vivaldi seules, en présence d'une grille orientée suivant l'axe de propagation et en présence d'un damier. A titre comparatif, nous avons également rappelé les niveaux de transmission obtenus par simulation EM de l'interconnexion RF de la Figure 101-a.

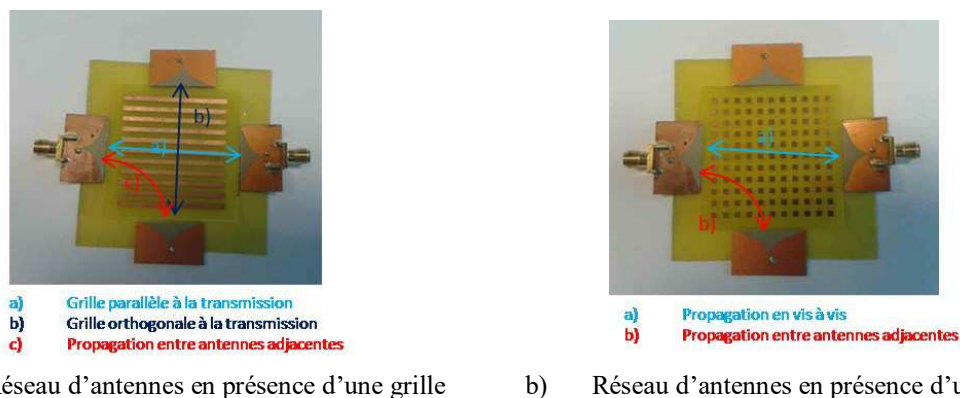


Figure 102 : Photographie des circuits utilisés pour l'étude de l'influence des grilles et damiers sur la propagation.

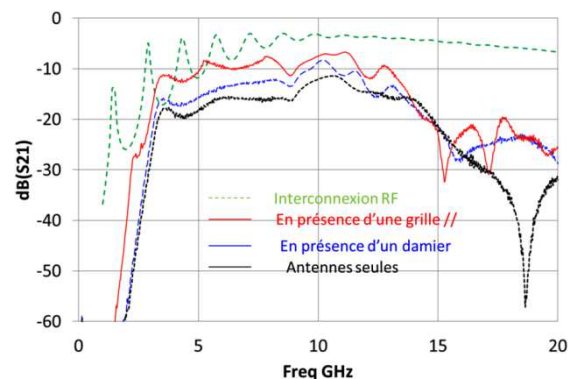


Figure 103 : Comparaison des coefficients de transmission mesurés entre deux antennes Vivaldi en présence ou non de grille ou de damier ainsi qu'avec les coefficients de transmission d'une interconnexion RF guidée.

Pour valider ce concept à plus haute fréquences, nous avons conçu et réalisé un démonstrateur en technologie PCB multicouche utilisée lors du projet MIDIMU-HD et fonctionnant autour de 45 GHz. Ce dispositif est constitué de deux antennes dipôles dimensionnées pour rayonner à 45 GHz gravés sur le niveau M1 niveau supérieur du substrat multicouche. Les structures qui ont été réalisées sont présentées Figure 104. Nous avons placé une grille et un damier au niveau de métallisation M3. Les premiers résultats de mesures confirment les gains en transmission que l'on peut espérer comme nous l'illustrons Figure 105. Nous avons ainsi obtenu une augmentation de 1 à 2 dB en présence d'une grille perpendiculaire à l'axe de propagation.

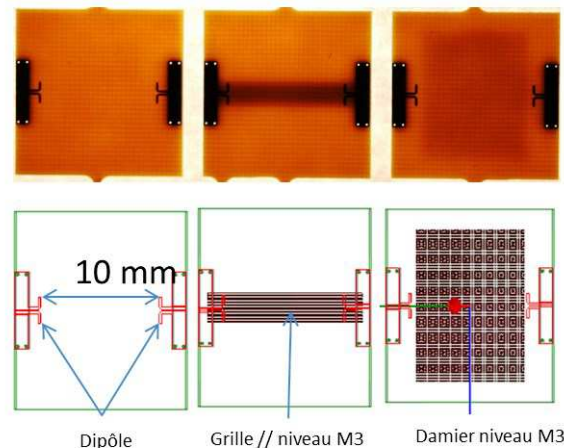


Figure 104 : Circuits réalisés en technologie PCB multicouche de chez AT&S. Utilisation de grille et de damier pour améliorer le niveau de transmission.

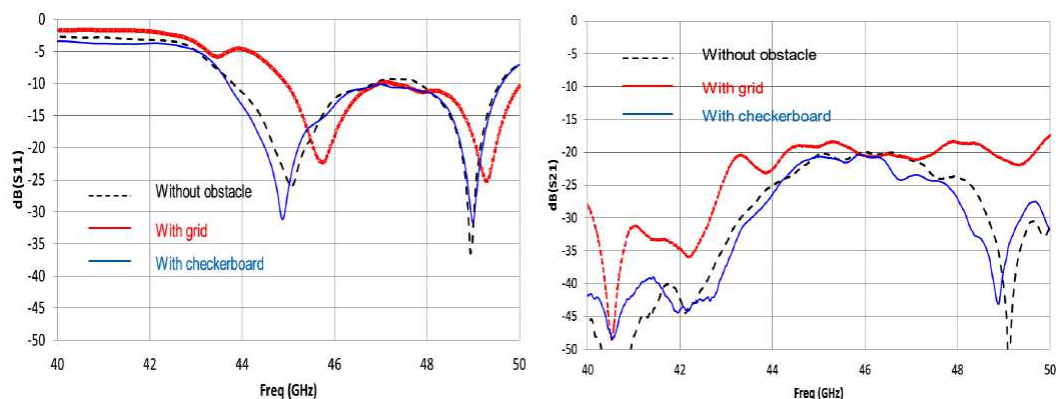


Figure 105 : Coefficient de réflexion et de transmission mesurés dans le cas de transmission sans fils entre deux antennes dipôles en technologie PCB multicouche de chez AT&S.

A partir des dipôles résonnant à 45 GHz utilisés précédemment, nous sommes en train de mener plusieurs campagnes de mesures afin d'évaluer la propagation au sein d'une carte PCB comprenant plusieurs circuits sur lesquels sont fixés les antennes. Une photographie d'une des structures envisagées est présentée Figure 106. Lors des premières mesures nous avons obtenus des niveaux de transmission faibles proches de -30 à -35 dB dans la bande de 40 à 50 GHz. La présence des broches de connexions des circuits intégrés sont très perturbatrices pour la propagation des ondes ce qui explique ce faible niveau de transmission entre antennes. De plus l'ensemble des plans métalliques présents sur la carte PCB ne favorise pas la propagation d'un champ électrique dont l'orientation leur est parallèle.

Antenne dipôle

**Figure 106 : Exemple de circuit de mesure pour des transmissions radio à 45 GHz sur board.**

Malgré des niveaux de transmissions qui sont faibles, les interconnexions RF sans fils nous paraissent prometteuses et elles sont au cœur des projets que je compte développer dans les années futures. Ces projets sont détaillés dans la partie projets à 4 ou 5 ans de ce rapport.

4. Conclusion

Les interconnexions classiques sont aujourd'hui un frein au développement de circuits et puces électroniques plus rapides et plus puissants. Dans ce paragraphe j'ai présenté mes travaux sur les interconnexions RF qui peuvent être une alternative très intéressante pour remplacer les interconnexions les plus longues. Dans le cadre de la thèse d'*Yves Constant Mombo Boussougou* nous avons initié l'étude des interconnexions RF guidées. Nous avons ainsi abordé différents modes d'accès multiples pouvant être utilisés et notamment les modes d'accès de type FDMA et CDMA. Cela nous a permis d'estimer les caractéristiques en termes de bande passante que doivent vérifier les interconnexions RF. A l'aide d'outils et de modèles que nous avons développés nous avons analysé plusieurs manières de coupler de l'énergie avec une ligne de transmission. Enfin à l'aide de simulations numériques, nous avons pu estimer la faisabilité de deux types d'interconnexions RF guidées. Un manque de temps et de financement ne nous a pas permis de développer suffisamment nos travaux pour conclure sur le réel intérêt des solutions que nous avons proposées. Cependant, compte tenu des travaux qui ont été développés par la suite dans le cadre de l'ANR WiNoCoD [75], [76] nous pensons que les interconnexions RF guidées peuvent être très intéressantes notamment pour réaliser les connexions au sein des NOCs (Network on Chips). Ces études nous ont également convaincu que l'utilisation d'un codage CDMA est la voie de recherche à privilégier pour ces interconnexions RF. De plus ces travaux sur les interconnexions RF guidées nous ont permis d'appréhender plus rapidement la problématique des interconnexions sans fils.

Pour gagner en flexibilité et pouvoir mettre en place des techniques de broadcast efficaces, nous avons initié l'étude des interconnexions RF de type radio c'est à dire sans support autre que l'espace libre pour la propagation de l'information. A l'aide de réalisations assez basiques nous avons pu évaluer dans différentes conditions les transmissions entre deux antennes placées sur une carte électronique. Ces premiers travaux nous ont encouragés à rechercher des financements pour développer ces approches. C'est ainsi que j'ai pu participer très activement au dépôt en 2015 et de nouveau en 2016 de dossiers auprès du labex COMINLABS et auprès de l'ANR sur le développement de ces interconnexions RF sans fils. Ces projets sont développés dans la partie de ce rapport traitant de mes projets à 4 ans.

IV. Projets de recherche à 4 ans.

Pour les prochaines années, je compte principalement développer mes activités de recherche autour du développement de nouvelles solutions d'interconnexions sans fils pour des communications intra et inter-puces. Je compte à plus long terme développer mes activités dans le domaine des dispositifs hyperfréquences et notamment dans le développement de nouvelles solutions d'antennes compactes et orienter mes activités vers des applications sub-terahertz voir terahertz. Je vais aborder un peu plus en détail ces différents projets de recherche.

1. Développement d'interconnexions sans fils intra-puces et inter-puces.

a. Introduction

Comme je l'ai présenté précédemment, pour continuer à augmenter la puissance de calcul des puces et circuits électroniques il est nécessaire de trouver des alternatives au goulot d'étranglement que constitue les interconnexions filaires classiques. Les solutions envisagées dans la littérature sont de deux natures. La première consiste à trouver une alternative « physique » aux technologies d'interconnexions filaires actuelles comme les interconnexions 3D, les interconnexions optiques, les interconnexions à base de nanotubes de carbones et les interconnexions RF (voir paragraphes III-1). La seconde approche concerne l'architecture des puces et cartes électroniques et l'on a assisté ces dernières années au développement des réseaux sur puces (NOC network on Chip) voire sur carte (NoB Network on Board).

Au cours des prochaines années une partie de mes travaux de recherche va concerner l'évaluation des possibilités d'utilisation des interconnexions radios pour le transport d'information au sein de ces réseaux sur puces WiNoC (Wireless Interconnect Network on Chip) ou sur cartes électroniques WiNoB (Wireless Interconnect Network on Board).

A priori, les interconnexions Radios doivent permettre un gain d'espace, un gain en flexibilité, un gain en débit, un gain en consommation, une simplification des routages et permettre de nouvelles approches pour la gestion des mémoires et du parallélisme. Bien sûr tout cela reste à clairement démontrer notamment par vérification des performances (taux erreurs binaires, délais de propagation, débits envisageables, consommation...). La comparaison de ces résultats avec ceux des autres solutions envisagées comme par exemple les performances des interconnexions optiques doit également être effectuée afin de déterminer les meilleures solutions aux meilleurs endroits. Mes travaux pour les prochaines années viseront à répondre à ces questions.

Etant donné les contraintes de communications et de fonctionnement différentes selon les niveaux d'intégration notamment entre les NoC et les NoB il semble raisonnable d'envisager des solutions adaptées à chaque niveau d'intégration. C'est pourquoi dans le cadre de diverses réponses à appel à projet nous avons abordé ces différents niveaux d'échelle.

L'utilisation d'interconnexion radios se prête bien à la notion de diffusion simultanée de l'information à plusieurs utilisateurs (broadcast) et ce qui permet d'envisager de nouvelles méthodes de gestion des mémoires ou du parallélisme. Les interconnexions RF sans fils ne doivent donc pas être considérées uniquement du point de vue physique ou hyperfréquences (caractéristiques de canal, réalisation des antennes et des transceivers...) mais de façon plus globale et l'on doit aborder les différentes couches réseaux nécessaire à la mise en place de véritables réseaux sur puces ou sur cartes

électroniques ainsi qu'envisager les nouveaux paradigmes que l'on peut leur associer. C'est dans cet esprit que nous avons développé les projets proposés auprès du Labex COMINLABS et de l'ANR.

Au sein des consortiums montés pour ces dépôts de projets, mes recherches porteront principalement sur l'étude des couches physiques des réseaux mais elles se feront en étroite collaboration avec les spécialistes des techniques de multiplexage numériques basse consommation et ceux étudiant les nouvelles opportunités offertes par le broadcast pour la gestion des mémoires et des calculs parallèles.

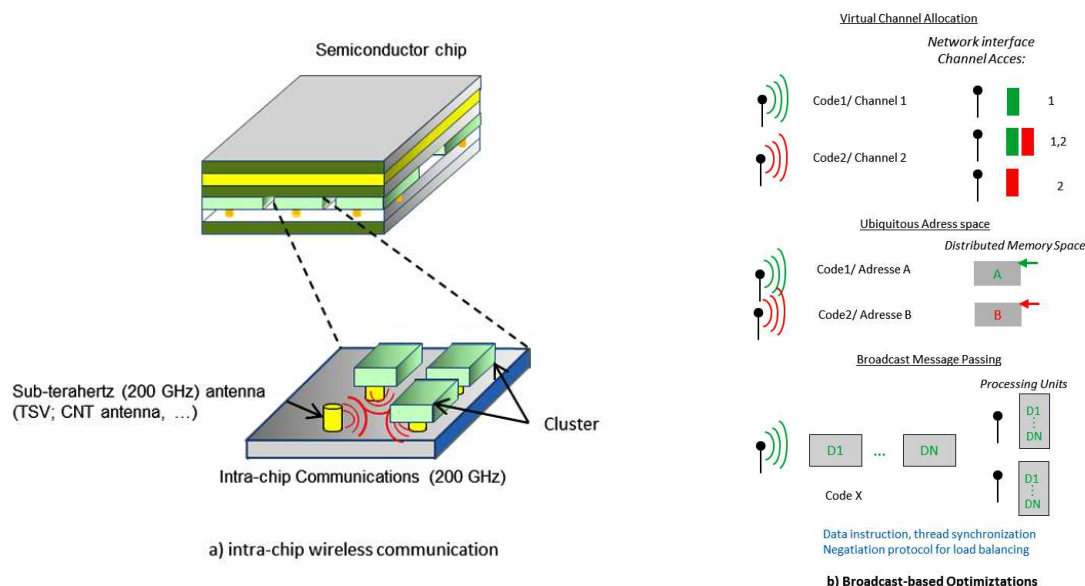
Les deux projets que l'on a redéposés cette année sont détaillés dans les paragraphes suivants où je présente leur périmètre, leurs objectifs et mon implication dans leur déroulement.

Pour conclure ce chapitre sur mes projets de recherche je trace les grandes lignes de la façon que j'envisage mes travaux à plus long termes.

b. Projet labex COMINLABS : BBC

Le projet intitulé « *BBC: Wireless Interconnect Network on chip or in board for Broadcast-Based parallel Computing* » dont je suis le porteur, a été déposé auprès du Labex COMINLABS. Ce projet regroupe les partenaires venant de l'INRIA/IRISA à Lannion et du Lab-STICC à Lorient et à Brest avec l'expertise du CEA-LETI en soutien. Ce projet a été retenu par la Labex COMINLABS pour un financement permettant deux thèses et une année de post-doctorat. Il débutera au mois d'octobre 2016.

Les travaux que nous allons développer dans le cadre du projet BBC concernent l'utilisation d'interconnexions radios pour les communications au sein d'un réseau sur puces et le développement des possibilités de Broadcast pour la gestion des mémoires et du parallélisme. Sur la Figure 107 l'esprit de ce projet de recherche est résumé.



- a) Structures d'interconnexions Radios pour WiNoC b) Possibilités d'utilisation du broadcast pour la gestion des mémoires et du parallélisme

Figure 107 : Illustration du périmètre du projet BBC.

Ce projet vise à répondre aux deux questions suivantes :

- *Est-ce que les interconnexions RF sans fils sont réellement intéressantes pour les futures puces électroniques ?*
- *Quel type de front-end radio (RF et numérique) doit-être développé pour des communications sans fils intra-chip compétitives par rapport à d'autres supports de transmission (transmissions optiques) ?*

Pour ce faire nous avons défini trois groupements de travaux principaux et une tâche de coordination. Le premier groupement de tâches concerne la couche physique et le canal de transmission, le second groupement concerne la conception d'un contrôleur d'accès au média faible consommation pour les communications intra-chip et le dernier paquet de tâches porte sur le développement de nouveaux protocoles basés sur les possibilités de broadcast pour la gestion des mémoires et du parallélisme.

Dans ce projet je suis responsable du premier « work-package » concernant l'étude de la couche physique. En tant que porteur je suis également membre du comité de pilotage et de coordination du projet BBC.

Les travaux concernant la caractérisation de la couche physique seront principalement effectués par l'équipe DIM du Lab-STICC au travers d'une thèse co-encadrée avec *Cédric Quendo* et *Pierre-Marie Martin*. Les objectifs de ce doctorat et de manière plus générale de ce « work-package » sont :

- *L'estimation de la faisabilité de communications intra-puces sans fils et l'identification des solutions potentielles.*
- *L'évaluation des performances de ces liaisons radios au sein des puces et de leurs coûts énergétiques pour le transport d'un bit d'information.*
- *L'étude de nouvelles solutions pour la réalisation d'antennes intégrées fonctionnant dans le domaine du sub-terahertz (autour de 200 GHz) comme l'utilisation de nanotubes de carbone ou de TSV (Thru Silicon Via) comme élément rayonnant.*
- *L'évaluation des problèmes de compatibilité et d'interférences électromagnétiques.*
- *La définition de transceivers performants autour de 200 GHz.*

Compte tenu des surfaces ou espaces disponibles au sein des puces, il est nécessaire que la partie RF (antennes et transceivers) soit la plus simple et la plus petite possible. C'est pourquoi nous envisageons des transmissions dans le domaine sub-terahertz autour de 200 GHz. Si les technologies CMOS ne sont pas encore mûres pour travailler dans ce domaine de fréquences, nous espérons que les progrès technologiques vont le permettre prochainement. Il existe déjà certains démonstrateurs fonctionnant dans cette gamme de fréquences [102]. Notre étude sera donc essentiellement basée sur des simulations circuits et électromagnétiques. Quelques réalisations de démonstrateurs fonctionnant à plus faibles fréquences nous permettront de calibrer les simulations et de démontrer certains concepts concernant notamment les antennes.

Pour valider le concept d'interconnexions RF, il faut que celles-ci soient compétitives par rapport aux autres approches comme notamment les interconnexions optiques. Dans le cadre du projet BBC, nous réaliserons les comparaisons entre ces deux approches notamment grâce aux résultats issus

du projet « *3D optical manicores* » [86] qui est également soutenu par le Labex COMINLABS et auxquels nous devrions avoir accès.

Les résultats attendus de ces études de la couche physique et des canaux de transmission vont principalement concerner la faisabilité des interconnexions Radios pour la réalisation de NoC. Cette faisabilité sera principalement jugée sur l'évaluation de la consommation nécessaire pour transporter un bit et sur l'estimation de la complexité de mise en œuvre de cette solution du point de vue radiofréquence. Les résultats obtenus seront également des points d'entrées des autres parties du projet et notamment pour le codage et multiplexage numérique et les possibilités de mise en œuvre de la diffusion pour l'accès au mémoire.

De plus, si l'on considère que la définition des contraintes imposées par les caractéristiques de transmission comme par exemple le débit d'informations, les délais acceptables... sont des contraintes fixées par les couches supérieures du réseau, il est clair que la tâche de synchronisation est essentielle dans ce projet.

Si le projet BBC s'occupe des liaisons sans fils au sein des puces électroniques le projet ANR Broadways qui a été retenu pour la seconde phase de soumission s'intéresse également aux communications sans fils entre composants placés sur une même carte électronique et aux transmissions sans fils entre cartes PCB. Ce projet est détaillé ci-après.

c. Projet ANR : Broadways

Le second projet auquel je participe, a été déposé auprès de l'ANR par *Christian Rolland* du Lab-STICC UBS. Il s'intitule « *Broadcast-Based new paradigms of ubiquitous memory mapping, bandwidth allocation and parallel programing made possible by Radio Network On Chip.* » (acronyme : *Broadways*). Le consortium qui le porte comprend des collègues l'INRIA/IRISA Lannion, du Lab-STICC à Lorient et à Brest et du CEA-LETI à Grenoble. Il a été retenu pour la seconde phase de soumission par l'ANR.

Afin d'éviter des redondances avec le projet BBC, Broadways se veut un peu plus global et multi échelles. La Figure 108 présente la philosophie du projet Broadways qui s'étend des communications intra-chips aux communications inter-boards et qui traite de la couche physique à la couche réseau.

Le projet Broadways comporte quatre parties ou « work-package » qui sont : une tâche de management (« work-package 1 »), une tâche d'étude et de caractérisation des différentes couches physiques pour des communications radios inter ou intra puces (« work-package 2 »), une tâche d'étude et de conception des transceivers numériques pour les réseaux sur puces (« work-package 3 ») et une tâche d'exploitation des possibilités de broadcast pour des communications rapides inter-processeurs (« work-package 4 »).

Pour ce projet, si il est accepté, je serai responsable du « work-package 2 » concernant la caractérisation des couches physiques qui comprend quatre actions identifiées : i) La caractérisation des canaux de propagation, ii) l'étude des antennes et des passifs nécessaires aux communications inter et intra puces, iii) la conception de nouveaux transceivers RF et iv) l'étude des possibilités de distribution de l'horloge par voie hertzienne. Cette tâche sera principalement effectuée par une partie de l'équipe DIM du Lab-STICC (*Cédric Quendo, Pierre-Marie Martin* et moi-même) en étroite

collaboration avec une équipe du CEA-LETI (*Dominique Morche*) notamment en ce qui concerne la conception de nouveaux transceivers RF.

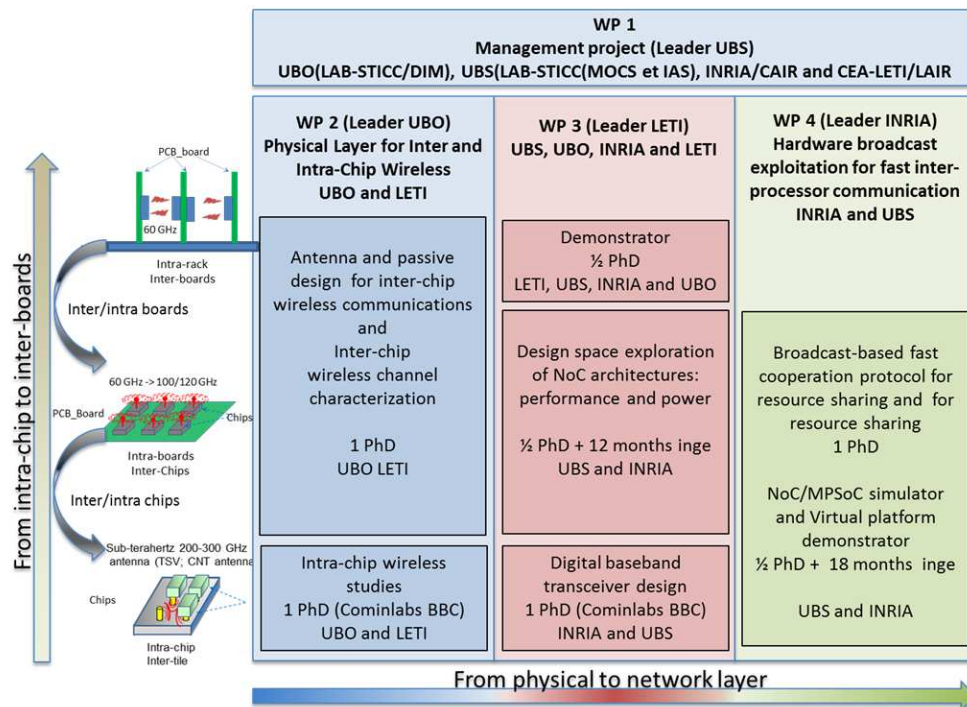


Figure 108 : Organisation du projet Broadway.

L'objectif de cette partie est d'optimiser la couche physique des réseaux WiNoC (Wireless Interconnect Network-on-Chips) et WiNoB (Wireless Interconnect Network-on-Board) en terme d'efficacité énergétique et de fournir des données réalistes aux autres « work-packages » du projet et notamment au « work-package 3 » qui comprend la réalisation d'un démonstrateur et le développement d'un simulateur permettant la comparaison avec les autres technologies concurrentes.

La caractérisation de canaux de transmission réalistes concernera les communications en présence de plusieurs puces sur une cartes, les interactions entre les communications inter et intra puces, les communications inter-puces et inter-board et les aspects CEM de ces communication.

La tâche conception d'antennes et de passifs doit nous permettre de développer de nouvelles antennes présentant des diagrammes de rayonnement permettant une limitation des dégradations des signaux le long du canal, de réaliser la co-conception antennes-transceivers pour plus d'efficacité énergétique, de développer de nouvelles techniques de modulations en exploitant des nouvelles possibilités de filtrage sur silicium et enfin de concevoir de nouveaux transceivers pouvant fonctionner à des fréquences autour de 100 GHz.

La conception des nouveaux transceivers RF sera plus particulièrement effectuée par le CEA-LETI. L'objectif ici est d'améliorer les performances (débits, consommation, flexibilité...) d'un transceiver RF fonctionnant à 60 GHz et déjà développé par le CEA-LETI. Ce transceiver faible consommation (50 pJ/bit) réalisé en technologie SOI 65 nm permet des débits allant jusqu'à 2.2 Gbit/s [103]. De nouvelles architectures pourront être définies et simulées en vue de comparaisons.

Enfin, à cause d'un milieu de propagation qui peut sembler homogène pour chaque utilisateur et des faibles distances mises en jeu, il semble intéressant d'étudier les possibilités de transmission de façon quasi-simultanée des signaux d'horloge et autres signaux de synchronisation [104]. Nous comparerons différentes approches, la transmission asynchrone des données, la distribution d'horloge jointe ou séparée aux données.

Dans le projet Broadways la coordination des différentes tâches est primordiale et je serai également impliqué dans cet aspect en tant que responsable du WP2.

Si malheureusement ce projet n'était pas retenu pour un financement par l'ANR, il faudra surement revoir le périmètre très ambitieux de la proposition actuelle afin d'améliorer les chances de succès pour un prochain dépôt. Par contre, je pense que l'association de différentes compétences devra de nouveau être la base de cette nouvelle proposition et je compte m'impliquer dans ce sens.

Outre les études sur les nouvelles formes d'interconnexions, je compte développer des activités de recherche dans les domaines de la compatibilité électromagnétique des circuits et dispositifs électroniques et dans le développement de nouveaux dispositifs. Je présente dans le paragraphe suivant ces autres activités et ma vision à plus long termes de mes activités de recherche.

2. Autres activités de recherche et objectifs à long termes.

Nos travaux sur l'influence des grilles métalliques sur la propagation des signaux, nous ont permis d'avoir des contacts avec une start-up SUNPARTNER sur des problématiques d'interférence entre un de leur composant et des écrans tactiles de type capacitifs. Une étude est en cours de réalisation et j'espère que cela pourra déboucher sur une collaboration plus étroite et plus pérenne.

J'ai également pu travailler en collaboration avec *Jean Luc MATTEI* de l'équipe matériaux fonctionnels du Lab-STICC sur l'étude d'antennes microruban réalisées sur des substrats magnéto-diélectriques semi-denses et faibles pertes [105]. L'intérêt de ces matériaux pour la réalisation d'antennes vient du fait qu'ils permettent une réduction importante des dimensions des éléments rayonnants sans une trop grande dégradation des pertes. Ces études mêlant compétences en matériaux et design d'antennes sont très intéressantes et j'espère que le début de collaboration entre équipe développé lors de cette étude pourra se concrétiser sur des projets d'une durée plus longue.

A plus long terme et contenu des orientations de mes recherches actuelles, mes futures activités concerneront le développement de dispositifs hyperfréquences intégrés pour des applications dans les bandes de fréquence autour du sub-terahertz voir du terahertz. Je compte ainsi travailler notamment sur le développement de nouvelles solutions d'antennes et de transceivers compacts pour des applications dans différents domaines comme la santé, les réseaux de micro-capteurs... Le développement de ces nouveaux dispositifs sub-terahertz passera surement par le développement des technologies liées au graphène et je compte m'impliquer dans leur développement pour des applications hyperfréquences.

Lors de ces futures études je privilégierai les sujets impliquant une forte collaboration avec des partenaires d'autres disciplines de l'électronique telle que la microélectronique, l'électronique numérique ou bien encore la physique des matériaux. Ces aspects pluridisciplinaires m'apparaissent très enrichissants et présentent de mon point de vue une plus-value importante aux projets en question.

V. Bibliographie.

- [1] T. Le Gouguec, "Contribution à la modélisation de la technologie uniplanaire : Application à l'excitation d'un réseau bidimensionnel d'antennes de type « Vivaldi »,» Université de Bretagne Occidentale (BREST), 1994.
- [2] K. Hettak, T. Le Gouguec, J. P. Coupez, S. Toutain, E. Penard, and S. Meyer, "Modélisation de la technologie uniplanaire hybride en vue d'applications en ondes millimétriques," in *JNM 93 Brest*, 1993, pp. 1c8–1c9.
- [3] E. Rius, T. Le Gouguec, S. Toutain, N. Tanguy, and P. Jarry, "Amélioration de la méthode des différences finies 3D pour l'étude de structures de transmission planaires multicouches. Application à la détermination du schéma équivalent des discontinuités," in *JNM 93 Brest*, 1993, pp. 2D12–2D13.
- [4] K. Hettak, T. Le Gouguec, J. P. Coupez, S. Meyer, T. S., and E. Penard, "Very compact low and bandpass filters using uniplanar structures.," in *European Microwave Conference, EuMC 23th 1993 Madrid*, 1993, vol. 238, pp. 5–6.
- [5] K. Hettak, J. P. Coupez, A. Sheta, T. Le Gouguec, and S. Toutain, "Practical design of uniplanar broadband subsystems. Application to a wideband hybrid magic tee," *IEEE MTT-S Int. Microw. Symp. Dig. 1994.*, pp. 915–918, 1994.
- [6] E. Rius, T. Le Gouguec, K. Hettak, J. P. Coupez, and S. Toutain, "A Broadband, High Directivity 3dB Coupler using Coplanar Waveguide Technology," in *Microwave Symposium Digest, 1995 IEEE MTT-S International*, 1995, pp. 19–22.
- [7] K. Hettak, J. P. Coupez, T. Le Gouguec, S. Toutain, P. Legaud, and E. Penard, "Improved CPW to slotline transitions," in *IEEE MTT-S International Microwave Symposium Digest, 1996.*, 1996, vol. 3, pp. 1831–1834.
- [8] T. Le Gouguec, S. Toutain, D. Bourreau, J. P. Blot, and C. Sabatier, "Excitation de réseaux bidimensionnels d'antennes à rayonnement longitudinal par des circuits d'alimentation uniplanaires en bande X et Ku pour des applications en télécommunications par satellite," in *Journées Internationales de Nice sur les Antennes (JINA), 1994*, 1994, pp. 678–681.
- [9] P. M. Martin, T. Le Gouguec, E. Fourn, and A. Perennec, "Conception et réalisation d'un amplificateur faible bruit double étage en technologie uniplanaire," in *TELECOM'2001 & 2ième JFMMA*, 2001, pp. 320–324.
- [10] "SPECIAL REPORT: 50 Years of Moore's Law," http://spectrum.ieee.org/static/special-report-50-years-of-moores-law/?utm_source=techalert&utm_medium=email&utm_campaign=041615, 2015. .
- [11] L. Benini and G. De Micheli, "Networks on Chips : A New SoC," *Computer (Long. Beach. Calif.)*, vol. 35, no. 1, pp. 70–77, 2002.
- [12] S. E. Thompson and S. Parthasarathy, "Moore's law: the future of Si microelectronics," *Mater. Today*, vol. 9, no. 6, pp. 20–25, 2006.
- [13] "ITRS-2001-2004," 2001.
- [14] "<http://www.intel.fr/content/www/fr/fr/processors/core/core-i7-processor.html>." .
- [15] M. T. Bohr, "Interconnect Scaling- The real Limiter to High Performance ULSI," in *Proc IEDM'95*, 95AD, pp. 241–244.
- [16] R. O. N. Ho, K. W. Mai, S. Member, and M. A. Horowitz, "The Future of Wires," *Proc. IEEE*, vol. 89, no. 4, pp. 490–504, 2001.
- [17] "INTERNATIONAL TECHNOLOGY ROADMAP FOR SEMICONDUCTORS - INTERCONNECT," 2013.

- [18] K. Palem and A. Lingamneni, "What to Do About the End of Moore's Law, Probably!," in *DAC 2012*, 2012, pp. 1–6.
- [19] S. C. Wong, G. Y. Lee, and D. J. Ma, "Modeling of interconnect capacitance, delay, and crosstalk in VLSI," *IEEE Trans. Semicond. Manuf.*, vol. 13, no. 1, pp. 108–111, 2000.
- [20] "International Technology Roadmap for Semiconductors: Interconnect," 2007.
- [21] Y. Quéré, "Contribution à l'identification et à la modélisation, sur une large bande de fréquences, des phénomènes électromagnétiques induits par le réseau d'interconnexions de circuits numériques avancés," Université de Bretagne Occidentale, 2006.
- [22] L. David, "Modélisation des effets inductifs parasites dans les interconnexions des circuits numériques avancés," Université de Bretagne Occidentale (BREST), 2006.
- [23] N. RHOJDI, "Etude de l'interaction entre circuits RF et numériques dans des environnements de types SOC (Systems On Chip) et SIP (Systems In Package)," BREST, 2006.
- [24] N. Tanguy, P. Bréhonnet, T. Le Gouguec, P. M. Martin, D. Deschacht, Y. Quéré, P. Vilbé, L. C. Calvez, and F. Huret, "A numerical method for a full-wave electromagnetic analysis of systems on chip," in *33rd European Microwave Conference, EuMC 2003*, 2003, vol. 1, pp. 131–134.
- [25] J. E. Lorival, N. Iassamen, M. Telescu, P. Cloastre, T. Le Gouguec, and N. Tanguy, "ELSID : un outil logiciel pour la modélisation et la caractérisation des réseaux d'interconnexion des circuits VLSI," in *GDR SoC-SiP 2010*, 2010.
- [26] P. Brehonnet, T. Le Gouguec, N. Tanguy, P. M. Martin, D. Deschacht, P. Vilbé, and F. Huret, "An Efficient Model-Order Reduction For A Complete Full-Wave," in *SPI2003*, 2003, pp. 1–4.
- [27] J. E. Lorival, D. Deschacht, Y. Quere, T. Le Gouguec, and F. Huret, "Additivity of Capacitive and Inductive Coupling in Submicronic Interconnects," in *International Conference on Design and Test of Integrated Systems in Nanoscale Technology, 2006. DTIS 2006.*, 2006, pp. 300–304.
- [28] J. . Lorival, D. Deschacht, Y. Quere, T. Le Gouguec, and F. Huret, "Interconnect Pitch for New Generation: Evolution due to Inductive Impact," in *IEEE Workshop on Signal Propagation on Interconnects, 2006.*, 2006, pp. 193–196.
- [29] J. E. Lorival, D. Deschacht, Y. Quere, T. Le Gouguec, F. Huret, and P. M. Martin, "Analytical Expressions for Capacitive and Inductive Coupling," in *IEEE Workshop on Signal Propagation on Interconnects, 2006.*, 2006, pp. 115–118.
- [30] Y. I. Ismail, "On-chip inductance cons and pros," *IEEE Trans. Very Large Scale Integr. Syst.*, vol. 10, no. 6, pp. 685–694, 2002.
- [31] M. W. Beattie and L. T. Pileggi, "IC Analyses Including Extracted Inductance Models †," in *Proceedings of the 36th annual ACM/IEEE Design Automation Conference*, 1999, no. c, pp. 915–920.
- [32] Y. Massoud, S. Majors, J. Kawa, T. Bustami, D. MacMillen, and J. White, "Managing on-chip inductive effects," *IEEE Trans. Very Large Scale Integr. Syst.*, vol. 10, no. 6, pp. 789–798, 2002.
- [33] A. Deutsch, G. V. Kopsay, P. Restle, H. H. Smith, G. Katopis, W. D. Becker, P. W. Coteus, C. W. Surovic, B. J. Rubin, R. P. Dunne, Jr., T. Gallo, K. A. Jenkins, L. M. Terman, R. H. Dennard, G. A. Sai-Halasz, B. L. Krauter, and D. R. Knebel, "When are Transmission-Line Effects Important for On Chip Interconnections?," *IEEE Trans. Microw. Theory Tech.*, vol. 45, no. 10, pp. 1836–1846, 1997.
- [34] Y. I. Ismail, E. G. Friedman, J. L. Neves, and N. York, "Figures of Merit to Characterize the Importance of On-Chip Inductance," in *DAC 98*, 1998, pp. 560–565.

- [35] K. L. Shepard and Z. Tian, "Return-Limited Inductances : A Practical Approach to On-Chip Inductance Extraction," *IEEE Trans. Comput. Des. Integr. Circuits Syst.*, vol. 19, no. 4, pp. 425–436, 2000.
- [36] M. Beattie, B. Krauter, L. Alatan, and L. Pileggi, "Equipotential Shells for Efficient Inductance Extraction," *IEEE Trans. Comput. Des. Integr. Circuits Syst.*, vol. 20, no. 1, pp. 70–79, 2001.
- [37] S. P. Sim, K. Lee, and C. Y. Yang, "High-frequency on-chip inductance model," *IEEE Electron Device Lett.*, vol. 23, no. 12, pp. 740–742, 2002.
- [38] L. David, C. Crégut, F. Huret, Y. Quéré, and F. Nyer, "Return Path Assumption Validation for Inductance Modeling in Digital Design," *IEEE Trans. Adv. Packag.*, vol. 30, no. 2, pp. 295–300, 2007.
- [39] a. E. Ruehli, "Equivalent Circuit Models for Three-Dimensional Multiconductor Systems," *IEEE Trans. Microw. Theory Tech.*, vol. 22, pp. 216–221, 1974.
- [40] Y. Cao, X. Huang, N. Chang, S. Lin, O. S. Nakagawa, W. Xie, and C. Hu, "Effective on-chip inductance modeling for multiple signal lines and application on repeater insertion," *Proc. - Int. Symp. Qual. Electron. Des. ISQED*, vol. 2001-Janua, no. 6, pp. 185–190, 2001.
- [41] Y. Quéré, P. M. Martin, T. Le Gouguec, D. Le Berre, and F. Huret, "Méthode d'extraction fréquentielle de l'inductance de boucle pour la modélisation large bande des interconnexions de circuits numériques," in *15ième Journées Nationales Microondes TOULOUSE*, 2007, p. 5D8.
- [42] D. Gope, A. Ruehli, and V. Jandhyala, "Solving low-frequency EM-CKT problems using the PEEC method," *IEEE Trans. Adv. Packag.*, vol. 30, no. 2, pp. 313–320, 2007.
- [43] P. J. Restle, A. Ruehli, S. G. Walker, G. Papadopoulos, "Full-wave PEEC time-domain for the modeling of on-chip interconnects," vol. 20, no. 7, pp. 877–887, 2001.
- [44] C. Hoer and C. Love, "Exact inductance equations for rectangular conductors with applications to more complicated geometries," *J. Res. Natl. Bur. Stand. Sect. C Eng. Instrum.*, vol. 69C, no. 2, p. 127, 1965.
- [45] Y. Quéré, L. David, C. Crégut, T. Le Gouguec, P. M. Martin, D. Le Berre, and F. Huret, "Etude de l'adéquation entre une extraction « PEEC » et une extraction « Full-Wave » des paramètres linéiques d'interconnexions de circuits VLSI," in *Colloque International sur la Compatibilité électromagnétique CEM 06*, 2006, pp. 3–4.
- [46] Y. Quéré, T. Le Gouguec, P. M. Martin, F. Huret, and D. Le Berre, "Effects of Mode Conversion on Parasitic Coupling in High-speed VLSI Circuits," in *8th IEEE Workshop on Signal Propagation on Interconnects, 2004. Proceedings.*, 2004, pp. 193–196.
- [47] Y. Quéré, T. Legouguec, P. M. Martin, and F. Huret, "Interconnect Mode Conversion in High-Speed VLSI Circuits," in *International Symposium on Quality Electronic Design*, 2004.
- [48] E. Rius, J. P. Coupez, S. Toutain, C. Person, and P. Legaud, "Theoretical and experimental study of various types of compensated dielectric bridges for millimeter - Microwave Theory and Techniques, IEEE Transactions on," *IEEE Trans. Microw. Theory Tech.*, vol. 48, no. 1, pp. 152–156, 2000.
- [49] Y. Quéré, T. Le Gouguec, P. M. Martin, D. Le Berre, F. Huret, S. De Télécommunications, A. Gorgeu, and B. Cedex, "Design Rules for Mode Conversion Reduction in High-Speed On-Chip Interconnects," in *Microwave Symposium Digest, 2005 IEEE MTT-S International*, 2005, vol. 00, no. C, pp. 1291–1294.
- [50] P. Wang and E. C. C. Kan, "High-speed interconnects with underlayer orthogonal metal grids," *IEEE Trans. Adv. Packag.*, vol. 27, no. 3, pp. 497–507, 2004.
- [51] Y. Quéré, T. Le Gouguec, P. M. Martin, D. Le Berre, F. Huret, L. David, and C. Crégut, "3-D Frequency-Dependent RLC Elements Extraction by Full Wave Analysis: Identification of the Return Current," in *9th IEEE Workshop on Signal Propagation on Interconnects*, 2005.

- Proceedings.*, 2005, pp. 149–152.
- [52] Y. Quere, T. Le Gouguec, N. Tanguy, P. M. Martin, D. Le Berre, and F. Huret, “High-Frequency Effects of Orthogonal Interconnect Layers on Inductance in High-Speed VLSI Circuits,” in *IEEE Workshop on Signal Propagation on Interconnects, 2006.*, 2006, pp. 253–256.
 - [53] Y. Quere, T. Le Gouguec, P. M. Martin, D. Le Berre, and F. Huret, “Simulation, Measurement and Modeling of Orthogonal On-Chip Interconnects,” *2006 IEEE Electr. Performane Electron. Packag.*, pp. 153–156, Oct. 2006.
 - [54] Y. Quéré, T. Le Gouguec, P. M. Martin, D. Le Berre, and F. Huret, “Mise en évidence de zéros de transmission sur une ligne microruban dans un environnement de type « SiP »,” in *15èmes Journées Nationales Microondes mai 2007 Toulouse*, 2007, p. 5D11.
 - [55] Y. Quéré, T. Le Gouguec, P. M. Martin, D. Le Berre, and F. Huret, “Frequency Domain Analysis of Transmission Zeroes on High-Speed Interconnects in the Presence of an Orthogonal Metal Grid Underlayer,” *IEEE Trans. Adv. Packag.*, vol. 31, no. 4, pp. 684–691, 2008.
 - [56] Y. Quéré, T. Le Gouguec, P. M. Martin, D. Le Berre, and F. Huret, “Frequency domain analysis of transmission zeroes on high-speed interconnects in the presence of an orthogonal metal grid underlayer,” in *11th IEEE Workshop on Signal Propagation on Interconnect (SPI07)*, 2007, pp. 95–98.
 - [57] A. Sayag, D. Ritter, and D. Goren, “Compact Modeling and Comparative Analysis of Silicon-Chip Slow-Wave Transmission Lines With Slotted Bottom Metal Ground planes,” *IEEE Trans. Microw. Theory Tech.*, vol. 57, no. 4, pp. 840–847, 2009.
 - [58] T. Le Gouguec and P. M. Martin, “Impact by an Orthogonal Metal Grid upon Differential- and Common-Mode Characteristics of Coupled Lines in PCB Technology Structures .,” in *14th IEEE workshop Signal Propagation on Interconnects (SPI)*, 2010.
 - [59] T. Le Gouguec and P. M. Martin, “Influence de Grilles Métalliques sur les Lignes Couplées en Technologie PCB,” in *15ième Colloque International et Exposition sur la Compatibilité Electromagnétique CEM2010*, 2010.
 - [60] T. Le Gouguec and P.-M. Martin, “Effet de l’orientation d’une grille métallique placée au dessus d’une ligne microruban,” in *Journées Nationales Microondes BREST 2011, May 2011, BREST, France.*, 2011, p. 1E–20.
 - [61] T. Le Gouguec and P. Martin, “Microstrip line modelling in the presence of interfering metal strips according to their orientation .,” in *IEEE workshop SPI 2012 Sorrento may 2012*, 2012, pp. 121–124.
 - [62] C. Schuster, Y. Kwark, G. Selli, and P. Muthana, “Developing a ‘ Physical ’ Model for Vias,” in *DesignCon 2006*, 2006.
 - [63] R. Rimolo-donadio, X. Gu, Y. H. Kwark, M. B. Ritter, B. Archambeault, F. De Paulis, Y. Zhang, J. Fan, H. Brüns, and C. Schuster, “Physics-Based Via and Trace Models for Efficient Link Simulation on Multilayer Structures Up to 40 GHz,” *IEEE Trans. Microw. Theory Tech.*, vol. 57, no. 8, pp. 2072–2083, 2009.
 - [64] I. Ndip, F. Ohnimus, L. Kai, M. Bierwirth, C. Tschoban, S. Guttowski, H. Reichl, K. Lang, and H. Henke, “Modeling , Quantification , and Reduction of the Impact of Uncontrolled Return Currents of Vias Transiting Multilayered Packages and Boards,” *IEEE Trans. Electromagn. Compat. VOL. 52, NO. 2, MAY 2010*, vol. 52, no. 2, pp. 421–435, 2010.
 - [65] T. Le Gouguec, N. Mahdi, S. Cadiou, C. Quendo, E. Schlaffer, W. Pessl, and A. Lefevre, “Modeling up to 45 GHz of coupling between microvias and PCB cavities considering several boundary conditions,” *Int. J. Microw. Wirel. Technol.*, vol. 8, no. 3, pp. 421–430, 2016.

- [66] T. Le Gouguec, N. Mahdi, S. Cadiou, C. QUENDO, and A. Le Fevre, "Modélisation jusqu'à 45 GHz des couplages entre microvias et cavités en technologie PCB multicouches quelles que soient les frontières.," in *19ième Journées nationales Microondes*, 2015.
- [67] N. Mahdi, T. L. E. Gouguec, S. Cadiou, C. Quendo, E. Schlaffer, W. Pessl, and A. L. E. Fevre, "Réduction des couplages entre microvias et cavités pour la réalisation de filtres en bande Ka en technologie PCB multicouches," in *19 èmes Journées Nationales Microondes 2-5 Juin 2015 - Bordeaux èmes Journées Nationales Microondes 3-4-5 Juin 2015 - Bordeaux*, 2015.
- [68] E. Salminen, A. Kulmala, and D. H. Timo, "Survey of Network-on-chip Proposals," *white Pap. OCP-IP*, pp. 1–13, 2008.
- [69] P. Ramm, A. Klumpp, J. Weber, N. Lietaer, M. Taklo, W. De Raedt, T. Fritzsche, and P. Couderc, "3D Integration technology: Status and application development," in *Proceedings of ESSCIRC 2010*, 2010, pp. 9–16.
- [70] K. Ohashi, K. Nishi, T. Shimizu, M. Nakada, J. Fujikata, J. Ushida, S. Toru, K. Nose, M. Mizuno, H. Yukawa, M. Kinoshita, N. Suzuki, A. Gomyo, T. Ishi, D. Okamoto, K. Furue, T. Ueno, T. Tsuchizawa, T. Watanabe, K. Yamada, S. I. Itabashi, and J. Akedo, "On-chip optical interconnect," *Proc. IEEE*, vol. 97, no. 7, pp. 1186–1196, 2009.
- [71] A. K. Kodi and A. Louri, "Design of High-speed Optical Interconnect for scalable shared-memory multiprocessors," *IEEE MICRO*, no. 2, pp. 41–49, 2005.
- [72] M. Haurylau, G. Chen, H. Chen, J. Zhang, N. A. Nelson, D. H. Albonese, E. G. Friedman, and P. M. Fauchet, "On-Chip Optical Interconnect Roadmap : Challenges and Critical Directions," *IEEE J. Sel. Top. quantum Electron.*, vol. 12, no. 6, pp. 1699–1705, 2006.
- [73] F. Kreupl, A. P. Graham, G. S. Duesberg, W. Steinhögl, M. Liebau, E. Unger, and W. Hönlein, "Carbon nanotubes in interconnect applications," *Microelectron. Eng.*, vol. 64, no. 1, pp. 399–408, 2002.
- [74] Y. C. Mombo Boussougou, T. le Gouguec, Y. Quere, D. le Berre, P. M. Martin, and F. Huret, "Electromagnetic analysis of RF interconnect," *IEEE Work. SPI 2008 Avignon*, pp. 1–4, May 2008.
- [75] A. Briere, J. Denoulet, A. Pinna, B. Granado, F. Pecheux, P. Garda, M. Ariaudo, F. Drillet, and C. Duperrier, "WiNoCoD : Un r éseau d'interconnexion hiérarchique RF pour les MPSoC," in *ComPAS'2014 : Parallélisme/ Architecture / Système*, 2014.
- [76] M. Hamieh and M. Ariaudo, "Ligne de transmission multi-accès dans un contexte de réseau sur puce," in *19 èmes Journées Nationales Microondes 2-5 Juin 2015 - Bordeaux èmes Journées Nationales Microondes 3-4-5 Juin 2015 - Bordeaux èmes Journées Nationales Microondes 3-4-5 Juin 2015 - Bordeaux èmes Journées Nationales Microondes 3-4-5 Juin 2015 - Bordeaux*, 2015, pp. 764–767.
- [77] Z. M. Chen and Y. P. Zhang, "Inter-Chip Wireless Communication Channel :," *IEEE Trans. Antennas Propag.*, vol. 55, no. 3, pp. 978–986, 2007.
- [78] A. Roy and Masud H Chowdhury, "RF / Wireless Interconnects in Future On-Chip and Board-Level Clock Distribution Network," in *IEEE EIT 2007 proceeding*, 2007, pp. 542–545.
- [79] C. Addo-quaye, "MAPPING AND PLACEMENT FOR 3-D NoC DESIGNS," in *IEEE International SOC Conference*, 2005, pp. 25–28.
- [80] F. Beneventi, A. Bartoloni, V. Pascal, D. Dutoit, and L. Benini, "Thermal analysis and model identification techniques for a logic + WIDEIO stacked DRAM test chip," in *DATE '14 Proceedings of the conference on Design, Automation & Test in Europe*, 2014, p. N°332.
- [81] Y. P. R. Lamy, K. B. Jinesh, F. Roozeboom, D. J. Gravesteijn, and W. F. A. Besling, "RF characterization and analytical modelling of through silicon vias and coplanar waveguides for 3D integration," *IEEE Trans. Adv. Packag.*, vol. 33, no. 4, pp. 1072–1079, 2010.

- [82] R. Weerasekera, M. Grange, D. Pamunuwa, H. Tenhunen, and L. R. Zheng, "Compact modelling of through-silicon vias (TSVs) in three-dimensional (3-D) integrated circuits," *2009 IEEE Int. Conf. 3D Syst. Integr. 3DIC 2009*, no. March 2016, 2009.
- [83] M. PEZ, "Interconnexions optiques," *Tech. l'ingénieur. Electron.*, vol. 5, no. E3652, pp. E3652.1–E3652.21.
- [84] F. E. Doany, C. L. Schow, C. W. Baks, D. M. Kuchta, P. Pepeljugoski, L. Schares, R. Budd, F. Libsch, R. Dangel, F. Horst, B. J. Offrein, and J. A. Kash, "160 Gb/s bidirectional polymer-waveguide board-level optical interconnects using CMOS-cased transceivers," *IEEE Trans. Adv. Packag.*, vol. 32, no. 2, pp. 345–359, 2009.
- [85] "http://www.agence-nationale-recherche.fr/?Project=ANR-11-INFR-0015." [Online]. Available: <http://www.agence-nationale-recherche.fr/?Project=ANR-11-INFR-0015>.
- [86] "http://www.3d-opt-many-cores.cominlabs.ueb.eu/fr." [Online]. Available: <http://www.3d-opt-many-cores.cominlabs.ueb.eu/fr>.
- [87] S. Iijima, "Helical microtubules of graphitic carbon," *Nature*, vol. 354, no. 6348, pp. 56–58, 1991.
- [88] S. Iijima and T. ICHIHASHI, "Single-shell carbon nanotubes of 1-nm diameter," *Nature*, 1993.
- [89] B. D. Wei and Y. Liu, "Controllable Synthesis of Graphene and Its Applications," *Adv. Mater.*, pp. 1–17, 2010.
- [90] Y. C. Mombo Boussougou, "Intérêt et faisabilité des interconnexions radiofréquences : caractérisation électromagnétique du canal et études des modes d'accès," Université de Bretagne Occidentale, 2011.
- [91] M. F. Chang, I. Verbaughede, C. Hien, Z. Xu, J. Kim, J. Ko, Q. Gu, and B. Lai, "Advanced RF / Baseband Interconnect Schemes for Inter- and Intra-ULSI Communications," *IEEE Trans. Electron Devices*, vol. 52, no. 7, pp. 1271–1285, 2005.
- [92] Y. C. Mombo Boussougou, T. Le Gouguec, Y. Quéré, and F. Huret, "Study of Proximity-Coupling : Application to new RF- Interconnects," in *IEEE Ph D research in Microelectronics (PRIME) 2010 Conferneces on*, 2010, pp. 1–4.
- [93] A. Gupta, C. Rames, Gar, G. Inde, R. Bah, L. Prakas, H. Bharti, and A, *Microstrip lines and Slotlines*, 3th editi. BOSTON, LONDON: ARTECH HOUSE.
- [94] M. Y. Frankel, R. H. Voelker, and J. N. Hilfiker, "Coplanar Transmission Lines on Thin Substrates for High-speed Low-Loss Propagation," *IEEE Trans. Microw. Theory Tech.*, vol. 42, no. 3, pp. 396–402, 1994.
- [95] F. O'Mahony, C. P. Yue, M. A. Horowitz, and S. S. Wong, "Design of a 10GHz clock distribution network using coupled standing-wave oscillators," *ACM/IEEE 40th Des. Autom. Conf.*, pp. 682–687, 2003.
- [96] R. H. Bell, L. John, and E. E. Swartzlander, "CDMA as a multiprocessor interconnect strategy," in *Conference Record of Thirty-Fifth Asilomar Conference on Signals, Systems and Computers (Cat.No.01CH37256)*, 2001, pp. 1246–1250 vol.2.
- [97] S.-W. Tam, M.-C. F. Chang, J. Kim, and G. Byun, "Wireline/wireless RF-Interconnect for future SoC," in *2011 IEEE International Symposium on Radio-Frequency Integration Technology*, 2011, pp. 45–48.
- [98] T. Le Gouguec and P. Martin, "Interconnexions sans contact pour des communications interpuces dans un environnement PCB," in *18ième Journées Nationales Microondes 2013 JNM2013_PARIS*, 2013, pp. 15–16.
- [99] P. M. Martin, T. Le Gouguec, and N. Mahdi, "Wireless Interconnects by using Printed Antennas for Inter-Chip Communications in PCB Context," in *45th European Micowwave*

- Conference*, 2014, pp. 1789–1792.
- [100] P. M. Martin, T. Le Gouguec, and N. Mahdi, “Improvement of Transmission between Vivaldi Antennas for Inter-Chip Wireless Interconnect Network,” in *19th IEEE Workshop on Signal and Power Integrity*, 2015, pp. 5–8.
 - [101] X. Guo, R. Li, and K. . Kenneth, “Design Guidelines for Reducing the Impact of Metal Interference Structures on the Performance On-chip Antennas,” in *Antennas and Propagation Society International Symposium, 2003. IEEE (Volume:1)*, 2003, pp. 606–609.
 - [102] J. D. Park, S. Kang, S. V. Thyagarajan, E. Alon, and A. M. Niknejad, “A 260 GHz fully integrated CMOS transceiver for wireless chip-to-chip communication,” *IEEE Symp. VLSI Circuits, Dig. Tech. Pap.*, vol. 2, pp. 48–49, 2012.
 - [103] A. Siligaris, F. Chaix, M. Pelissier, V. Puyal, J. Zevallos, L. Dussopt, and P. Vincent, “A low power 60-GHz 2.2-Gbps UWB transceiver with integrated antennas for short range communications,” *Dig. Pap. - IEEE Radio Freq. Integr. Circuits Symp.*, no. c, pp. 297–300, 2013.
 - [104] K. O. Kenneth, S. Member, K. Kim, B. A. Floyd, J. L. Mehta, H. Yoon, C. Hung, D. Bravo, T. O. Dickson, X. Guo, R. Li, N. Trichy, J. Caserta, W. R. Bomstad, J. Branch, D. Yang, J. Bohorquez, E. Seok, L. Gao, A. Sugavanam, J. Lin, J. Chen, J. E. Brewer, and L. S. Member, “On-Chip Antennas in Silicon ICs and Their Application,” *IEEE Trans. Electron Devices*, vol. 52, no. 7, pp. 1312–1323, 2005.
 - [105] E. Le Guen, J. Mattei, T. Le Gouguec, and A. Tarot, “Approche de la miniaturisation d’antennes par la mise en œuvre de matériaux magnéto-diélectriques semi-denses et faibles pertes .,” in *19 èmes Journées Nationales Microondes 2-5 Juin 2015 - Bordeaux*, 2015, pp. 15–16.

<p>II. Partie 2:</p> <p>Activité d'enseignements et responsabilités</p> <p>administratives</p>

I. Introduction

Depuis mon recrutement au sein de l'UFR sciences et techniques de Brest en tant que maître de conférences, j'ai assuré principalement mes enseignements dans le domaine EEA à des étudiants en formation en génie mécanique, et j'ai pu prendre un certain nombre de responsabilités au sein de l'UFR sciences et techniques ainsi qu'au sein de l'Université de Brest. Dans ce chapitre je vais résumer ces activités en commençant par celles concernant l'enseignement puis je présenterai les responsabilités que j'ai pu exercer au sein de l'UBO.

II. Activités d'enseignements

Mes activités d'enseignement sont principalement liées aux parcours associés à l'ex formation d'IUP GMP de Brest et qui se décline actuellement en un parcours de la licence SPI (parcours technologie mécanique) et un master Physique-mécanique spécialité génie mécanique. Ainsi du point de vue de l'enseignement, j'appartiens au nouveau (depuis juin 2015) département Génie Mécanique de l'UFR sciences et techniques de BREST.

Dans ce département je suis responsable des enseignements dans les disciplines relevant de l'EEA (électrotechnique, électronique et l'automatisme). Depuis 2012, je suis également responsable de l'année de L3 SPI parcours technologie mécanique et à ce titre je préside le jury de parcours, j'ai eu à mettre en place l'évaluation par contrôles continus sur l'année et j'ai participé activement à l'élaboration du dossier d'évaluation de la licence SPI. Dans le cadre du département de génie mécanique et en collaboration avec les autres membres de l'équipe pédagogique je participe également à la définition des nouvelles maquettes tant pour la licence que pour le master.

D'une manière générale, j'effectue entre 210 et 250 Heures équivalent TD d'enseignement par an. Ce nombre d'heures varie avec les effectifs et les ouvertures des différentes UE. Je suis responsable des EC (élément constitutif) d'électrotechnique et d'électronique de puissance en L3 SPI parcours technologie mécanique et des EC d'informatique industrielle en M1 pro Génie Mécanique. J'interviens également en L2 SPI parcours technologie mécanique ou j'enseigne l'automatisme et plus particulièrement l'initiation au GRAFCET.

En rapport avec mes enseignements en électrotechnique, j'ai été contacté par les collègues responsables de la licence pro management de la production en industrie agroalimentaire de Quimper pour y effectuer un cours sur les moteurs électriques et les normes de sécurité associées.

Afin d'enseigner des matières plus proches de mes activités de recherche que celles que j'effectue au sein du département génie mécanique, je me suis investi dans plusieurs formations de Master à l'UFR sciences. Ainsi j'interviens en M2 PCI (physique des capteurs et instrumentation) où j'assure le cours et les TD sur les capteurs hyperfréquences (Antennes). De même j'ai repris le cours de M2 électronique sur la compatibilité électromagnétique (CEM). Je me suis également impliqué dans le montage d'une UE recherche au sein du M1 d'électronique ainsi que dans les cours d'initiation à l'utilisation du simulateur électromagnétique HFSS de chez Ansys™.

Je résume mes activités d'enseignement dans la Figure 109 ci-dessous et à titre d'exemple de répartition de mes enseignements sur une année universitaire, je présente Tableau 1 le résumé de mes interventions pour l'année universitaire 2014-2015 en précisant le contenu des matières enseignées. Cette répartition est très représentative de mes cours depuis plusieurs années.

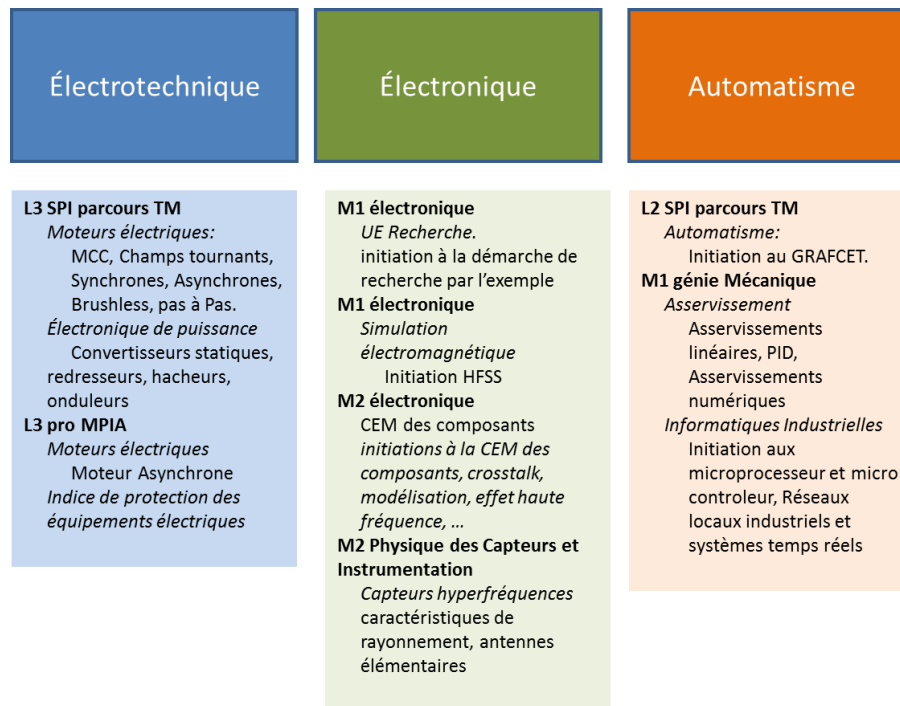


Figure 109 : Répartition des enseignements.

Année	matière	Résumé du contenu	Cours (H)	TD (H)	TP (H)
L2 SPI parcours TM technologie mécanique	Automatisme	Initiation au GRAFCET	10	10	
L3 SPI parcours TM technologie mécanique	Electrotechnique	Régime sinusoïdal, puissance électrique, machines à courant continu, machines à champs tournants	22	22	8
L3 SPI parcours TM technologie mécanique	Electronique de puissance	Convertisseurs statiques, redresseurs, hacheurs et onduleurs	30	30	0
M1 pro Génie mécanique	Informatique industrielle	Asservissements linéaires et numériques	40	40	12
M1 pro Génie mécanique	Informatique industrielle	Initiation aux microcontrôleurs, Réseaux locaux Industriels, Systèmes temps réel	30	30	
M2 PCI	Capteurs hyperfréquences	Caractéristiques d'antennes, dipôles, ouvertures rayonnantes, réseau d'antennes	4	6	
M1 électronique	UE recherche	Initiation à la recherche à partir d'études bibliographiques et de modélisations	2,5	2,5	
Lpro MPIA	UE énergie	Electrotechnique, moteurs asynchrones, indices de protection	4	8	

Tableau 1: récapitulatif des activités d'enseignement pour l'année 2014-2015.

Outre ces enseignements, je participe bien sûr au suivi des étudiants, notamment en tant que tuteur lors des projets industriels et stages en entreprise, réalisés par les étudiants lors de leur formation. J'ai ainsi participé à la visite des étudiants de L3 lors de leur stage en Angleterre en 2014.

En plus de ces activités d'enseignement, j'ai été et je suis très actif dans la vie de l'Université de Bretagne Occidentale, et je présente ces activités lors du prochain paragraphe.

III. Responsabilités administratives.

J'ai toujours été très actif au sein de l'Université de Bretagne Occidentale, et j'ai pu m'impliquer dans différentes instances allant du département à l'Université.

En tant qu'enseignant au département de génie mécanique de l'UFR sciences et techniques de Brest, je suis membre du conseil de perfectionnement de ce département. Je suis co-responsable de la communication du département génie mécanique et j'ai à ce titre participé activement au développement du site Web du département ainsi qu'à la mise en œuvre d'une page « facebook » du département permettant de renforcer les liens entre l'équipe pédagogique et les étudiants. Au sein de l'équipe pédagogique du département GM je suis responsable de l'année de L3 SPI parcours technologie mécanique. A ce titre, je suis régulièrement invité à la commission pédagogique de l'UFR sciences. En tant que membre de l'équipe pédagogique j'ai été amené à participer à différentes commissions ad hoc de recrutement comme les commissions de recrutement d'ATER en 60^{ième} section ou bien encore de PAST.

Ces prises de responsabilités au sein du département génie mécanique m'ont naturellement incité à vouloir m'impliquer plus avant dans l'UFR sciences et techniques de l'UBO notamment au moment de l'intégration de l'ex IUP GMP dans ce dernier. Depuis 2013 je suis élu au conseil d'UFR sciences et techniques en tant que représentant des maîtres de conférences et enseignants du second degré. Je suis également membre de la commission recherche de l'UFR depuis 2015.

Mon implication dans l'établissement s'est aussi concrétisée dans le domaine de la gestion de la recherche au niveau de l'Université. J'ai ainsi été élu au conseil scientifique de l'université de 2002 à 2011 en tant que représentant MC du secteur technologique regroupant les personnels des IUT et IUP de l'université.

Je me suis également impliqué dans la vie du laboratoire en tant qu'élu au conseil du LEST (Laboratoire d'Electronique et Systèmes de Télécommunication) (2000-2007) et en tant que suppléant dans le nouveau conseil de laboratoire Lab-STICC depuis 2012. Mon implication dans le domaine de l'électronique m'a aussi amené à siéger à la commission de spécialistes mixte 61-63^{ième} sections de l'UBO de 1998 à 2000. De façon plus anecdotique j'ai géré les comptes de l'équipe MSSM puis de l'équipe commune avec *Noël Tanguy*.

Le Tableau 2 résume mes prises de responsabilité au sein de l'Université de Bretagne Occidentale depuis mon recrutement.

	1995	1996	1997	1998	1999	2000	2001	2002	2003	2004	2005	2006	2007	2008	2009	2010	2011	2012	2013	2014	2015	2016
								Co responsable de la communication du département (nommé)														
Conseil UFR ST																					élu	
Commission Recherche UFR ST																					élu	
Conseil Scientifique UBO								élu														
Conseil laboratoire LEST								élu														
Conseil laboratoire Lab-STICC																		élu (suppléant)				
Commission Spécialiste 61-63				élu suppléant																		
Commission Spécialiste 60																nommé						
Responsable L3 SPI parcours TMI																		nommé				

Tableau 2 : Répartition de mon implication dans la vie de l'Université de Bretagne Occidentale.

IV. Responsabilités liées aux activités de recherche.

En plus de ces activités en tant que représentant de mes collègues dans différentes instances allant du conseil de laboratoire au conseil scientifique de l'université, j'ai également pu m'impliquer dans diverses actions concernant la recherche et notamment dans l'organisation de congrès pour le laboratoire. J'ai ainsi participé activement à l'organisation des 12^{ième} et 13^{ième} workshops IEEE « Signal Propagation on Interconnects », SPI 2008 et SPI 2009 qui se sont déroulés respectivement à Avignon et Strasbourg. Pour ces deux congrès organisés conjointement entre le LEST et LIRMM de Montpellier, j'avais la responsabilité des contacts avec les sponsors industriels ainsi que la charge de la communication des congrès. Toujours dans le cadre de l'organisation de congrès, j'ai pris une part active lors de l'organisation des JNM (journées nationales Microondes) de BREST en 2011 organisé par le Lab-STICC. Dans l'organisation j'étais notamment responsable des actes électroniques du congrès.

D'autre part, je participe également à la vie scientifique de la communauté des microondistes, notamment en assurant la co-présidence de différentes sessions lors des JNM de Brest (2011), Paris (2013) et Bordeaux (2015). Pour Brest il s'agissait d'une session industrielle portant sur la simulation numérique, à Paris j'ai co-présidé la session « Technologie d'intégration packaging, interco » et à Bordeaux en 2015 j'ai co-présidé la session « Modélisation et caractérisation ».

Lors du projet Euripides MIDIMU-HD j'étais responsable de la partie caractérisation des interconnexions.

Pour la rentrée 2016, je suis le porteur du projet BBC (*wireless interconnect network on chip or in board for Broadcast-Based parallel Computing*) financé par le labex COMINLABS. Je suis également responsable du work-package n°2 du projet ANR Broadways (*Broadcast-Based new paradigms of ubiquitous memory mapping, bandwidth allocation and parallel programming made possible by Radio Network On Chip*) qui a passé la 1^{ère} phase de sélection.

V. Récapitulatif des encadrements

1. Résumé des encadrements :

Nombre de post-doc co-encadrés :2

Nombre de thèses co-encadrées :3 taux d'encadrement cumulé :130 %

Nombre de master 2 et DEA co-encadrés :9taux d'encadrement cumulé : 450 %

Autres encadrements (maîtrise,DESS) :1

Remarque : Je n'ai fait apparaître ici que les encadrements ayant donné lieu à une soutenance. (2 encadrements n'ont pas donné lieu à une soutenance en 2005 et 2007)

2. Encadrement de post-doctorants

[PD1] Jean-Etienne LORIVAL

Titre : « *Réalisation d'un démonstrateur pour la modélisation et la simulation des interconnexions en microélectronique* »

POST DOCTORAT du 15/10/2009 au 14/10/2010 : Financement conseil général du Finistère.

[PD2] NAJIB MAHDI

Titre : « *Modélisation hautes fréquences d'interconnexions micro-vias pour PCB haute densité* »

POST DOCTORAT du 1/11/2012 au 31/04/2014 Financement Euripides MIDIMU-HD (6 mois) conseil général du Finistère (1 an)

3. Encadrement de doctorants

[D1] Lauréline DAVID

Titre : « *Méthodologie d'extraction des éléments parasites (RLC) des interconnexions des circuits digitaux avancés en vue de l'analyse des performances* »

Financement : Bourse CIFRE St Microelectronics

Directeur de thèse :F. HURET 30%

Encadrants : **T. LE GOUGUEC** 30%, P. BREHONNET 20%, N. TANGUY 20 %

Soutenue le 10 mars 2006

1 publication dans une revue à comité de lecture parue IEEE Trans advanced packaging, 5 communications internationales sur le sujet, (1 EPEP 2005, 1 ISQED 2006, 3 SPI)

[D2] Yves QUERE

Titre : « *Contribution à l'identification et à la modélisation, sur une large bande de fréquences, des phénomènes électromagnétiques induits par le réseau d'interconnexions de circuits numériques avancés.* »

Financement : Bourse Ministère de l'Education Nationale

Directeur de thèse :F. HURET 30%

Encadrants : **T. LE GOUGUEC** 50%, P.-M. MARTIN 20%

Soutenue le 1er décembre 2006

1 publication dans une revue IEEE Trans advanced packaging, 12 communications internationales (IMS 2005, EPEP 2006, ISQED 2004, EMC compo 04, 8 SPI de 2004-2007)

[D3] Yves Constant MOMBO BOUSSOUGOU

Titre : « *Etude et caractérisation d'interconnexions RF pour les systèmes en boîtier (SiP System in Package)* »

Financement : Bourse ADRED région Bretagne

Directeur de thèse : F. HURET 20%

Encadrants : **T. LE GOUGUEC** 50%, Y. QUERE 30%

Soutenue le 7 juillet 2011.

2 communications internationales sur le sujet, (1 SPI 08, PRIME2010)

4. Encadrement de Master 2 recherche et de DEA

- [MR1] Mahdi SROUR
 « Etude de la transmission entre circuits intégrés dans un guide plan surdimensionné »
 Encadrants : **T. Le Gouguec** 60%, P.-M. Martin 40 %
 mars-juin 2014 (Université Libanaise)
- [MR2] Mohamad HAMIEH
 « Conception et modélisation d'interconnexions sans contacts pour les NOC (Network-on-Chip) »
 Encadrants : **T. Le Gouguec** 60%, P.-M. Martin 40 %
 mars-juin 2012 (UBO)
- [MR3] Bruno GARIBALDI
 « Etude et caractérisation des interconnexions rapides dans un environnement 3D complexe »
 Encadrants : **T. Le Gouguec** 60%, Y. QUERE 40 %
 mars-juin 2008 (UBO)
- [MR4] Johann MARTIN
 « Etude et modélisation des effets inductifs pour les interconnexions dans les circuits VLSI, impact sur la consommation des interconnexions »
 Encadrants : Y. QUERE 60 %, **T. Le Gouguec** 40%
 mars-juin 2008(UBO)
- [MR5] Nadjid RHOJDI
 « Etude de l'interaction entre circuits RF et numériques dans des environnements de types SOC (Systems On Chip) et SIP (Systems In Package) »
 Encadrants : **T. Le Gouguec** 50%, P.-M. MARTIN 50%
 mars-juin 2006 (UBO)
- [DEA.1] Adel OUBHA
 « Simulation et modélisation de mémoire magnétiques pour une intégration maîtrisée dans un FPGA »
 Encadrants : D. LE BERRE 50%, **T. Le Gouguec** 30%, P.- M. MARTIN 20%
 mars-juin 2004(UBO)
- [DEA.2] Yves QUERE
 « Simulation et Modélisation des circuits Mixtes analogiques-numériques dans l'environnement SOC (systèmes sur puce) »
 Encadrants : **T. Le Gouguec** 50%, F. HURET 30%, P.-M. MARTIN 20%
 mars-juin 2003 (UBO)
- [DEA.3] Stéphane BALDACCI
 « Synthèse et réalisation d'un amplificateur micro-ondes large bande en technologie uniplanaire. Etude prospective de l'association directe antenne-amplificateur »
 Encadrants : **T. Le Gouguec** 50%, P.-M. MARTIN 50%
 mars-juin 1998 (UBO)
- [DEA.4] Stéphane OGET
 « Synthèse et réalisation d'un amplificateur faible bruit en technologie uniplanaire »
 Encadrants : **T. Le Gouguec** 50%, P.-M. MARTIN 50%
 mars-juin 1997 (UBO)

5. Autres encadrements

- [AE.1] Erwan FOURN
 « Conception et réalisation d'un amplificateur faible bruit double étages en technologie uniplanaire »

Stage de Maîtrise, LEST, UBO, 2001

[AE.2] Jérôme TROADEC

« *Etude de diverses géométries d'interconnexions de systèmes sur puce. Mise en évidence du couplage intermodal* »

Stage de DESS, LEST, UBO, 2002.

VI. Bibliographie personnelle.

1. Travaux de Thèse (T)

- [T1] T. Le Gouguec
Contribution à la modélisation de la technologie uniplanaire: application à l'excitation d'un réseau bidimensionnel d'antennes de type Vivaldi
 Doctorat du 3^e cycle : Université de Brest 8 mars 1994.

2. Publications Internationales (PI)

- [PI1] Y. Quéré, T. Le Gouguec, P-M. Martin, D. Le Berre, F. Huret
Frequency Domain Analysis of Transmission Zeroes on High-Speed Interconnects in the Presence of an Orthogonal Metal Grid Underlayer
 IEEE transaction on Advanced Packaging, Vol 31 n°4, Nov 2008, pp: 684-691.
- [PI2] T. Le Gouguec, N. Mahdi, C. Stéphane, Q. Cédric, E. Schlaffer, W. Pessl, A. Lefevre
Modeling up to 45 GHz of coupling between microvias and PCB cavities considering several boundary conditions
 International Journal of Microwave and Wireless Technologies.
 À paraître 2016. DOI: 10.1017/S1759078716000192

3. Conférences Internationales avec comité de lecture et actes (CIx) référencées IEEE Xplore

- [CIx1] K. Hettak, T. Le Gouguec, J.Ph. Coupez, S. Toutain, S. Meyer, E. Penard
Very compact low pass and bandpass filters using uniplanar structures
 23th European Microwave Conference (EMC), Madrid (Spain) Oct. 1993, pp : 238-239.
- [CIx2] K. Hettak, J.P. Coupez, A. Sheta, T. Le Gouguec, S. Toutain
Practical design of uniplanar broadband subsystems. Application to wideband hybrid magic tee
 IEEE MTT- International Microwave Symposium San Diego CA (USA), May 1994, Vol: 2, pp: 915-918.
- [CIx3] E. Rius, T. Le Gouguec, K. Hettak, J.P. Coupez, S. Toutain
A broadband high directivity 3DB coupler using coplanar waveguide technology
 IEEE MTT- International Microwave Symposium Orlando Floride (USA), May 1995, Vol: 2, pp: 671-674.
- [CIx4] K. Hettak, J.Ph. Coupez, T. Le Gouguec, S. Toutain, P. Legaud, E. Penard
Improved CPW to slotline transitions
 IEEE MTT International Microwave Symposium San Francisco CA (USA), Jun 1996, Vol: 3, pp: 1831-1834.
- [CIx5] P. Bréhonnet, T. Le Gouguec, N. Tanguy, P.M. Martin, D. Deschacht, P. Vilbé, L.C. Calvez, F. Huret
An efficient model-order reduction for a complete full-wave electromagnetic analysis of SOC-AMS
 7th IEEE Workshop on Signal Propagation on Interconnects, Siena (Italy), May 2003.
- [CIx6] Y. Quéré, T. Le Gouguec, P.M. Martin, D. Deschacht, F. Huret
A simple design rule for substrate crosstalk reduction of high-speed VLSI circuits
 7th IEEE Workshop on Signal Propagation on Interconnects, Siena (Italy), May 2003.
- [CIx7] N. Tanguy, P. Bréhonnet, T. Le Gouguec, P.M. Martin, D. Deschacht, P. Vilbé, F. Huret
A Numerical Method for a Full-Wave Electromagnetic Analysis of Systems on Chip
 33th European Microwave Conference (EuMC), Munich, Germany, Oct 2003, pp: 131-134.

- [CIx8] Y. Quéré, *T. Le Gouguec*, P.M. Martin, F. Huret
Interconnect Mode Conversion In High-Speed VLSI Circuits
IEEE International Symposium on Quality Electronic Design (ISQED), San Jose, USA, March 2004, pp: 265-270.
- [CIx9] Y. Quéré, T. Le Gouguec, P.M. Martin, D. Le Berre F. Huret, L. David, C. Cregut, F. Nyer, J. C. Marin
A Design Rule for Improved EMC Behavior of High-Speed VLSI Circuits
IEEE EMC COMPO'04, Angers mars 2004 (France), pp : 58-63. (prix IEEE)
- [CIx10] Y. Quéré, *T. Le Gouguec*, P.M. Martin, D. Le Berre, F. Huret
Effects of Mode Conversion on Parasitic Coupling in high-speed VLSI Circuits
8th IEEE Workshop on Signal Propagation on Interconnect, Heidelberg (Germany), May 2004 pp: 193-196.
- [CIx11] Y. Quéré, *T. Le Gouguec*, P.M. Martin, D. Le Berre, F. Huret, L. David, C. Cregut
3-D Frequency-Dependent RLC Elements Extraction by Full Wave Analysis: Identification of the Return Current Paths in Complex Power and Ground Grids of High Speed VLSI
9th IEEE Workshop on Signal Propagation on Interconnects, Garmisch-Partenkirchen (Germany), May 2005, pp: 149-152.
- [CIx12] Y. Quéré, *T. Le Gouguec*, P.M. Martin, D. Le Berre, F. Huret
Techniques to Reduce Mode Conversion Phenomena in High-Speed on Chip Interconnects
9th IEEE Workshop on Signal Propagation on Interconnects, Garmisch-Partenkirchen, Germany, May 2005, pp: 189-192.
- [CIx13] Y. Quéré, *T. Le Gouguec*, P.M. Martin, D. Le Berre, F. Huret
Design Rules for Mode Conversion Reduction in High-Speed On-Chip Interconnects
IEEE International Microwave Symposium (IMS), Long Beach (USA), June 2005, pp: 1291-1294.
- [CIx14] Y. Quéré, T. *Le Gouguec*, N. Tanguy, P-M. Martin, D. Le Berre, F. Huret
High-Frequency Effects of Orthogonal Interconnect Layers on Inductance in High-Speed VLSI Circuits
10th IEEE Workshop on Signal Propagation on Interconnects, Berlin-Mitte (Germany), May 2006, pp: 253-256.
- [CIx15] J.E. Lorival, D. Deschacht, Y. Quéré, *T. Le Gouguec*, F. Huret
Analytical expressions for capacitive and inductive coupling
10th IEEE Workshop on Signal Propagation on Interconnects, Berlin-Mitte (Germany), May 2006, pp: 115-118.
- [CIx16] J.E. Lorival, D. Deschacht, Y. Quéré, *T. Le Gouguec*, F. Huret
Interconnect Pitch for new generation: Evolution due to inductive Impact
10th IEEE Workshop on Signal Propagation on Interconnects, Berlin-Mitte (Germany), May 2006, pp: 193-196.
- [CIx17] J.E. Lorival, D. Deschacht, Y. Quéré, *T. Le Gouguec*, F. Huret
Additivity of Capacitive and Inductive Coupling in Submicronic Interconnects
Proc. of the IEEE, Design & Test of Integrated Systems (DTIS) Tunis, Sept 2006.
- [CIx18] Y. Quéré, *T. Le Gouguec*, P.M. Martin, D. Le Berre, F. Huret
Simulation, Measurement and Modeling of Orthogonal On-Chip Interconnects
15th Topical Meeting on Electrical Performance of Electronic Packaging, EPEP, Scottsdale (USA), Oct 2006, pp: 153-156.
- [CIx19] Y. Quéré, *T. Le Gouguec*, P.M. Martin, D. Le Berre, F. Huret
Frequency domain analysis of transmission zeroes on high-speed interconnects in the presence of an orthogonal metal grid underlayer

- 11th IEEE Workshop on Signal Propagation on Interconnect (SPI07), Genova (Italy), May 2007, pp: 95-98.
- [CIx20] Y.C. Mombo Boussougou, *T. Le Gouguec*, Y. Quéré, D. Le Berre, P.M. Martin, F. Huret
Electromagnetic analysis of RF interconnect
12th IEEE Workshop on Signal Propagation on Interconnect (SPI08), Avignon (France), May 2008.
- [CIx21] *T. Le Gouguec*, P.M. Martin
Impact by an Orthogonal Metal Grid upon Differential- and Common-Mode Characteristics of Coupled Lines in PCB Technology Structures
14th IEEE workshop on Signal Propagation on Interconnects 2010, Hildesheim Germany (2010)
- [CIx22] Y. C. Mombo Boussougou, *T. Le Gouguec*, Y. Quéré, F. Huret
Study of Proximity-Coupling: Application to new RF-Interconnects
6th Conference on Ph.D. Research in Microelectronics & Electronics (PRIME)18 – 21 July 2010 Berlin Institute of Technology, Berlin Germany.
- [CIx23] *T. Le Gouguec*, P.M. Martin.
Microstrip line modelling in the presence of interfering metal strips according to their orientation.
16th IEEE Workshop on Signal and Power Integrity (SPI), May 2012, Sorrento, Italy. pp.121 - 124,
- [CIx24] P.M. Martin, *T. Le Gouguec*, N. Mahdi
Wireless Interconnects by using Printed Antennas for Inter-Chip Communications in PCB Context
44th European Microwave Conference (EuMC), Roma, Italy, Oct 2014
- [CIx25] P.M. Martin, *T. Le Gouguec*, N. Mahdi
Improvement of transmission between Vivaldi Antennas fort inter-Chip Wireless Interconnect Network.
19th IEEE Workshop on Signal and Power Integrity (SPI); May 2015 Berlin

4. Conférences Internationales avec comité de lecture et actes (CIn) non référencées IEEE-Xplore

- [CIn1] *T. Le Gouguec*, S. Toutain, D. Bourreau, J.P. Blot, C. Sabatier
Excitation de réseaux bidimensionnels d'antennes à rayonnement longitudinal par des circuits d'alimentation uniplanaires en bande X et Ku pour des applications en télécommunications par satellite
Journées Internationales de Nice sur les Antennes (JINA), Nice nov 1994 pp 678-681
- [CIn2] P.M. Martin, *T. Le Gouguec*, E. Fourn, A. Perennec
Conception et réalisation d'un amplificateur faible bruit double étage en technologie uniplanaire
TELECOM'2001 & 2ième JFMMA, Casablanca (Maroc), Oct 2001, pp: 320-324.
- [CIn3] *T. Le Gouguec*, N. Tanguy, F. Huret, J. Chilo
Interférence entre lignes signal en technologie silicium submicronique
11^{ième} Colloque International de Compatibilité Electromagnétique, Grenoble (France), Mar 2002, pp : 421-426.
- [CIn4] Y. Quéré, P.M. Martin, *T. Le Gouguec*, F. Huret
Modélisation des phénomènes de couplages entre les lignes d'interconnexions des circuits digitaux avancés
12^{ième} Colloque International de Compatibilité Electromagnétique, Toulouse (France), Mars 2004, pp : 83-86.
- [CIn5] Y. Quéré, *T. Le Gouguec*, P.M. Martin, F. Huret

Réduction des phénomènes de couplages avec le substrat des circuits digitaux avancés
12^{ième} Colloque International de Compatibilité Electromagnétique, Toulouse (France), Mars 2004, pp : 205-208.

- [CIn6] Y. Quéré, T. Le Gouguec, N. Tanguy, P.M. Martin, D. Le Berre, F. Huret
Influence des éléments RLC dépendant de la fréquence sur le comportement dans le domaine temporel des interconnexions dans un environnement complexe en technologie CMOS avancée
13^{ième} Colloque International de Compatibilité Electromagnétique, St-Malo (France), Mars 2006.
- [CIn7] Y. Quéré, L. David, C. Cregut, T. Le Gouguec, P.M. Martin, D. Le Berre, F. Huret
Etude de l'adéquation entre une extraction "PEEC" et une extraction "Full-Wave" des paramètres linéiques d'interconnexions de circuits VLSI
13^{ième} Colloque International de Compatibilité Electromagnétique, St-Malo (France), Mars 2006.
- [CIn8] T. Le Gouguec, P.M. Martin
Influence de grilles métalliques sur les lignes couplées en technologie PCB
15^{ième} Colloque International et Exposition sur la Compatibilité Electromagnétique CEM2010, Limoge France (2010)
- [CIn9] T. Le Gouguec, P.M. Martin
Modélisation d'une ligne microruban en présence de perturbateurs métalliques quelle que soit leur orientation
16^{ième} Colloque International et Exposition sur la Compatibilité Electromagnétique CEM2012, Rouen France (2012).

5. Conférences Nationales avec comité de lecture et actes (CN)

- [CN1] K. Hettak, T. Le Gouguec, J.Ph Coupeze, S. Toutain, E. Penard, S ; Meyer
Modélisation de la technologie uniplanaire hybride en vue d'applications en ondes millimétriques
8^{ième} Journées Nationales microondes Brest mai 1993. (1C-8)
- [CN2] P. Bréhonnet, N. Tanguy, T. Le Gouguec, P.M. Martin, P. Vilbé, L.C. Calvez, D. Deschacht, F. Huret
Modélisation électromagnétique des circuits numériques avancés et mixtes du type SOC: une technique de réduction de modèles pour la simulation complète d'un système sur puce
13^{ième} Journées Nationales Microondes, Lille mai 2003. (5A-3).
- [CN3] Y. Quéré, T. Le Gouguec, P.M. Martin, D. Le Berre, F. Huret
Mise en évidence et réduction de la conversion de modes au niveau des interconnexions rapides sur puce
14^{ième} Journées Nationales Microondes (JNM 2005), Nantes, mai 2005.
- [CN4] Y. Quéré, P.M. Martin, T. Le Gouguec, D. Le Berre, F. Huret
Outil de validation des modèles électriques utilisés pour la simulation de réseaux d'interconnexions
14^{ième} Journées Nationales Microondes (JNM 2005), Nantes, mai 2005.
- [CN5] Y. Quéré, T. Le Gouguec, P.M. Martin, D. Le Berre, F. Huret, L. David, C. Cregut
Modélisation électromagnétique des interconnexions des circuits digitaux: mise en évidence de la topologie du réseau sur le chemin de retour du courant
14^{ième} Journées Nationales Microondes (JNM 2005), Nantes, mai 2005.
- [CN6] Y. Quéré, T. Le Gouguec, P.M. Martin, D. Le Berre, F. Huret.
Mise en évidence de zéros de transmission sur une ligne microruban dans un environnement de type SiP.
15^{ième} Journées Nationales Microondes (JNM 2007), Toulouse mai 2007

- [CN7] Y. Quéré, P.M. Martin, *T. Le Gouguec*, D. Le Berre, P. Rostaing, K. Yao, G. Burel F. Huret
Nouvelles interconnexions globales à haut débit pour la réalisation de microsystèmes communicants de type SIP.
 15^{ème} Journées Nationales Microondes (JNM 2007), Toulouse mai 2007
- [CN8] Y. Quéré, *T. Le Gouguec*, P.M. Martin, D. Le Berre, F. Huret.
Méthode d'extraction fréquentielle de l'inductance de boucle pour la modélisation large bande des interconnexions de circuits
 15^{ème} Journées Nationales Microondes (JNM 2007), Toulouse mai 2007
- [CN9] *T. Le Gouguec*, P.M. Martin
Effet de l'orientation d'une grille métallique placée au-dessus d'une ligne microruban.
 17^{ème} Journées Nationales Microondes (JNM 2011) Brest mai 2011
- [CN10] *T. Le Gouguec*, P.M. Martin
Interconnexions sans contact pour des communications inter-puces dans un environnement PCB
 18^{ème} Journées Nationales Microondes (JNM2013) Paris mai 2013
- [CN11] *T. Le Gouguec*, N. Mahdi, S. Cadiou, C. Quendo, A. Le Fevre
Modélisation jusqu'à 45 GHz des couplages entre microvias et cavités en technologie PCB multicouches quelles que soient les frontières.
 19^{ème} Journées Nationales Microondes (JNM2015) Bordeaux Juin 2015
- [CN12] N. Mahdi, *T. Le Gouguec*, S. Cadiou, C. Quendo, E. Schlaffer, W. Pessl, A. Le Fevre
Réduction des couplages entre microvias et cavités pour la réalisation de filtre en bande Ka en technologie PCB multicouches
 19^{ème} Journées Nationales Microondes (JNM2015) Bordeaux juin 2015
- [CN13] P.M. Martin, N. Mahdi, *T. Le Gouguec*
Amélioration de la transmission entre antennes Vivaldi pour des applications de type réseau d'interconnexions radio sur PCB
 19^{ème} Journées Nationales Microondes (JNM2015) Bordeaux juin 2015
- [CN14] E. Le Guen, J.L. Mattei, *T. Le Gouguec*, A.C. Tarot
Approche de la miniaturisation d'antennes par la mise en œuvre de matériaux magnéto-diélectriques semi-denses et faibles pertes
 19^{ème} Journées Nationales Microondes (JNM2015) Bordeaux juin 2015

6. Conférences Nationales sans actes (AFF)

- [AFF1] Y.C. Mombo Boussougou, Y. Quéré, *T. Le Gouguec*, D. Le Berre, P.M. Martin, F. ; Huret
Nouvelles interconnexions RF à haut débit pour des microsystèmes communicants de type SiP ou Sop
 Congrès BRASAGE 2008 BREST 2008
- [AFF2] Y.C. Mombo Boussougou, *T. Le Gouguec*, Y. Quéré, F. ; Huret
Etude par co-simulation du principe d'une Interconnexion RF associée à un multiplexage CDMA
 Colloque nationale du GdR SOC-SIP, IEF ORSAY juin 2009
- [AFF3] J.E. Lorival, N. Iassamen, M. Telescu, P. Bréhonnet, *T. Le Gouguec*, N. Tanguy
ELSID : un outil logiciel pour la modélisation et la caractérisation des réseaux d'interconnexion des circuits VLSI
 Colloque nationale du GdR SOC-SIP, IEF ORSAY juin 2010.

III. Recueil de publications choisies

Interconnect Mode Conversion in High-Speed VLSI Circuits

Y. Quéré*, T. LeGouguec, P.M. Martin, F. Huret

Laboratoire d'Electronique et Systèmes de Télécommunications – Université de Bretagne Occidentale U.M.R CNRS 6165, 6 Avenue le Gorgeu, CS93879, 29238 Brest Cedex 3, France.

*Yves.quere@univ-brest.fr

Abstract

A modification of the Electromagnetic Field configuration (mode conversion) at interconnect discontinuities in deep submicron digital ULSI circuits was investigated by using a Full Wave Electromagnetic Analysis. The mode conversion analysis is indispensable to identify the signal return path, the return current distribution and therefore for an accurate inductance modeling which remains a challenging problem. On the other hand, switching activity of high speed CMOS circuit may produce large current derivatives. These transient currents can generate large potential surges and coupled noise due to the parasitic resistances and inductances of the wires. In this aim, we determined a simple design rule to reduce the mode conversion phenomenon and, therefore, decrease noise in high-speed ULSI circuits.

1. Introduction

Microelectronics evolution is characterized by an important rise in integration and circuit speed running. Today, the race towards integration is slowed down by the problem of interconnects which blocks improvement in circuit performances. Indeed, routing the signal between the hundreds of millions of transistors on a chip without generating too much parasitic effects is more and more difficult. Accurate prediction of propagation delay, crosstalk and pulse distortion in high-speed interconnects is strongly dependent on the per-unit parameters model accuracy. For example, compared to an RLC model, an RC one may generate an error of up to 30% of the total repeater system one [1]. In the same way, because of the continuing advancements in process technology, one may expect an enhancement of substrate effect [2]. A decrease in the feature size to deep submicron dimensions results in more significant coupling effects: indeed, the spacing between conductor lines is lowered; moreover, the conductors thickness is increased to reduce their parasitic resistance. An analysis of the coupling noise can be performed in the frequency and time domains; the electrical phenomena to be investigated are governed by the electromagnetic theory. Thus, designers will obviously need to enter the world of electromagnetic field.

Therefore, the study of the coupling characteristics of the substrate as well as the crosstalk and noise reduction techniques, are becoming more and more important [3].

Many investigations have demonstrated and explained the great interest of SOI devices for substrate crosstalk reduction [4-5]. Nevertheless, the optimization of the substrate behavior from a crosstalk point of view is not the only way to do it. Circuit design rules can also reduce the risk of substrate crosstalk [6]. In this context, it is well known that it is better to design analog differential devices. For digital circuits, due to logical and physical considerations, designers put ground lines near signal ones and within the same metal layer to get a differential configuration rather than a common one. This case is illustrated in Fig.1b, where arrows depict the coupling between the two wires. From an electromagnetic point of view, it means that one should excite the differential (odd mode) mode rather than the common one (even mode): in the latter, the substrate acts as a ground plane, and thus the return longitudinal currents in the substrate as well as the shunt currents can both give rise to a significant substrate crosstalk.

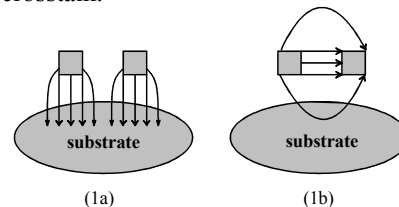


Fig.1 Electric field configuration of the two possible modes

Fig.1a: common (even) mode

Fig.1b: differential (odd) mode

However, according to several studies asymmetric discontinuities in microwave circuits lead to a mode conversion [7, 8, 9]. This means that, after a discontinuity of interconnects like a transition between two metal layers, excitation of the differential mode, for example, may result in the transmission of all the power via the common mode. Thus, mode conversion at interconnect discontinuities in Digital ULSI circuits needs further investigations to determine simple design rules for substrate crosstalk and noise reduction. From another point of view, the mode conversion analysis is indispensable to identify the signal return path, the return current distribution and therefore for an accurate

inductance modeling which remains a challenging issue in new generation of VLSI and ULSI circuits.

All these considerations led us to investigate simple, though generic, structures with two or three copper coupled lines, SILK dielectric, and SiN passivation. Considering a complete circuit does not allow one to grasp the physical mechanisms that rule the phenomena of concern, and therefore to find ways to reduce the mode conversion. The mode conversion shows a transformation of Electric (and Magnetic) Field orientation of the propagation in the guided structure. Figures 2 and 3 respectively depict the different Electric Field configurations of the two, or three, possible modes for two, or three, coupled lines above an equivalent ground plane, which can represent a very dense lower metal layer or the doped silicon substrate.

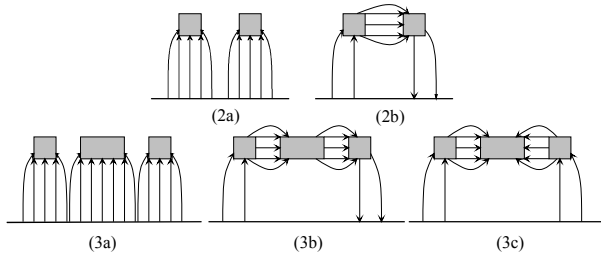


Fig.2 E-field configuration of the two possible modes

Fig2a: differential mode

Fig2b: common mode

Fig.3 E-field configuration of the three possible modes

Fig3a: « microstrip » mode

Fig3b: antisymmetric mode

Fig3c: symmetric mode

Section 2 of this paper introduces the mode conversion theory in the case of two coupled interconnects. The full wave electromagnetic analysis required for the scattering and RLCG parameters is developed in Section 3. Section 4 analyzes the mode conversion for two kinds of discontinuities representing two types of transition between two different layers. One of the two wires, the ground or signal line, is longer than the another one. The transient analysis demonstrates the influence of the mode conversion on signal integrity and validates the design rule proposed to reduce this phenomenon. Section 5 is devoted to three-coupled-wire transitions between two metal layers. Conclusions are drawn in Section 6.

2. Mode conversion theory

By using a 3-D full wave electromagnetic analysis, this multiple-port scattering problem is described by s -parameters, but a modification of existing generalized s -parameters is needed to evidence the mode conversion. We illustrate this theory on a two-coupled-interconnect

structure above a ground plane. In this case, two TEM modes, *i.e.* differential and common ones, can propagate. These physical two-port structure can be drawn as a traditional virtual four-port structure (Fig.4) where the two modes are separated. It is worth noting that ports are only conceptual tools, and not physically separated entities.

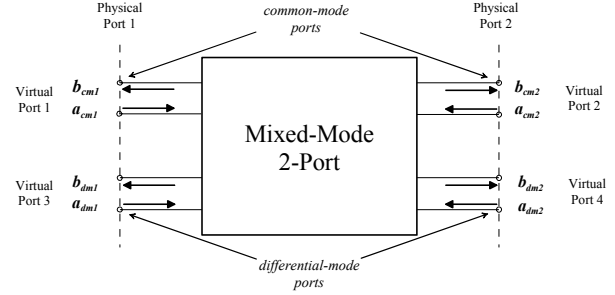


Fig.4: Conceptual diagram of mixed-mode two-port

In the conceptual diagram represented in Fig. 4 the letter b indicates the outgoing wave and a the incoming wave. The subscripts cm and dm denote common mode and differential mode, respectively. For example, let us call b_{mc1} the outgoing common wave on the physical port 1 and a_{md2} the incoming wave on the physical port 2. The definition of generalized s -parameters is:

$$[b] = [S] \cdot [a] \quad (1)$$

where $[b]$ and $[a]$ denote an n -dimensional column vector and $[S]$ is a n -by- n matrix. Given a two-coupled interconnect two-port structure, the generalized mixed-mode s -parameters can be expressed as:

$$\begin{aligned} b_{mc1} &= S_{11}a_{mc1} + S_{12}a_{mc2} + S_{13}a_{md1} + S_{14}a_{md2} \\ b_{mc2} &= S_{21}a_{mc1} + S_{22}a_{mc2} + S_{23}a_{md1} + S_{24}a_{md2} \\ b_{md1} &= S_{31}a_{mc1} + S_{32}a_{mc2} + S_{33}a_{md1} + S_{34}a_{md2} \\ b_{md2} &= S_{41}a_{mc1} + S_{42}a_{mc2} + S_{43}a_{md1} + S_{44}a_{md2} \end{aligned} \quad (2)$$

and the generalized s -matrix referenced to virtual port on this device is :

$$[S] = \begin{bmatrix} S_{11} & S_{12} & S_{13} & S_{14} \\ S_{21} & S_{22} & S_{23} & S_{24} \\ S_{31} & S_{32} & S_{33} & S_{34} \\ S_{41} & S_{42} & S_{43} & S_{44} \end{bmatrix} \quad (3)$$

Where the subscript 1, 2, 3 and 4 denote port 1, 2, 3 and 4 respectively. $[S]$ can be describe by :

$$[S] = \begin{bmatrix} S_{com-com} & S_{com-diff} \\ S_{diff-com} & S_{diff-diff} \end{bmatrix} \quad (4)$$

In the following we will call $[S_{com-com}]$ the common s -parameters, $[S_{diff-diff}]$ the differential s -parameters and

$[S_{com-diff}]$ and $[S_{diff-com}]$ the mode-conversion or cross-mode s -parameters. In particular, $[S_{com-diff}]$ describes the conversion of differential mode waves into common-mode waves, and $[S_{diff-com}]$ describes the conversion of common waves into differential waves. The mixed-mode matrix is:

$$[S] = \begin{bmatrix} S_{11com-com} & S_{12com-com} & S_{11com-diff} & S_{12com-diff} \\ S_{21com-com} & S_{22com-com} & S_{21com-diff} & S_{22com-diff} \\ S_{11diff-com} & S_{12diff-com} & S_{11diff-diff} & S_{12diff-diff} \\ S_{21diff-com} & S_{22diff-com} & S_{21diff-diff} & S_{22diff-diff} \end{bmatrix} \quad (5)$$

This matrix (5) is referenced by physical ports. Thus, $S_{12diff-com}$ relates the outgoing wave b_{md1} to the incoming wave a_{mc2} . This parameter corresponds to a transmission coefficient between physical ports 2 and 1; $S_{11diff-diff}$, which represents a reflection coefficient on port 1, relates the outgoing wave b_{md1} to the incoming wave a_{md1} . This study can be easily applied to a 2-port structure where n modes can propagate.

3. Full Wave Electromagnetic Analysis

The electromagnetic analysis of VLSI circuit interconnect consists in the determination of the scattering parameters and propagation characteristics of the guided modes in the corresponding waveguide. Interconnect cross-sectional surfaces are inhomogeneous, and according to Maxwell's equations all the propagating modes are hybrid. Therefore, a Full-Wave analysis is needed to take into account all the effects. The finite element method is probably the waveguide analysis, which is the most generally applicable and versatile procedure. This method divides the studied structure into sub-domains where the Helmholtz equation is solved. The method used here is a Vector Finite Elements (HFSS™ from Ansoft) one in order to determine the scattering parameters, the complex propagation factor, the electromagnetic field distribution and the characteristic impedance of the considered waveguide [10]. Each medium of the structure is characterized by a complex permittivity and permeability, so metallic losses and substrate effects are naturally taken account by the finite element method.

In Sections 4 and 5 the interconnects for the two layers will be 1.5-mm-long for each of the studied structures.

4. Mode conversion at two interconnects discontinuities

This section deals with the two structures shown in Figs. 5 and 7.

The mode conversion between the two modes will be neglected if its parameters, *e.g.* $S_{21diff-com}$, are small compared to the other scattering parameters such as $S_{21diff-diff}$. This is illustrated in Fig.6 where there is no mode conversion for the 90° bend discontinuity between two different layers depicted in Fig. 5.

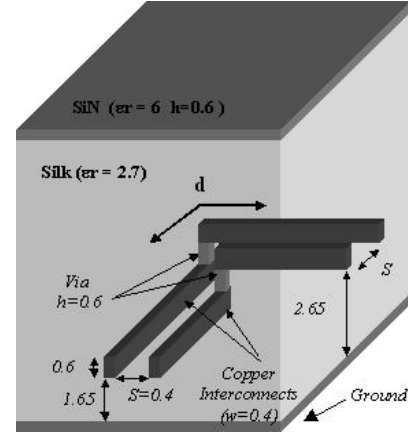


Fig.5 90° bend on two coupled interconnects

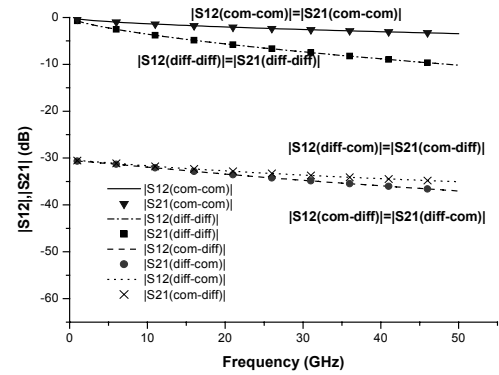


Fig.6 Magnitude of Mixed Mode transmission s -parameters for a 90° bend on two coupled interconnects

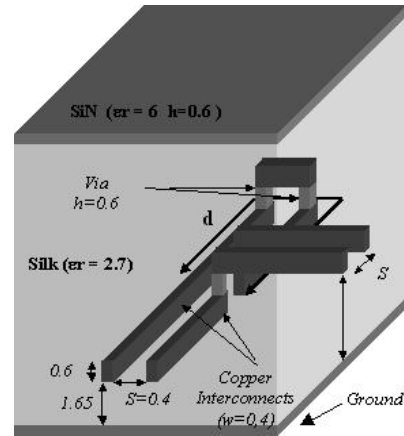


Fig.7 Geometry of a metal layer transition on two coupled interconnects

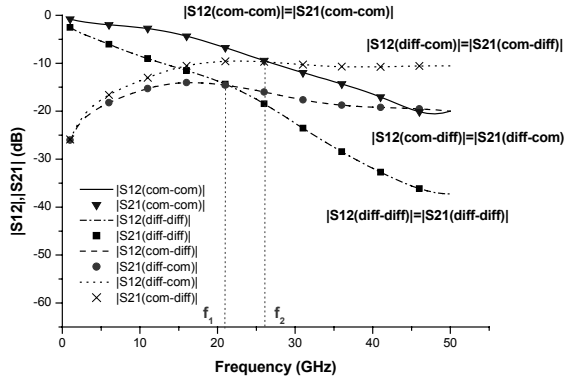


Fig.8 Magnitude of Mixed Mode transmission s-parameters for a geometry of a metal layer transition

The reciprocity theorem is respected. Indeed, for example, $S_{12diff-com} = S_{21com-diff}$ and $S_{12com-com} = S_{21com-com}$. For each discontinuity, we took into account two access lines of 1.5-mm-long on both sides of the discontinuity, which explains the attenuation of the transmission s-parameters. In the second example (Fig.7), for the differential mode propagation, the mode conversion phenomenon, due to the discontinuity, becomes more important than the mode transmission at frequencies higher than f_1 . As for the common mode propagation, this is also verified when the frequency is higher than f_2 (Fig.8). In this case-study the path difference d is equal to 1.5 mm.

Mode conversion is critical in the frequency range where the path difference between the outer and inner wires is close to one-quarter of the associated wave guide wavelength of the wire:

$$\frac{d}{\lambda_g} = 0.25 \quad (6)$$

The guided wavelength (λ_g) can be expressed with respect to frequency. By considering the useful frequency bandwidth of a signal, the critical path difference, d , may be written as:

$$d < \frac{c \cdot t_r}{1.4 \sqrt{\epsilon_{eff}}} \quad (7)$$

where c is the light velocity, t_r is the rise time of the propagated signal, ϵ_{eff} represents the relative effective permittivity of the wire equivalent wave guide, easily obtained by a classical 2-D electromagnetic analysis of the device. Whenever equation (7) is verified, the mode conversion can be neglected. We systematically checked it on other examples.

Focus now will be on the mode conversion in time domain. This study illustrates how mode conversion may affect the correct operation of the transistors, and thus of

the whole circuit. First, in order to accurately take into account the difference between the two interconnect layers, we extracted RLCG parameters for each of them (Fig.9). These cells were simulated by circuit simulator ADSTM from Agilent Technology.

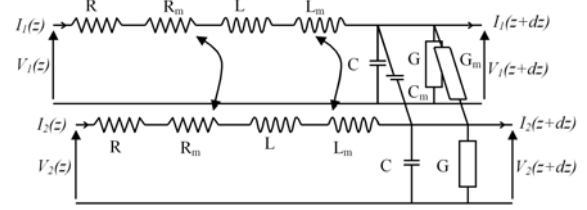


Fig.9 TEM transmission lines model of two coupled interconnects

This transient simulation permitted us to simulate the output common voltage for various lengths of one of the two interconnects when the differential mode was excited. Figure 10 presents the excitation of the two modes.

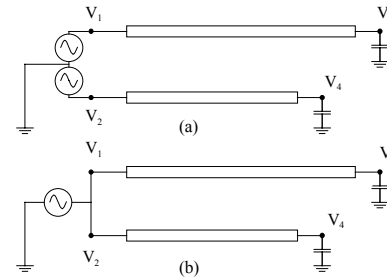


Fig.10 Mixed Mode circuit simulation
Fig.10a: differential voltage
Fig.10b: common voltage

Figure 11 gives the simulation data of a common output signal V_{comp2} for a differential input signal V_{diffp1} . This simulation was carried out on taking into account an electrical model of the buffer to get the differential signal, and then precise the shape of the transistors-delivered signal.

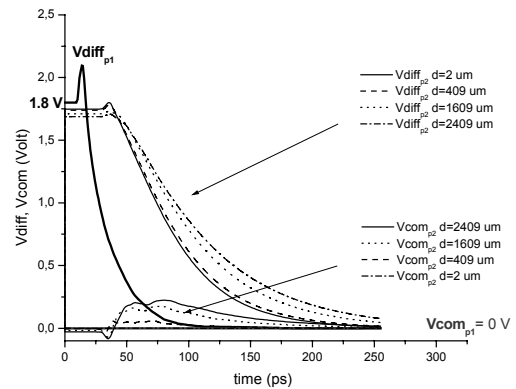


Fig.11 Common output analysis for a differential input

The higher the path difference is, the bigger the common signal magnitude is. It means that the path difference should be rather small to reduce coupled noise and clearly identify the return current path.

5. Mode conversion at three interconnects discontinuities

In this section the mode conversion is studied in the case of three coupled lines. For the considered structure, figure 12, the set of three interconnects can propagate support three dominant quasi-TEM modes. The mode conversion can be described by matrix $[S]$ (9) where $[S_{mic-mic}]$ are the “microstrip” s -parameters, $[S_{as-as}]$ are the antisymmetric s -parameters, $[S_{s-s}]$ are the symmetric s -parameters, $[S_{mic-s}]$, $[S_{s-mic}]$, $[S_{mic-as}]$, $[S_{as-mic}]$, $[S_{s-as}]$ and $[S_{as-s}]$ are the mode-conversion or cross-mode s -parameters.

$$[S] = \begin{bmatrix} S_{mic-mic} & S_{mic-as} & S_{mic-s} \\ S_{as-mic} & S_{as-as} & S_{as-s} \\ S_{s-mic} & S_{s-as} & S_{s-s} \end{bmatrix} \quad (9)$$

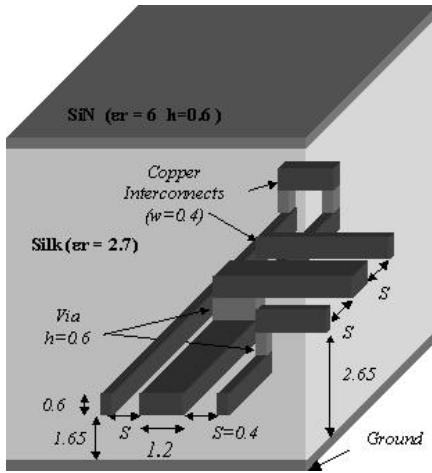


Fig.12 Geometry of a metal layer transition on three coupled interconnects

In this respect, the propagated symmetric mode and the associate cross-mode constitute the interesting points because of the fields configuration (Fig.3). But, the study of the characteristics of others propagation modes allows one to understand mode conversion phenomenon. Since, in the case of a 90°-bend, the level of the cross-mode magnitudes is very small with respect to the mode propagations, there is no conversion mode with three coupled interconnects like in the case of two coupled line. The second example corresponds to an alike structure with a 1.5-mm path difference (Fig.12). Figures 13, 14 and 15 present the frequency evolution of the magnitude

of mode transmission s -parameters and the associated cross-mode.

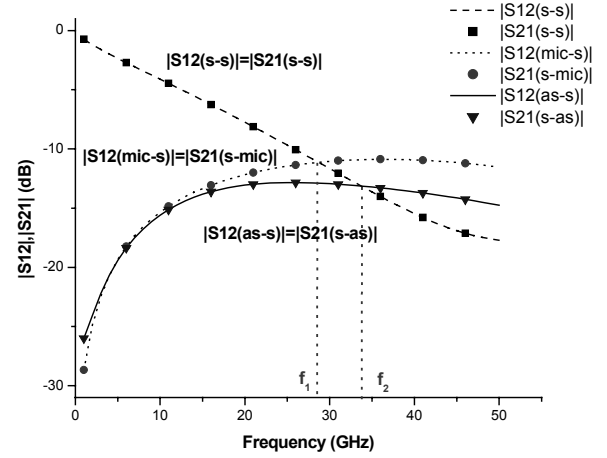


Fig.13 Magnitude of Mixed Mode transmission s -parameters of a metal layer transition on three coupled interconnects, symmetric-mode transmission $S_{21(s-s)}$ and the cross-modes transmission $S_{21(s-as)}$ and $S_{21(s-mic)}$

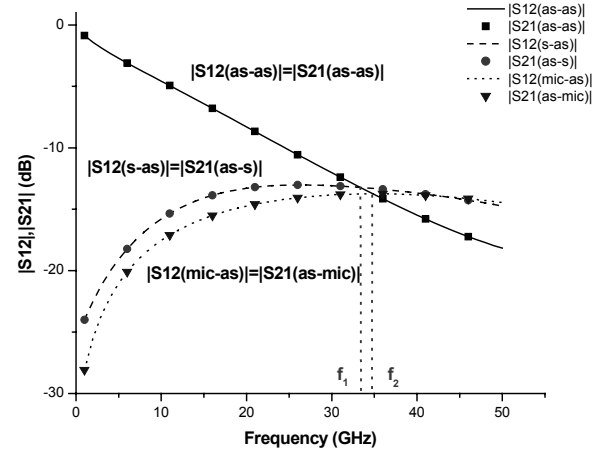


Fig.14 Magnitude of Mixed Mode transmission s -parameters of a metal layer transition on three coupled interconnects, antisymmetric-mode transmission $S_{21(as-as)}$ and the cross-modes transmission $S_{21(as-s)}$ and $S_{21(as-mic)}$

Comparison of these figures highlights the importance of mode conversion from 25 – 40 GHz in the case of symmetric and asymmetric mode propagation. Moreover, the conversion of microstrip mode is not as important as the others (in the microstrip mode conversion is reduced compared to the others). This results from the equivalent resistance value of each mode as shown by the difference in attenuation of the mode propagation s -parameters. Indeed, the equivalent resistance of the microstrip mode

is much weaker than the other one. Thus, the energy conversion of symmetric and antisymmetric modes in microstrip mode the energy conversion of microstrip mode is easier than the energy conversion of microstrip mode in the others. The microstrip mode fields configuration makes this phenomenon critical: indeed, in the case of a SOI technology, the return current would be partly carried out in the substrate.

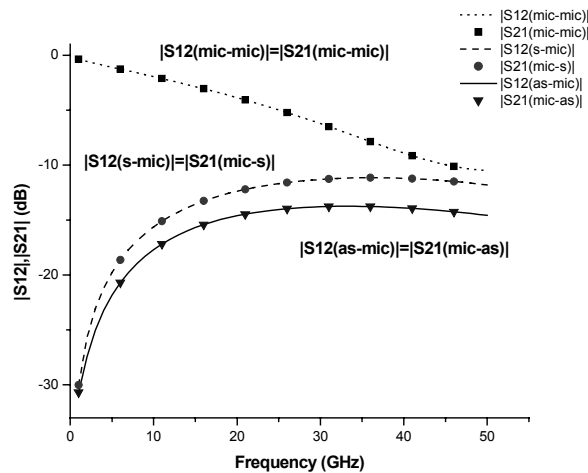


Fig.15 Magnitude of Mixed Mode transmission s-parameters of a metal layer transition bend on three coupled interconnects, microstrip-mode transmission $S_{21(mic-mic)}$ and the cross-modes transmission $S_{21(mic-s)}$ and $S_{21(mic-as)}$

6. Conclusion

We investigated the communication, mode conversion at interconnects discontinuities in Digital ULSI circuits in order to determine simple rules for cross-mode reduction. The mode conversion analysis is indispensable to identify the signal return path, the return current distribution and therefore for an accurate inductance modeling. The full wave analysis of two and three coupled interconnects showed that an important path difference implies an important cross-mode for a range frequency within about 25–40 GHz. Moreover, the time-domain circuit simulation illustrates the electromagnetic study. The mode conversion control has to reduce crosstalk and noise, and then, improves the IC Design quality.

7. References

- [1] Y. I. Ismael, E. G. Friedman, "Effect of inductance on propagation delay and repeater insertion in VLSI circuits" IEEE trans Very Large Scale Integration (VLSI) Systems, vol. 8 pp 195-206, April 2000.
- [2] J. K. Wee, Y. J. Park, H. S. Min, D. H. Cho, M. H. Seung, "Modeling the Substrate Effect in Interconnect Line Characteristics of High Speed VLSI Circuits", IEEE Trans. Microwave Theory and Tech., vol. MTT-46, no. 10, October 1998.
- [3] I. Rahim, I. Lim, J. Foerstner, B. Y. Hwang, "Comparison of SOI versus bulk silicon substrate properties for mixed-mode IC's", in Proc. IEEE Int. SOI Conf, 1992, pp. 170-171.
- [4] K. Joadar, "Comparison of SOI and junction isolation for substrate crosstalk suppression in mixed mode integrated circuits", Electron. Lett., n° 15, pp. 1230-1231, July 1991.
- [5] P. Pannier, L. Kadri, C. Seguinot, P. Kennis, F. Huret, "Accurate and efficient numerical method for the analysis of multimode waveguide discontinuities", IEEE Trans. Microwave Theory and Tech., vol. MTT-48, no. 2, pp. 295-305, February 2000.
- [6] Y. Quéré, T. Le Gougec, P.M. Martin, D. Deschacht, F. Huret, "A simple design rule for substrate crosstalk reduction of high-speed VLSI Circuits", Proceeding of the IEEE, signal propagation on interconnect, pp 151-154, Mai 2003.
- [7] M. D. Wu, S. M. Deng, R. B. Wu, P. Hsu, "Full wave characterization of the mode conversion in a coplanar waveguide right-angled bend", IEEE Trans. Microwave Theory and Tech., vol. MTT-43, pp. 2532-2538, November 1995.
- [8] P. Pannier, E. Paleczny, P. Kennis, F. Huret, "Mode conversion at discontinuities in a microstrip coupled line waveguide", Microwave and optical technology letters, Vol. 17, n°1, pp. 43-45, January 1998.
- [9] E. Bockelman, W.R. Eisenstadt, "Combined Differential and Common-Mode Scattering Parameters: Theory and Simulation", IEEE Transactions on Microwave Theory and Techniques, vol. 43, no.7, July 1995.
- [10] J.F. Lee, D.K. Sun, Z.J. Cendes, "Full Wave Analysis of Dielectric Waveguides using Tangential Vector Finite Elements", IEEE Trans. Microwave Theory and Tech., vol. MTT-39, no. 8, August 1991.

Design Rules for Mode Conversion Reduction in High-Speed On-Chip Interconnects

Yves Quéré, Thierry Le Gougec, Pierre-Marie Martin, Denis Le Berre and Fabrice Huret

Laboratoire d'Electronique et Systèmes de Télécommunications U.M.R CNRS 6165, 6 Avenue le Gorgeu, C.S. 93837, 29238 Brest Cedex 3, France

Abstract — Development of Systems On Chip with Analog and Mixed Signals (SOC-AMS) implies the knowledge of the generated noise between RF and Digital circuitries. In this paper we investigate the mode conversion phenomenon with all full wave techniques. We propose solutions to limit mode conversion by mode filtering techniques.

Index Terms — SoC AMS, interconnect, mode conversion, full-wave analysis, mode filtering.

I. INTRODUCTION

In the coming years, integration of complete system on chip with mixed analog-digital system (SoC AMS) will increase to reduce chips size and cost. To minimize the size of SoC-AMS, some researchers propose notably to stack RF, analog and digital layer [1, 2]. In such circuit, the noise generated by digital circuitry and the sensibility of the analog part to digital noise must be reduced. It has been shown that a reduction of the mode conversion phenomena limits the crosstalk and the substrate coupling and then the noise [3, 4].

The CMOS technology is characterized by several metal levels which allow the connection between the transistors. This kind of structure is illustrated on the Fig. 1.

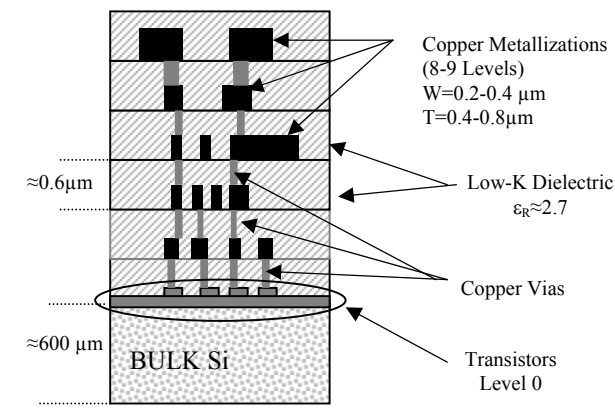


Fig. 1. Metal levels in 90 nm CMOS technology.

Generally, on a same level, all the copper conductors are parallel and the lines are orthogonally built on the closer level. For digital circuits, the designers use to put ground lines near signals ones and within the same layer to get differential configuration rather than common one. The electric-field configuration is pointed out Fig. 2, where the arrows depict

the electric fields between two or three wires when the bottom level is sufficiently dense to be regarded as a full ground plane. Note that the conducting substrate can also acts as a bad ground plane.

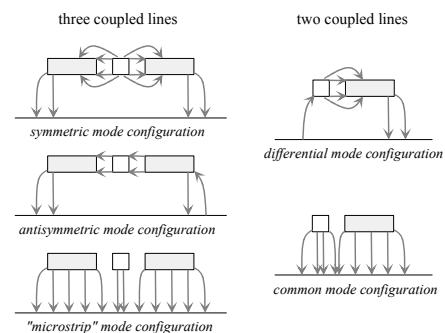


Fig. 2. E-field configuration of the possible mode for two and three coupled lines above a ground plane.

In case of three conductors, the natural configuration is the symmetric mode where the external lines are the ground lines and the middle line is the signal line (Fig. 2). On these structures, according to several studies, asymmetric discontinuities in microwave circuits lead to a mode conversion which corresponds to a transformation of the Electric and Magnetic Fields orientation in the guided structure [5, 6]. This means that, after a discontinuity like a transition between two metal layers, a differential mode excitation may result in the transmission of all the power via the common mode. Thus, mode conversion at interconnect discontinuities needs further investigations to limit these phenomena.

In this communication, we first analyse mode conversion in frequency domain, then we propose some simple design rules limiting these phenomena and we illustrate this technique by several electromagnetic analysis in the frequency domain.

II. MODE CONVERSION DEFINITION

In order to describe the mode conversion, we used an electromagnetic analysis of the interconnect consisting in the determination of the scattering parameters of the guided modes. As showed Fig. 1, interconnect cross-section are inhomogeneous, and according to Maxwell's equation all the

propagating modes are hybrid. So, a full-wave analysis is needed to take account all the effects. Here we used a Vector Finite Elements method (HFSS™ from Ansoft). Each medium of the structure is characterized by a complex permittivity and permeability, so metallic losses and substrate effects are naturally taken account by the finite element method. The 3-D full wave electromagnetic analysis, give us the s -parameters describing the multiple-port structure, but these parameters need to be modified to evidence the mode conversion. We can illustrate this theory on a two-coupled-interconnect structure above a ground plane. In this case, two quasi-TEM modes, i.e. differential and common ones, can propagate. This physical "two-port" structure can be drawn as a virtual four-port structure (Fig. 3) where the two modes are separated. It is worth noting that ports are only conceptual tools, and not physically separated entities.

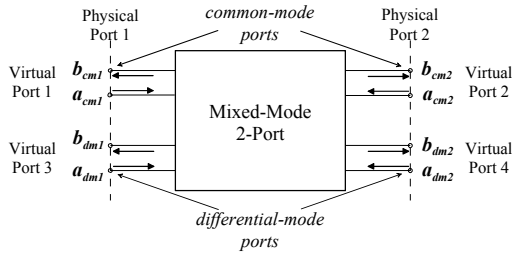


Fig. 3. Conceptual diagram of mixed-mode two-port.

In the conceptual diagram represented in Fig. 3 the letter b indicates the outgoing wave and a , the incoming wave. The subscripts cm and dm denote common mode and differential mode, respectively. For example, let us call b_{cm1} the outgoing common wave on the physical port 1 and a_{dm2} the incoming wave on the physical port 2.

Given a two-coupled interconnect two-port structure, the generalized mixed-mode s -parameters can be describe by:

$$[S] = \begin{bmatrix} S_{com-com} & S_{com-diff} \\ S_{diff-com} & S_{diff-diff} \end{bmatrix} \quad (3)$$

Hereafter, let us call $[S_{com-com}]$ the common s -parameters, $[S_{diff-diff}]$ the differential s -parameters and $[S_{com-diff}]$ and $[S_{diff-com}]$ the mode-conversion or cross-mode s -parameters. The mixed-mode matrix is:

$$[S] = \begin{bmatrix} S_{11com-com} & S_{12com-com} & S_{11com-diff} & S_{12com-diff} \\ S_{21com-com} & S_{22com-com} & S_{21com-diff} & S_{22com-diff} \\ S_{11diff-com} & S_{12diff-com} & S_{11diff-diff} & S_{12diff-diff} \\ S_{21diff-com} & S_{22diff-com} & S_{21diff-diff} & S_{22diff-diff} \end{bmatrix} \quad (4)$$

Where $S_{12diff-com}$ relates the outgoing wave b_{dm1} to the incoming wave a_{cm2} . This study can be easily applied to a 2-port structure where n modes can propagate.

To illustrate this approach, we apply this theory to a geometry of a metal layer transition on two coupled interconnects (Fig. 4). If the path difference d is small there is

no mode conversion (Fig. 5) but for a path difference more important and for a high frequency, we can notice that the parameter $S_{21comdiff}$ becomes more important than the parameters $S_{21comcom}$ or $S_{21diffdiff}$ (Fig. 6).

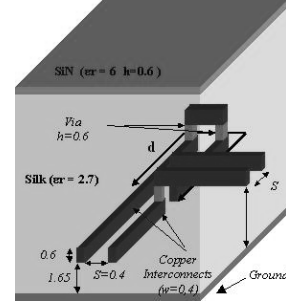


Fig. 4. Geometry of a metal layer transition on two coupled interconnects.

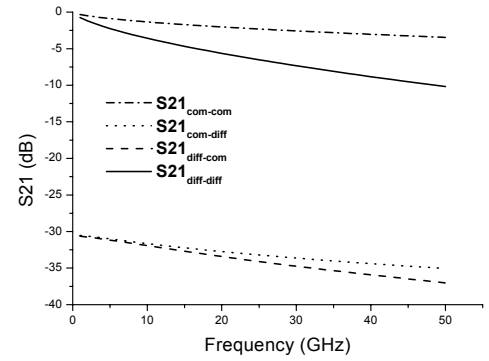


Fig. 5. Transmission mixed-mode s -parameters of structure Fig. 4 with $d=10\mu\text{m}$.

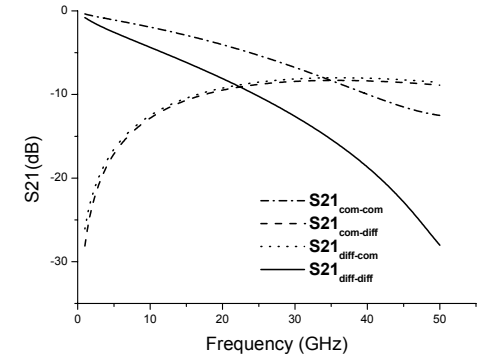


Fig. 6. Transmission mixed-mode s -parameters of structure Fig. 4 with $d=1500\mu\text{m}$.

Mode conversion is also illustrated on Fig. 7 where the Electrical Field configurations upstream and downstream the metal layer transition, are represented for a frequency equal to 35 GHz. An initial differential-mode configuration is clearly transformed to a common-mode one and the return path current is radically modified.

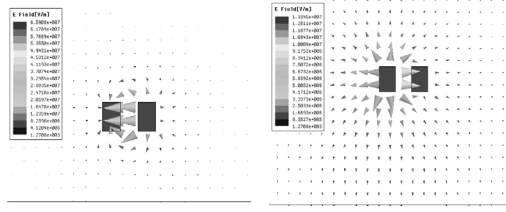


Fig. 7. Electrical Field configuration upstream and downstream the metal layer transition when d is equal to $1500\ \mu\text{m}$, for a frequency equal to 35GHz .

In fact, the conversion mode becomes critical in the frequency range where the path difference d between the outer and inner lines is closed to one-quarter of the associated wave guide wavelength of the wire [3].

III. DESIGN RULES FOR MODE CONVERSION REDUCTION

A) Case of two interconnect lines

Now we attempt to filter the common mode using vias between the ground-line and the bottom ground plane (Fig. 8).

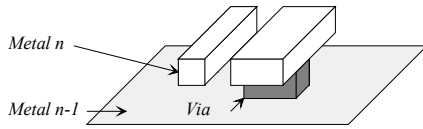


Fig. 8. 3-D view of access structure.

Here, we consider the structure with a path difference d equal to $1500\mu\text{m}$, and then, with an important mode conversion regarding to the previous results (Fig.6, 7). The generalized scattering parameters of this structure are presented on Fig. 9. The common mode is strongly attenuated ($S_{21\text{com-com}}$ lower than minus 10 dB on the band 1-50 GHz) and consequently there is no mode conversion between the differential mode and the common one. Here, insertion of via makes equal the potentials of ground-line and -plane, so only the propagation of the differential mode is favor.

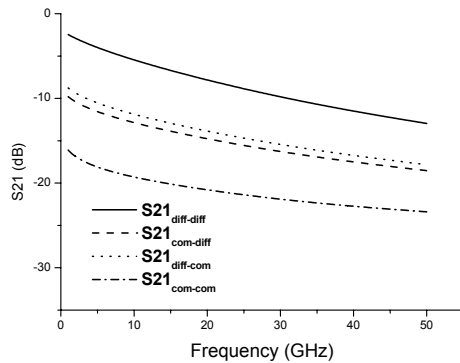


Fig. 9. Transmission mixed-mode s -parameters of structure Fig. 4 with $d=1500\mu\text{m}$ and with vias on the access.

B) Case of three coupled-lines

In this part, we present two design rules to limit the conversion mode on three coupled interconnects (Fig. 10). First, we can apply a microwave technique to remove the even mode on a coplanar line [7]. This method consists to realize bridges between the two external lines and so to filter the even mod. The technique is illustrated on Fig. 11.

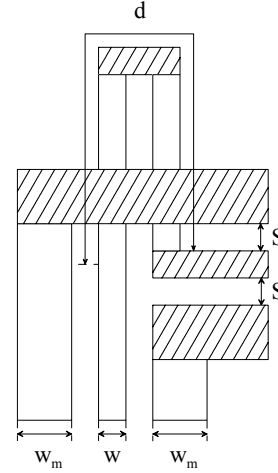


Fig. 10. Geometry of a metal layer transition three coupled interconnects.

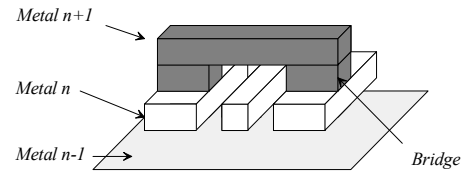


Fig. 11. 3-D view of the access structure.

Figures 12 and 13 present the transmission mixed-mode s -parameters of a three-coupled lines structure respectively without and with bridges in a case of a path difference on the signal line d equal to $1500\ \mu\text{m}$.

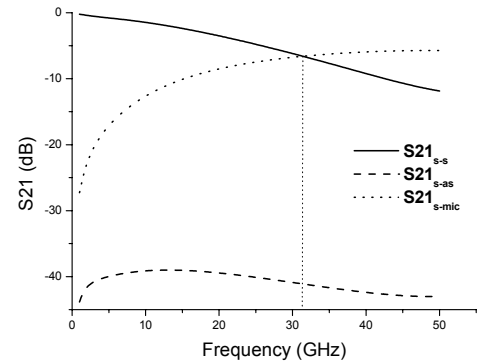


Fig. 12. Transmission mixed-mode s -parameters of a three coupled-lines structure with $d=1500\mu\text{m}$.

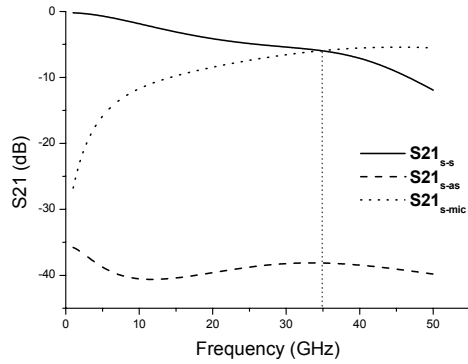


Fig. 13. Transmission mixed-mode s -parameters of a three coupled-lines structure with $d=1500\mu\text{m}$ and with bridge on the access.

In the case of the structure without bridges, mode conversion appears around 30 GHz. With the insertion of bridges, the appearance's frequency of conversion mode between the symmetrical mode and the microstrip one is about 35 GHz. Then, using bridges reduces mode conversion but is not very efficient. In fact this technique implies a filtering of the asymmetrical mode but not of the microstrip one. Nevertheless this approach to reduce mode conversion may be used for the first metal level just up the conducting substrate.

An other way to limit the conversion mode between symmetrical and microstrip mode, is to make via connecting grounded-lines to bottom grounded-plane. We have analyze a three bended coupled interconnect with a patch difference d equal to $1500\mu\text{m}$ and with filtering via holes. The structure is presented Fig. 15 and the results Fig. 14. Like for the case of two coupled lines, the insertion of vias implies identical potentials for the two ground lines and ground plane, so the microstrip mode is practically removed. As the two ground-lines are on the same potential because of the bottom plane connecting then, the asymmetrical mode is also filtered and the transmission s -parameter level of the symmetric mode, *i.e.* S_{21s-s} is elevated by insertion of vias.

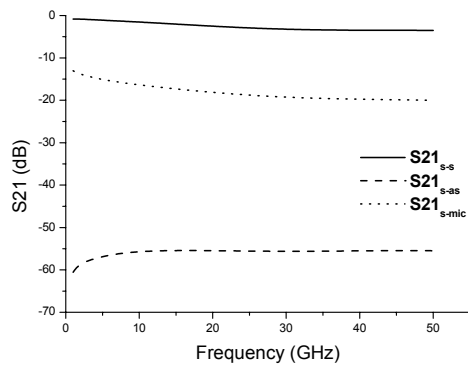


Fig. 14. Transmission mixed-mode s -parameters of a three coupled-lines structure with $d=1500\mu\text{m}$ and with vias on the access.

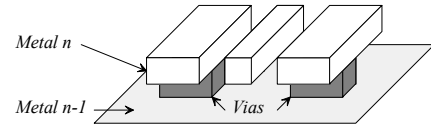


Fig. 15. 3-D view of the access structure.

IV. CONCLUSION

In this communication, we investigated mode conversion at interconnect discontinuities in SOC-AMS circuits. We also introduced some simple rules for cross-mode reduction. The full wave analysis of two and three bended lines showed without modes filtering system, that a patch difference may generate an important cross-mode at frequencies ranging between about 25 and 40 GHz. Then we showed that vias insertion strongly reduced mode conversion. The case of bridges, frequently employed in coplanar technologies, was also studied but this technique not appears to be very efficient to suppress the microstrip mode and thus to limit the conversion mode between symmetrical and microstrip modes. In further studies, the lower layer of investigated structure will not be considered as a perfect ground plane but as a grid to simulate CMOS technologies more accurately.

REFERENCES

- [1] H. Golstein, "Packages go to vertical," *IEEE spectrum*, pp. 46-51, August 2001.
- [2] T. Sakurai, "Superconnect Technology," *IEICE Trans. Electron*, vol. E84-C, no. 12, pp. 1709-1716, December 2001.
- [3] Y. Quéré, T. Le Gouguec, P.M. Martin, and F. Huret "Interconnect mode conversion in High-Speed VLSI Circuits," *IEEE International Symposium on Quality Electronic Design (ISQED)*, San Jose (USA), pp. 265-270, March 2004.
- [4] Y. L. Ismael, and E. G. Friedman, "Effect of inductance on propagation delay repeater insertion in VLSI circuits," *IEEE Trans. on VLSI*, vol. 8, pp. 195-206, April 2000.
- [5] D.E. Bockelman, and W. R. Eisenstadt, "Combined Differential and Common-Mode Scattering Parameters: Theory and Simulation," *IEEE Trans. Microwave Theory & Tech.*, vol. 43, no. 7, pp. 1530-1539, July 1995.
- [6] M.D. Wu, S.M. Deng, R.B. Wu, and P. Hsu, "Full wave characterization of the mode conversion in coplanar waveguide right-angled bend," *IEEE Trans. Microwave Theory & Tech.*, vol. 43, no. 11, pp. 2532-2538, November 1995.
- [7] E. Rius, J.P. Coupez, S. Toutain, C. Person, and P. Legaud, "Theoretical and Experimental Study of Various Types of Compensated Dielectric Bridges for Millimeter-Wave Coplanar Applications," *IEEE Trans. Microwave Theory & Tech.*, vol.48, no. 1, pp. 152-156, January 2000.

Frequency Domain Analysis of Transmission Zeroes on High-Speed Interconnects in the Presence of an Orthogonal Metal Grid Underlayer

Yves Quéré, Thierry Le Gouguec, Pierre-Marie Martin, Denis Le Berre, and Fabrice Huret

Abstract—This paper addresses the topic of high-speed interconnects in high density systems [systems on chip (SoCs), systems in package (SiPs), systems on package (SoPs), and multichip modules (MCMs)]. These microstrip or coplanar lines have, often, an underlayer of orthogonal metal grids liable to affect transmission characteristics. The characterization proposed in this paper relies on *S*-parameter measurements and electromagnetic simulations. The grids under study are of two kinds: grounded (CC) and floating (CO). In both cases, the signal is distorted in the time domain further to the occurrence of transmission zeroes whose position depend mainly on the grid length and, of course, on the grid charge, i.e., CC or CO. In order to easily estimate this position, we developed a simple equivalent circuit model and validated it by measurements and electromagnetic simulations. Then it was used to develop a set of expressions enabling one to analytically pinpoint the location of transmission zeroes in the frequency domain, while remaining valid for any underlayer of orthogonal metal lines or grids.

Index Terms—High-speed interconnects, modeling, resonance, systems.

I. INTRODUCTION

SYSTEMS on chip (SoC), systems in package (SiP), and systems on package (SoP) are currently undergoing a period of sustained development. These systems (analog functions, radio-frequency (RF) applications, and numerical circuits) are embedded on the same chip or package in order to enhance compactness and functionality [1], [2]. The various blocks are interconnected by wires implemented in a complex 3-D medium. Because of the increase in the number of operating frequencies in silicon-based integrated circuits, the behavior of on-chip interconnects is of key importance in overall circuit performance. Transmission line effects need to be taken into account because of the long interconnect line lengths and high frequencies at play [3], [4]. Other sources of concern are the dispersion and loss of interconnect lines [5]. Metal lines with

simple geometrical configurations such as single conductor lines, microstrip lines and coplanar waveguide (CPW) [6]–[8], have been mainly used to characterize and model the effects generated by high-speed interconnect transmission lines.

According to the conventional Manhattan routing practice [9] on-chip grids are created by setting two adjacent metal layers at right angle. As the characteristics of the embedded transmission line are known to be significantly affected by the meshes [10]–[12], the characterization and modeling of the impact of orthogonal grids on the transmission characteristics of interconnect lines is paramount.

This paper deals with investigations about the propagation across microstrip or coplanar-like wires placed on the higher level of the interconnect network also referred to as “global level” and above an orthogonal metal grid. Section II presents the structures under study (microstrip and coplanar lines situated above a metal grid), the results of their measurements, and a full-wave electromagnetic analysis. The occurrence of transmission zeroes, which means that the S_{21} parameter is null and that no signal can propagate from port 1 to port 2 drove us to propose, in Section III, a simple circuit model in order to predict the value of the “resonant frequency.” This model is validated by comparison with measurement results and full-wave electromagnetic analysis. We also propose analytical expressions allowing one to predict at which frequencies the transmission zeroes will occur. Finally, in the last section, we discuss the influence of orthogonal metal grids on signal propagation in SoC or SoP technology.

II. MEASUREMENTS AND ELECTROMAGNETIC ANALYSIS

Fig. 1 shows the microstrip and coplanar structures under study with, respectively, grounded or floating grids. The lines were implemented by using the multilayer technology available within our laboratory. The line dimensions and characteristics are close to those in SoP and Multi-chip Module (MCM) technologies. Let us consider, hereafter, a 1.5-mm-long line.

About the microstrip structure, the lines of width $W = 30 \mu\text{m}$ are placed over a FR4-epoxy substrate (thickness: $H = 60 \mu\text{m}$, permittivity: $\epsilon_R = 4.3$, and loss tangent: $\text{tg}(\delta) = 0.02$). The grids are located in the middle of the substrate whose lower part is a grounded plane. We considered several grid density values denoted as follows: low density ($W_G = 30 \mu\text{m}$, $S_G = 110 \mu\text{m}$) medium density ($W_G = 30 \mu\text{m}$, $S_G = 50 \mu\text{m}$) and high density ($W_G = 90 \mu\text{m}$, $S_G = 40 \mu\text{m}$).

The coplanar structures had no grounded plane, but the FR4-epoxy substrate was supported by a holder in alumina

Manuscript received September 29, 2007; revised April 25, 2008. Current version published November 28, 2008. This work was recommended for publication by Associate Editor F. Canavero upon evaluation of the reviewers comments.

The authors are with the Department of Electronics, LabSTICC, CS93837 Brest Cedex 3, France (e-mail: yves.queré@univ-brest.fr; thierry.legouguec@univ-brest.fr; pierre-marie.martin@univ-brest.fr; denis.le-berre@univ-brest.fr; fabrice.huret@univ-brest.fr).

Color versions of one or more of the figures in this paper are available at <http://ieeexplore.ieee.org>.

Digital Object Identifier 10.1109/TADVP.2008.2005843

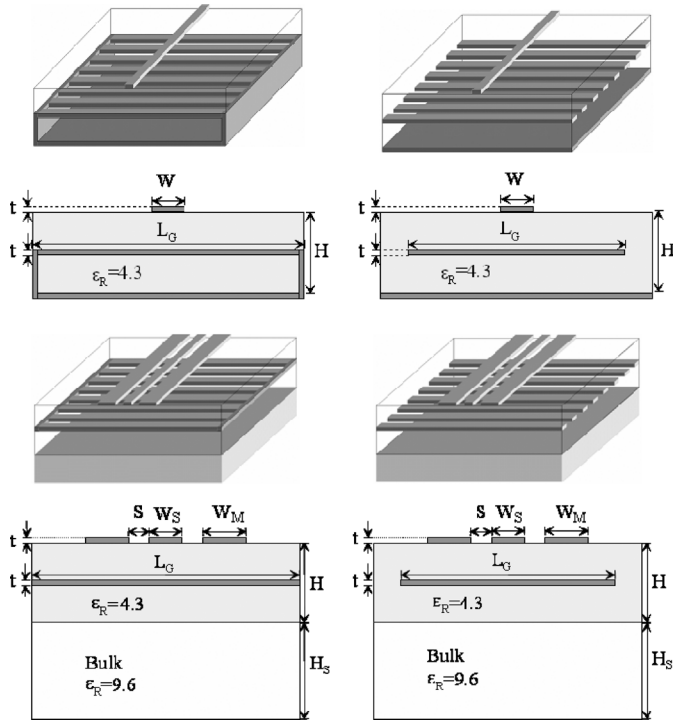


Fig. 1. Schematics of the implemented microstrip and coplanar structures under test.

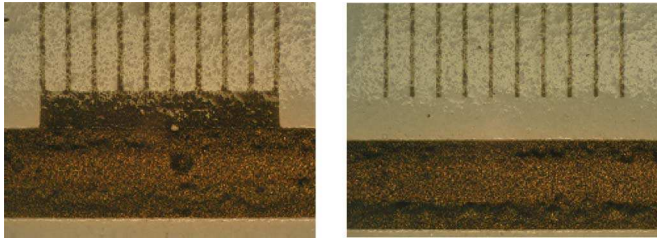


Fig. 2. Pictures of the implemented microstrip and coplanar test structures. Left: Grounded grid. Right: Floating grid.

($H_S = 254 \mu\text{m}$, $\epsilon_R = 9.6$ and $\text{tg}(\delta) = 0.001$). The CPW line dimensions are ground width $W_M = 270 \mu\text{m}$, spacing between the ground and central conductor $S = 70 \mu\text{m}$, and central conductor width $W_S = 30 \mu\text{m}$. The grid characteristics are alike in both types of structures.

The thickness of metallization is $t = 4 \mu\text{m}$, and usually, L_G refers to the grid length (Fig. 2).

Several microstrip or CPW lines with no grid were also implemented on the same plates as the structures under test to constitute references. To permit probe measurements, coplanar access points are available on every line. The measurements were made with a TEKTRONIC network analyzer over the 1–50 GHz band after “TRL” [thru reflect line (1.5 mm)] calibration.

Figs. 3 and 4 compare the results of the electromagnetic analysis performed with a fullwave finite element (FE) code (Ansoft HFSS) and measurements for the S -parameters of the microstrip structure equipped with either a grounded grid or a floating one, respectively. Figs. 5 and 6 deal with the coplanar line under the same conditions of simulation and measurement.

One should note the good match between measurement and HFSS results; the slight differences likely come from uncertainties in the realization process. This finding highlights the

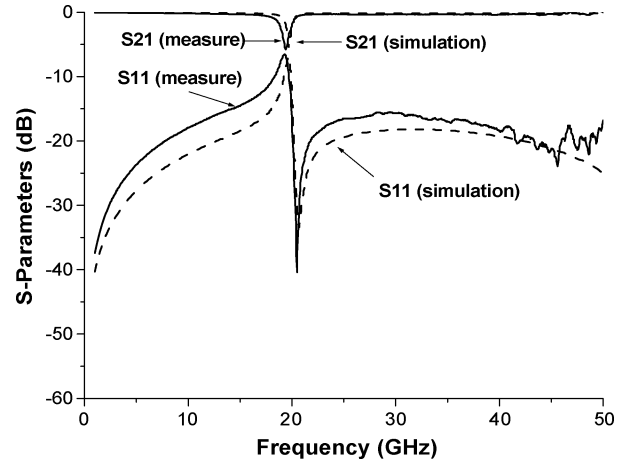


Fig. 3. Microstrip line with grounded grid ($W_G = 30 \mu\text{m}$, $S_G = 50 \mu\text{m}$, $L_G = 3285 \mu\text{m}$): comparison of S -parameter measurements against FE simulation data.

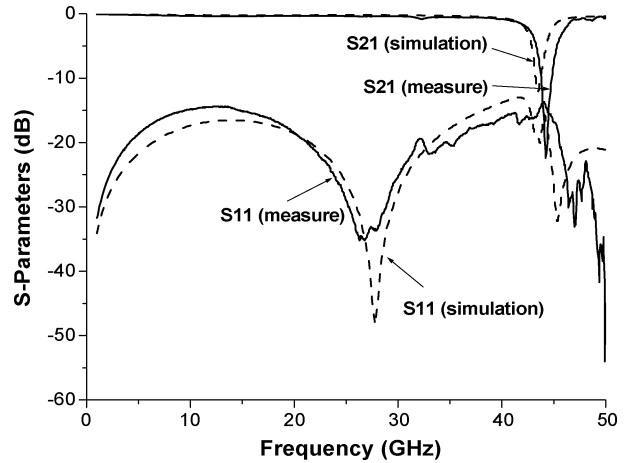


Fig. 4. Microstrip line with floating grid ($W_G = 30 \mu\text{m}$, $S_G = 50 \mu\text{m}$, $L_G = 3285 \mu\text{m}$): comparison of S -parameter measurements against FE simulation data.

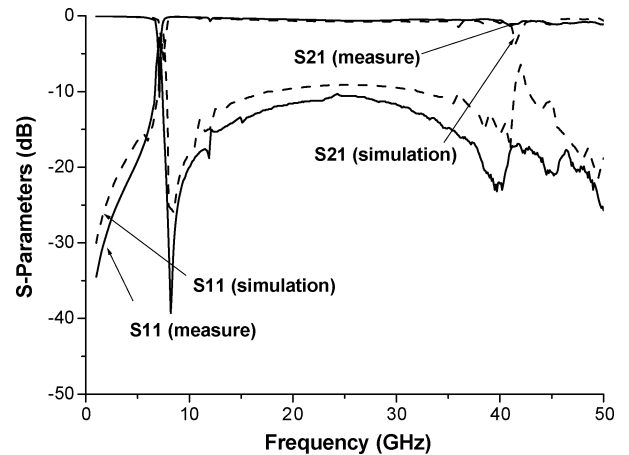


Fig. 5. Coplanar line with grounded grid ($W_G = 30 \mu\text{m}$, $S_G = 50 \mu\text{m}$, $L_G = 3285 \mu\text{m}$): comparison of S -parameter measurements against FE simulation data.

relevance of using this full-wave electromagnetic simulator in investigations about other structures and/or developments of simple and efficient models of lines with an orthogonal metal grid underlayer.

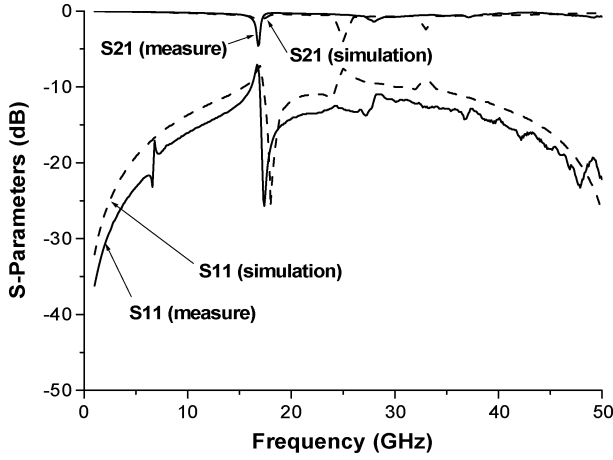


Fig. 6. Coplanar line with floating grid. ($W_G = 30 \mu\text{m}$, $S_G = 50 \mu\text{m}$, $L_G = 3285 \mu\text{m}$): comparison of S -parameter measurements against FE simulation data.

TABLE I
MEASURED FREQUENCIES WHICH TRANSMISSION ZEROES APPEARS

	MCG	MFG	CCG	CFG
Low Density	20.36	44.61	8.04	17.66
Medium Density	19.44	44.37	7.43	17.11
Large Density	19.44	44.30	7.25	16.86

Frequencies are given in GHz. *MCG* denotes Microstrip Connected Grid, *MFG* = Microstrip Floating Grid, *CCG* = Coplanar Connected Grid and *CFG* = Coplanar Floating Grid.

In every structure under test, it is worth noting the occurrence of a zero at a certain frequency for the S_{21} -parameter (transmission parameter). Table I shows that these transmission zeroes are not very sensitive to change in grid density; the nature of the line type (microstrip or coplanar), the grid line length, and grid line end are more influential parameters. The loading of the lines by their characteristic impedances explains the lack of longitudinal resonance in both measurements and electromagnetic simulations: reflection on the access cannot take place. The transmission zeroes are then only due to the presence of the grid. As they are detrimental to the signal propagation, it is worth developing models enabling the prediction of such transmission zeroes.

In order to highlight the impact of such transmission zeroes on numerical signals, we carried out a time domain simulation on using the S -parameter values obtained by measurement on the coplanar line with a connected grid underlayer. Fig. 7 illustrates the simulation principle, whereas Fig. 8 compares the measured S_{21} -parameter and the input signal spectrum.

Fig. 9 presents the results of the time-domain simulation of the coplanar structure with and without the grid underlayer. There is no doubt that such a very marked deformation of the output signal will be very penalizing in a digital circuit.

According to Table I data, the location of the transmission zeroes would be dependent upon the grid length (L_G). This drove us to plot in Fig. 10 the values of the resonant frequencies issued from electromagnetic full-wave simulations (An-

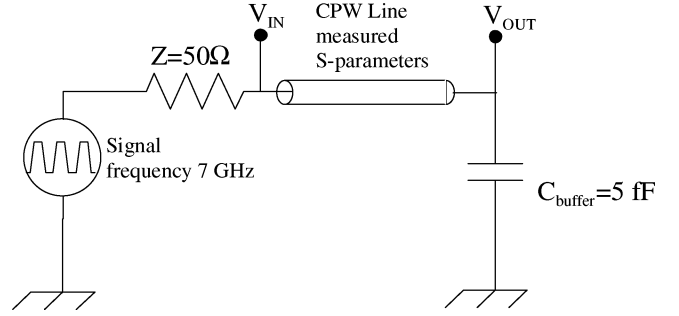


Fig. 7. Principle of time-domain simulation.

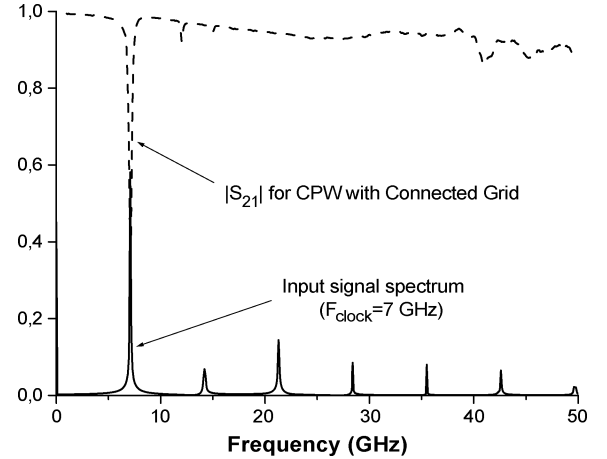


Fig. 8. $|S_{21}|$ of CPW with connected grid and input signal spectrum.

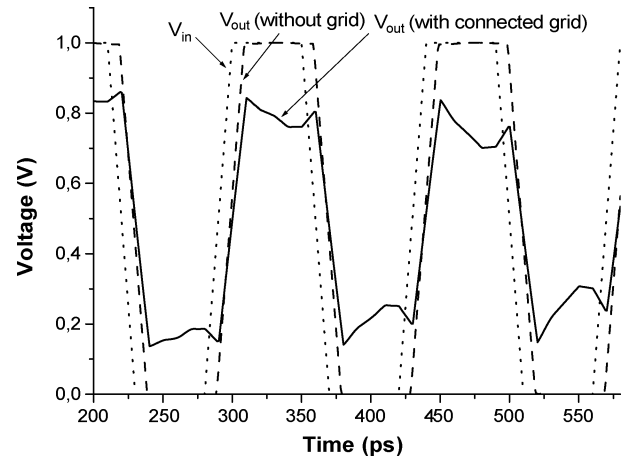


Fig. 9. Time domain results for the coplanar line with and without the grid underlayer.

soft HFSS) versus L_G for the microstrip line with either the grounded grid or the floating one: with the grounded grid, the transmission zeroes are set at lower frequencies than with the floating grid.

III. MODELING AND ANALYSIS

At this stage it sounded to us worth develop a simple circuit model describing the behavior of lines over a metal grid and able to predict resonant frequencies. As grids are homogenous, it can be done on focusing, at first, on the case-study of a single one elementary cell [12].

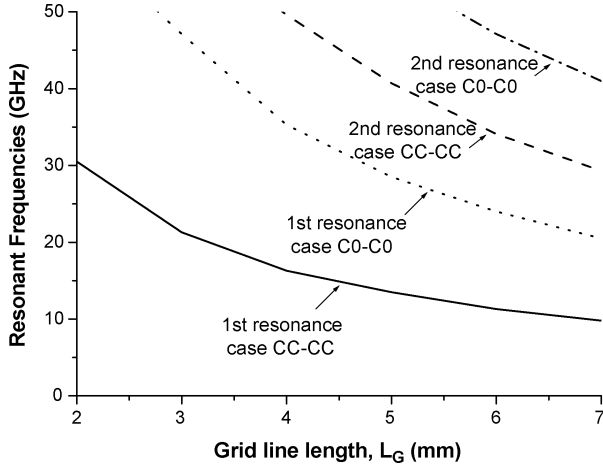


Fig. 10. Resonant frequencies versus grid length for the microstrip line with either a CC or a CO.

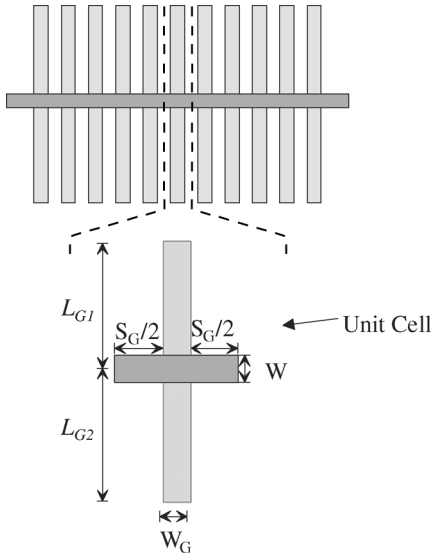


Fig. 11. Definition of a unit cell for microstrip with underlayer orthogonal metal grid.

A. Microstrip Modeling

Fig. 11 illustrates the concept of the basic cell for microstrip and coplanar structures. A microstrip unit cell can be modeled by a general equivalent circuit with ideal transmission lines and lumped passive capacitance. Let be a line of length $L = S_G$ with mid coupling to the grid line through a capacitance C_C .

On condition that two impedances, Z_{CH1} and Z_{CH2} , form the grid line ends, $Z_{CHi} \approx 0$ (connected grid) and $Z_{CHi} \approx \infty$ (floating grid). As the lengths of grid line on either side of the upper microstrip line can be different, let us denote them by L_{G1} and L_{G2} . Fig. 12 presents this general unit microstrip cell model.

In Fig. 12, Z_C denotes the characteristic impedance of the microstrip line with no grid, and β is the propagation factor; Z_G and β_G are, respectively, the characteristic impedance and the propagation factor of the grid line. All of these parameters can

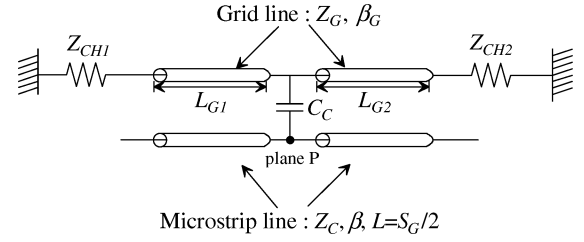


Fig. 12. Microstrip unit cell model.

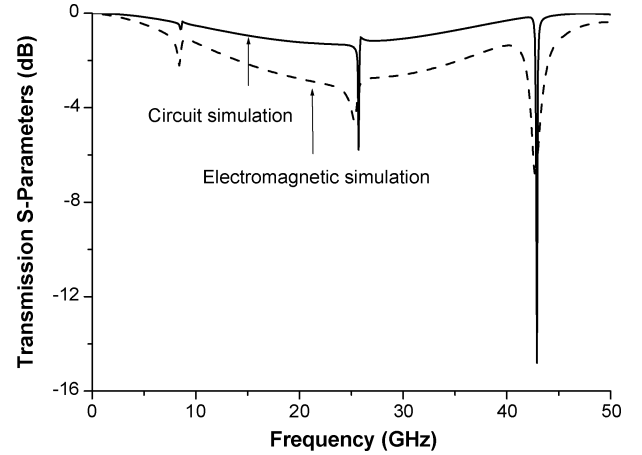


Fig. 13. Comparison between electromagnetic and circuit simulations in the case of a grid grounded on one side and floating on the other side ($W_G = 80 \mu\text{m}$, $S_G = 70 \mu\text{m}$, $L_G = 3500 \mu\text{m}$).

be easily determined. The capacitance value C_C can be easily computed from the plane capacitance formula

$$C_C = \epsilon_0 \epsilon_R \frac{W W_G}{H/2} \quad (1)$$

where W and W_G , respectively, denote the width of the upper microstrip line and that of the grid line; H is the substrate thickness, ϵ_R is the relative permittivity, and ϵ_0 is the void permittivity. In this application, the simplified model proposed in (1) is sufficiently precise to find the frequency involving transmission zeroes. Other models of capacitance can be used to find more accurate results [13].

Fig. 13 compares the HFSS results with those obtained by circuit simulation carried out on using the previous unit cell model of a microstrip line over a metal grid grounded on one side and floating on the other one. The grid dimensions are $W_G = 80 \mu\text{m}$, $S_G = 70 \mu\text{m}$, and the length $L_G = 3500 \mu\text{m}$. One should note 1) the good match between the resonant frequencies found by both approaches, and 2) the levels of the S_{21} parameters are also comparable. As the focus of our investigations was only the resonant frequencies, we did not try to otherwise improve this cell model.

B. Computation of the Microstrip Resonant Frequency

The use of the simplified model enables us to determine the resonant frequencies which involve a transmission zero.

The impedance Z_P seen by the microstrip line in the plane P (see Fig. 12) can usually be expressed as

$$Z_P = \frac{1}{jC_{Cw}} + \frac{Z_{GC1} \cdot Z_{GC2}}{Z_{G1} + Z_{G2}} \quad (2)$$

where Z_{GC1} and Z_{GC2} are, respectively, the left and right impedances transferred by the grid line to the same point as the capacitance coupling C_C . These impedances are given by

$$Z_{GCi} = Z_G \frac{Z_{CH(i)} + jZ_G \tan(\beta_G L_{G(i)})}{Z_G + jZ_{CH(i)} \tan(\beta_G L_{G(i)})} \quad (3)$$

where Z_G and β_G are, respectively, the characteristic impedance and the propagation constant of the grid line, $Z_{CH(i)}$ denotes the impedances on the grid line ends [14] ($Z_{CHi} \approx 0$ for a connected grid and $Z_{CHi} \approx \infty$ for a floating one), and $L_{G(i)}$ is the length of the left or right part of the grid line.

If the microstrip line is short-circuited in the plane P , a transmission zero will occur. Consequently, the frequencies at which transmission zeros appear are the solutions to

$$Z_P = 0. \quad (4)$$

When both sides of the grid are connected to the ground, the two $Z_{CH(i)}$ impedances are negligible ($Z_{CH(i)} \approx 0$), and thus the expression of the Z_P impedance becomes

$$Z_P = \frac{1}{jC_{Cw}} + jZ_G \frac{\tan(\beta_G L_{G1}) \tan(\beta_{Grid} L_{G2})}{\tan(\beta_G L_{G1}) + \tan(\beta_G L_{G2})}. \quad (5)$$

In the case of the floating grid, the two load impedances tend to infinity ($Z_{CH(i)} \approx \infty$) and then the Z_P impedance can be written as

$$Z_P = \frac{1}{jC_{Cw}} - jZ_G \frac{1}{\tan(\beta_G L_{G1}) + \tan(\beta_G L_{G2})}. \quad (6)$$

In the classical case of a grid grounded on one side and floating on the other, the impedance in the plane P is

$$Z_P = \frac{1}{jC_{Cw}} + jZ_G \frac{\tan(\beta_G L_{G1})}{1 - \tan(\beta_G L_{G1}) \cdot \tan(\beta_G L_{G2})}. \quad (7)$$

With the microstrip line, solving (4) allows one to easily predict the frequency relative to the first transmission zero whatever the type of grid ends (CC-CC, CO-CO, and CO-CC) and for different grid lengths. This case study is illustrated by Fig. 14.

The worst case scenario corresponding to a transmission zero at lower frequency takes place when the grid is unsymmetrically loaded. The highest resonant frequencies are characteristic of the floating grid.

C. CPW With Underlayer Grid Modeling

Fig. 15 defines the concept of unit cell in the case of a coplanar line with an underlayer metal grid. The proposed model for this unit cell (Fig. 16) is slightly different from the microstrip one. Two inductances L_{ind} have been introduced to simulate the part of the grid without ground plane above; its lengths are denoted L_{GO1} and L_{GO2} , in general case.

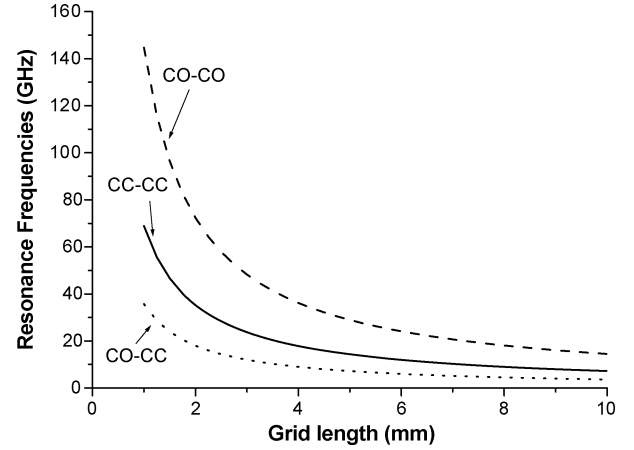


Fig. 14. Resonant frequencies versus grid length (microstrip line).

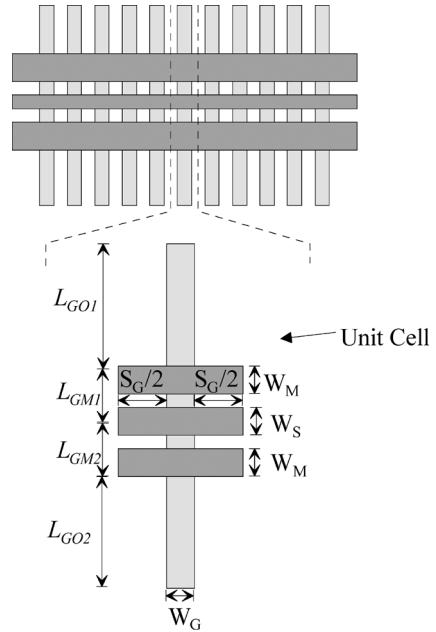


Fig. 15. Definition of a unit cell for the coplanar line with an orthogonal metal grid as underlayer.

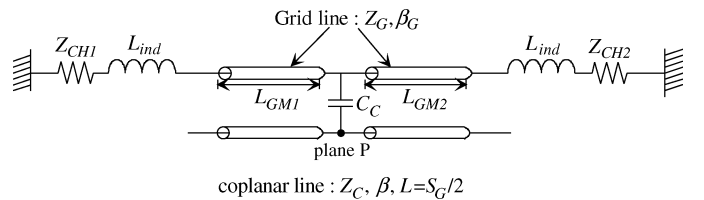


Fig. 16. Model of a coplanar unit cell.

In Fig. 16, L_{GMi} represents the length of the grid under the ground of the upper CPW line, Z_{CH1} and Z_{CH2} are the terminal impedance of the grid ($Z_{CHi} \approx \infty$ for floating grid, $Z_{CHi} \approx 0$ for grounded grid). The coupling capacitance C_C can be determined, in a first approach, by (1) considering the width of the CPW central conductor and the grid line width.

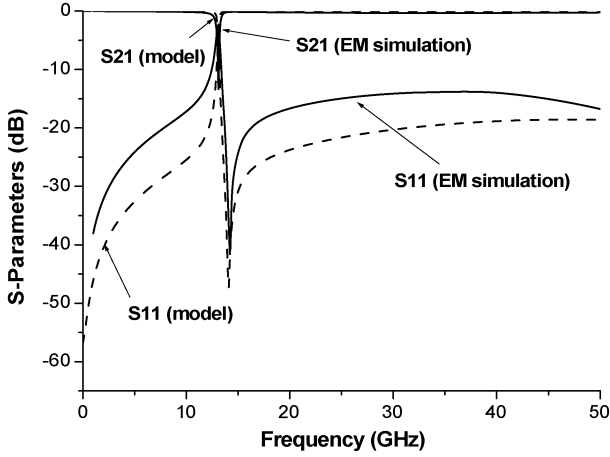


Fig. 17. Coplanar line with grounded grid ($W_M = 270 \mu\text{m}$, $S = 70 \mu\text{m}$, $W_S = 30 \mu\text{m}$, $W_G = 90 \mu\text{m}$, $S_G = 40 \mu\text{m}$, and $L_G = 2000 \mu\text{m}$): comparison of S -parameters from HFSS simulation and circuit model simulation.

The inductances L_{ind} , introduced in the circuit model are proportional to the length L_{GOi} of the grid without ground plane, can be deduced from the following empirical relation:

$$L_{\text{ind}}(nH) = k_1 L_{GOi} + k_2 \quad (8)$$

where L_{GOi} is the length of grid without ground above (in micrometer), k_1 is a grid line width-dependent coefficient, and k_2 is the inductance corresponding to the end effects. The inductance value is then expressed in nanohenry (nH).

Fig. 17 compares the values of the S -parameters of a coplanar line over a grid obtained by HFSS simulation with those issued from the circuit model. The conditions used for running simulations were coplanar line with a ground plane width $W_M = 270 \mu\text{m}$, spacing between the ground plane and the central conductor $S = 70 \mu\text{m}$, central conductor width $W_S = 30 \mu\text{m}$ and an overall length of $1500 \mu\text{m}$. The grid consisted of 14 grid lines of width $W_G = 30 \mu\text{m}$ and spacing was $S_G = 50 \mu\text{m}$. Under these conditions, the inductance and a coupling capacitance were found to be $L_{\text{ind}} = 26.3 \text{ nH}$ $C_c = 1.2 \text{ fF}$, respectively.

The good agreement found between both approaches, provides evidence of the model ability to predict at which frequencies transmission zeroes will appear.

As the frequency at which a zero will appear is strongly dependent upon the width of the ground plane of the coplanar line, we studied by HFSS full-wave electromagnetic simulations a coplanar line with a large grounded plane and a connected orthogonal metal grid. Fig. 18 shows the frequency shift of the transmission zeroes towards the highest frequencies when the CPW ground planes are infinite. This comes from the higher value of the inductance of the grid part with no ground above compared to the line inductive effect.

IV. DISCUSSION

In order to assess the risk of occurrence of transmission zeroes we studied a microstrip interconnect with an orthogonal

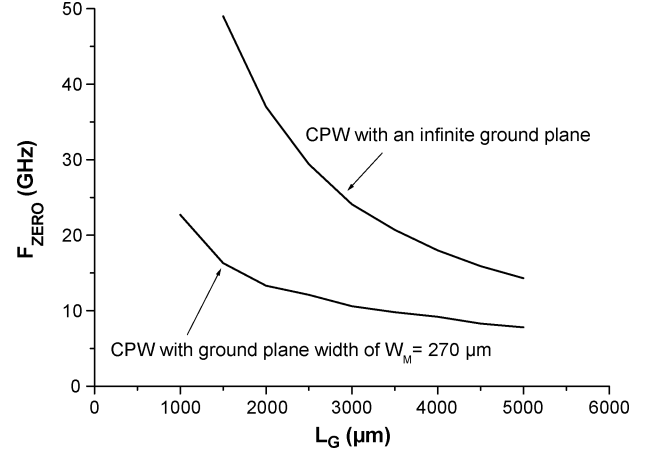


Fig. 18. Comparison of the frequencies involving zeroes, in the case of connected grid ($W_G = 90 \mu\text{m}$, $S_G = 40 \mu\text{m}$), when the coplanar line ($S = 70 \mu\text{m}$, $W_S = 30 \mu\text{m}$) ground plane width of $W_M = 270 \mu\text{m}$ or an infinite one.

TABLE II
CHARACTERISTICS OF THE TWO LINES UNDER STUDY

	SoC circuit	SoP circuit
Line width (μm)	3.8	40
Grid width (μm)	3.8	40
Interlevel metal insulator Thickness (μm)	1	10
Interlevel metal insulator Permittivity ϵ_R	4	4
Microstrip line characteristic impedance (Ω)	50	50
Grid line characteristic impedance (Ω)	31.5	32
Estimated coupling capacitance C_c (fF) (Eq 1)	0.51	5.66

metal grid underlayer in a SoC environment and in a SoP one. The two lines were such that the characteristic impedances were equal to 50Ω . Table II gives the dimensions of the two lines under study. In both cases the grid length was $L_G = 4000 \mu\text{m}$, and the coupling capacitance C_c was determined from relation (1). Because of the smaller dimensions of the SoC circuit its coupling capacitance is about ten times lower than that of the SoP circuit [15]–[17]. All of the other parameters are similar (characteristic impedance of the microstrip line, characteristic impedance of the grid line, etc.).

With the model presented in Fig. 12, we simulated a single unit cell of this two interconnect in the worth configuration of grid charge CC–CO. We present Fig. 19 the transmission parameters of these structures.

In both cases, the transmission zeroes appear at the same frequencies because of the similarity between the grid lengths. But their magnitudes are very different (two different scales) because of the smaller coupling capacitance in the SoC circuit compared to the SoP one. There is no doubt that the level of zeroes would be higher on condition to consider more unit cells.

Further to this simple study, transmission zeroes are expected to be a source of concern when SoP, SiP, and MCM technologies are used. In the case of VLSI, or more generally in the case of

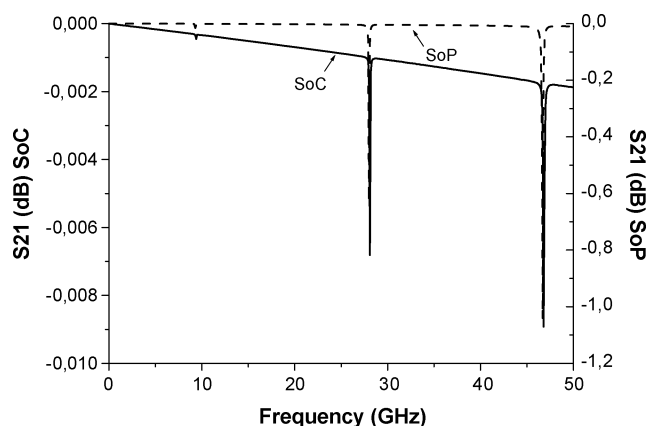


Fig. 19. Transmission parameters for one unit cell of microstrip line over a grid line in SoC and SoP environments.

SoC technology, the coupling between two adjacent levels of metal will be too small to hamper the propagation.

One should note that line losses were neglected in the models under study because they are known to affect the magnitude of S -parameters, but not the frequency of transmission zeroes.

V. CONCLUSION

In this study, we highlighted the occurrence of transmission zeroes for lines situated above an orthogonal metal grid. As these transmission zeroes can strongly hamper signal propagation, we developed a simple circuit model to predict the frequencies in relation with these zeroes. This simple model based on a circuit approach proved to be of high interest for MCM, SoP, or SiP circuit designers. Then, this model was translated into equations in order to allow one to quickly analytically compute the critical lengths of orthogonal metal grid while avoiding simulations. At last, we showed that the impact by the grid on the occurrence of transmission zeros is more critical in MCM, SoP, and SiP technologies than in VLSI and SoC ones because of the larger line widths.

REFERENCES

- [1] R. R. Tummala, "SOP: What is it and why? A new microsystem-integration technology Paradigm-Moore's law for system integration of miniaturized convergent systems of the next decade," *IEEE Trans. Adv. Packag.*, vol. 27, no. 2, pp. 245–249, May 2004.
- [2] H. P. Hofstee, "Future microprocessors and off-chip SOP interconnect," *IEEE Trans. Adv. Packag.*, vol. 27, no. 2, pp. 301–303, May 2004.
- [3] A. Deutsch *et al.*, "Effect of noise on timing or data-pattern dependant delay variation when transmission-lines effects are taken into account for on-chip wiring," in *Proc. 11th IEEE Workshop Signal Propagation Interconnects (SPI)*, Genova, Italy, May 13–16, 2007, pp. 7–10.
- [4] D. Goren, S. Shlafman, and B. Sheinman, "Silicon-chip single and coupled coplanar-transmission line measurements and model verification up to 50 GHz," in *Proc. 11th IEEE Workshop Signal Propagation Interconnects (SPI)*, Genova, Italy, May 13–16, 2007, pp. 21–24.
- [5] A. Deutsch *et al.*, "When are transmission line effects important for on-chip interconnections," *IEEE Trans. Microw. Theory Tech.*, vol. 45, no. 10, pp. 1836–1846, Oct. 1997.
- [6] P. Bhartia and P. Pramanick, "A new microstrip dispersion model," *IEEE Trans. Microw. Theory Tech.*, vol. MTT-32, pp. 1379–1384, Oct. 1984.
- [7] H. Hasegawa and M. Furukawa, "Properties of microstrip line on Si-SiO₂ systems," *IEEE Trans. Microw. Theory Tech.*, vol. MTT-19, pp. 869–881, Nov. 1971.

- [8] J. Leinhos and U. Arz, "Effect of uncertainties in the cross-sectional parameters on the wideband electrical properties of coplanar waveguides," in *Proc. 11th IEEE Workshop Signal Propagation Interconnects (SPI)*, Genova, Italy, May 13–16, 2007, pp. 35–38.
- [9] J. Rabaey, *Digital Integrated Circuits: A Design Perspective*. Englewood Cliffs, NJ: Prentice-Hall, 1996.
- [10] P. Wang and E. Chih-Chuan Kan, "High-speed interconnects with underlayer orthogonal metal grids," *IEEE Trans. Adv. Packag.*, vol. 27, no. 3, pp. 497–507, Aug. 2004.
- [11] Y. Quéré *et al.*, "High-frequency effects of orthogonal interconnect layers on inductance in high-speed VLSI circuits," in *Proc. 11th IEEE Workshop Signal Propagation Interconnects (SPI)*, Berlin-Mitte, Germany, May 9–12, 2006, pp. 253–256.
- [12] R. D. Lutz, V. K. Tripathi, and A. Weisshaar, "Enhanced transmission characteristics of on-chip interconnects with orthogonal gridded shield," *IEEE Trans. Adv. Packag.*, vol. 24, no. 3, pp. 288–293, Aug. 2001.
- [13] S.-C. Wong *et al.*, "An empirical three-dimensional crossover capacitance model for multilevel interconnect VLSI circuits," *IEEE Trans. Semicond. Manuf.*, vol. 13, no. 2, pp. 219–227, May 2000.
- [14] K. C. Gupta, R. Garg, I. Bahl, and P. Bhartia, *Microstrip Lines and Slotlines*, 2nd ed. Norwood, MA: Artech House, 1996.
- [15] International Roadmap for Semiconductors (ITRS) 2005 [Online]. Available: <http://www.public.itrs.net>
- [16] R. V. Pucha *et al.*, "System-level reliability assessment of mixed-signal convergent microsystems," *IEEE Trans. Adv. Packag.*, vol. 27, no. 2, pp. 438–452, May 2004.
- [17] M. Swaminathan, J. Kim, I. Novak, and J. P. Libous, "Power distribution networks for system-on-package: Status and challenges," *IEEE Trans. Adv. Packag.*, vol. 27, no. 2, pp. 286–300, May 2004.



Yves Quéré was born in Lannion, France, on December 26, 1980. He received the M.S. degree in electronics and the Ph.D. degree in electrical engineering from the University of Brest, Brest, France, in 2003 and 2006, respectively.

In 2007, he was appointed Associate Professor at the University of Brest, and is currently with the Laboratory of Electronics (Lab-STICC), which is affiliated with the French National Science Research Center (CNRS). His area of research interest in modeling, high-frequency characterization and signal integrity

verification concerns IC interconnects and RF/microwaves circuits.



Thierry Le Gougec was born in Vannes, France, in 1966. He received the M.S. degree in electronics and the Ph.D. degree in electrical engineering from the University of Brest, Brest, France, in 1988 and 1994, respectively.

He is Assistant Professor at the University of Brest and he conducts research at the Laboratory Lab-STICC which is affiliated with the French National Science Research Center (CNRS). He is author or coauthor of more than 20 papers published in reviewed journal or presented at international

conferences. His research interest concern study by electromagnetic analysis of the effects of high frequencies on interconnects signal integrity and the definition of new interconnect concept.



Pierre-Marie Martin was born in Pabu, France, in 1965. He received the M.S. degree in electronics and the Ph.D. degree in electrical engineering from the University of Brest, Brest, France, in 1988 and 1993, respectively.

In 1994, he was appointed Associate Professor at the University of Brest, and is currently with the Laboratory of Electronics (Lab-STICC), which is affiliated with the French National Science Research Center (CNRS). He has authored or coauthored over 30 technical journal and conference papers. His research interests include the areas of RF/microwaves circuits and interconnects.



Denis Le Berre was born in France, in 1968. He received the Ph.D. degree in electronics from the University of Brest, Brest, France, in 1997.

Since 1997 he has been an Associate Professor at the University of Brest, where he carries out research at the Laboratory of Electronics (Lab-STICC). Initially his activities concern optical devices and lightwave systems modelling, particularly for the design of microwave circuit command of optoelectronic components. For two years, his research interests have also included the modeling

of integrated systems taking into account the complexity and miniaturization of integrated circuits.



Fabrice Huret received the Ph.D. degree in electronics from the University of Lille, Villeneuve d'Ascq, France, in 1991.

In 1992, he became an Assistant Professor with the Electromagnetic and Circuits Group, Institut d'Electronique de Microélectronique et de Nanotechnologie, University of Lille. In 2000, he joined the University of Bretagne Occidentale as a Professor. He is involved in the modelization of ULSI interconnects and design and CEM of SoC and SoP.

His research activities also concern new substrate materials and their effects on microwave circuits, and microwave circuits for new telecommunication systems.

Wireless Interconnects by using Printed Antennas for Inter-Chip Communications in PCB Context

Pierre Marie MARTIN, Thierry LE GOUGUEC, Najib MAHDI

Université Européenne de Bretagne FRANCE

Université de Bretagne Occidentale, UMR 6285, Lab-STICC, 29238 Brest Cedex 3, FRANCE

Pierre-Marie.Martin@univ-brest.fr

Abstract—This paper presents an implementation study of a wireless communication network in Printed Circuit Board (PCB) context. First, we point out the needs and the constraints in term of communication for a Wireless Interconnect Network-on-Board (WiNoB). Then, we present the electrical characteristics of the chosen dipole and “Vivaldi” antennas for the achievement of a 10 GHz demonstrator. Finally, using measurements and EM simulations, we evaluate the transmission between two antennas on a PCB substrate and we mainly present the results with Vivaldi antennas. We also study the effect on the transmission of various obstacles, as integrated components, lines, grids....

Keywords— *Wireless Network on Board, interconnects, dipole antenna, Vivaldi antenna, PCB technology, transmission.*

I. INTRODUCTION

The development of applications and functions to be performed by an electronic circuit (smart phones and digital tablets are excellent examples of this current evolution) has led to a significant increase in the number of connections and interconnects between components and their impact in terms of area, signal integrity, bit rate, consumption, reconfigurability...

To overcome the negative effects of conventional metal interconnects, several circuit architectures have been developed over the past two decades such as SoC (System on Chip), SiP (System in Package), SoP (System on Package), PiP (Package in Package)...

On the other hand, several studies on RF interconnects have also been undertaken [1][2] in recent years. More recently, the concept of Network on Chip (NoC) has emerged. This network approach allows more reliable connections between circuits. The "Wireless Interconnect NoC" concept is now considered [3], and we propose to adapt it to the case of printed circuit board using radio links between integrated circuits. In Fig. 1, we present a schematic view illustrating the comparison between wired and "Wireless" approaches of a network allowing communication between various integrated circuits on the same PCB. For example, circuits IC1 to IC4 would be able to communicate with each other without using wired connections. The use of multiple access techniques as FDMA (frequency division multiple access) or CDMA (code division multiple access) associated with UWB (ultra wide band) communications are needed and implies large bandwidths antennas and transceivers [4].

In this paper, we focus specifically on the expected levels of transmission between two antennas mounted on a PCB card. We define the radiation characteristics of the antennas which would have to be verified for use in a network communication on PCB. We propose the analysis of dipole and Vivaldi candidate antennas to achieve these wireless networks on electronic printed cards. In order to design a first demonstrator, we have developed printed dipole and Vivaldi antennas in a low-cost technology at a 10 GHz frequency.

Finally, we present the first results of EM simulations and measurements of the transmission between two antennas with or without the presence of obstacles as integrated circuits or metal strips lines.

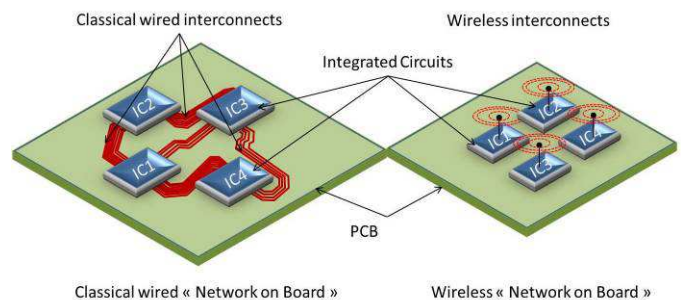


Fig. 1. Architectures comparing a Classic Network on Board and a Wireless Network on Board (WiNoB).

II. DIPOLE AND VIVALDI ANTENNAS CHARACTERISTICS

In order to meet the requirements of a WiNoB system, the antennas must conform to the following constraints: (i) have a large bandwidth to support multiple access techniques; (ii) be omni-directional to overcome the problems of component placement, (iii) ensure maximum radiation in the plane of the PCB card to limit energy losses; (iv) be small enough to be integrated ...

To make a low cost demonstrator at 10 GHz, we selected dipole [5] and Vivaldi [6] integrated antennas, because they verify the previous constraints and in particular they have a relative bandwidth up to 30 or 40 %.

We present the realized dipole antenna in Fig. 2 and the realized Vivaldi antenna in Fig. 3. Both antennas were printed on a RF35 substrate with thickness $H=760 \mu m$, permittivity $\epsilon_R=3.5$ and losses tangent at 10 GHz $tg(\delta)=0.002$. The metal

thickness is $T=17.5 \mu\text{m}$. To realize measurements and to use classic SMA connectors we designed a very simple excitation composed of a microstrip line and a through-via hole to connect one strip of CPS (CoPlanar Strip) access line to the ground. The antennas and the microstrip excitation are both optimized to operate at 10 GHz.

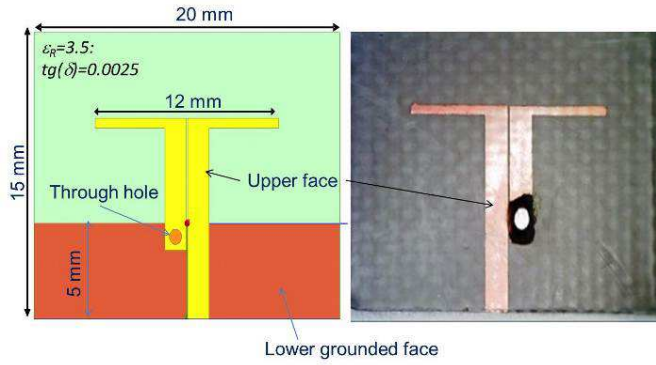


Fig. 2. Dipole antenna geometrical diagram and photograph of a realized antenna

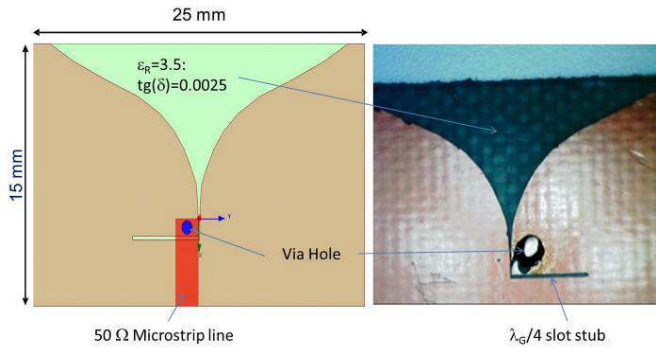


Fig. 3. Vivaldi antenna geometrical diagram and photograph of a realized antenna

Antenna simulations were performed using an EM simulator (HFSS©ANSYS™) and the measurements were performed in the 0-20 GHz bandwidth using an HP 8720 network analyzer. The measurements which take into account the SMA connectors are realized in real environment, without any protection against multiple reflections. Comparisons between measurements and EM simulations for the reflection coefficient of both antennas are presented Fig. 4 and Fig. 5. We can observe a good agreement despite the measurement conditions for dipole case (Fig 4). For Vivaldi case (Fig. 5), differences between EM simulations (blue dash curve) and measurements (red cross curve) are mainly due to a bad connection between SMA connectors and the microstrip line. A retro-simulation with the addition of a capacity (80 fF) placed on the access of EM results, allowed us to obtain good accordance (black circle curve) with measurements. A bandwidth at -10 dB about 30% around 10 GHz is obtained for dipole and about 40 % for Vivaldi which is suitable for WiNoB applications.

Using EM simulators, we determined the radiation patterns of the tested dipole and Vivaldi antennas. It is presented on

Fig. 6 and the spatial repartition of the antenna gain is also exposed. The radiation is principally oriented in the E plane, which is the plane parallel to the PCB card. We notice a maximum gain of 2.8 dBi for the dipole with a small depointing of 7° due to the asymmetry of the microstrip excitation and we notice a maximum gain of 5.8 dBi for the Vivaldi antenna. Half power (-3 dBi) angles are respectively 85° for the dipole and 65° for the Vivaldi antenna.

This study confirms that the characteristics of these antennas verify the bandwidth constraints ($>20\%$) and the radiation patterns conditions for use in wireless networks on board applications. In the next paragraph, we present the wireless transmission characteristics.

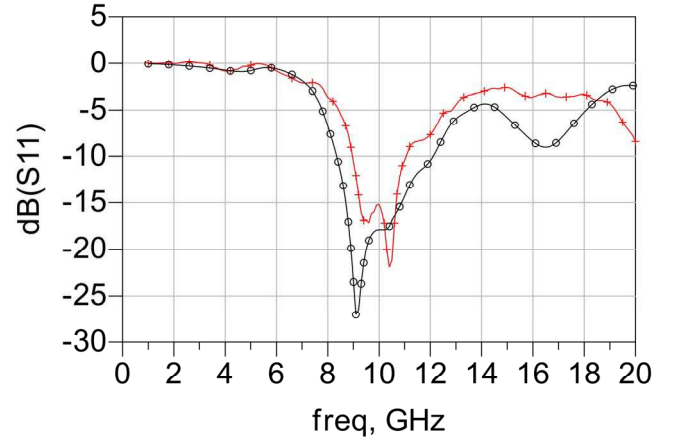


Fig. 4. Simulated (black circle) and measured (red cross) S_{11} parameter for dipole antenna and its excitation.

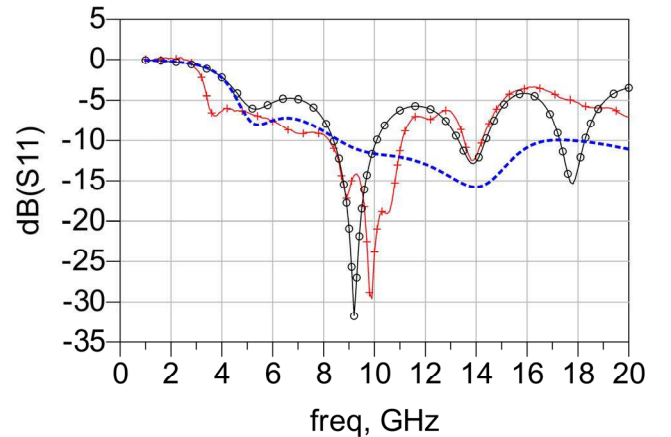


Fig. 5. Simulated (blue dash), modified Simulated (black circle) and measured (red cross) S_{11} parameter for Vivaldi antenna and its excitation.

III. EXAMPLE OF TRANSMISSION WITHIN A PCB CARD.

To evaluate wireless transmission in a PCB environment, we simulated and we measured the propagation between two identical dipole or Vivaldi antennas deposited on the upper side of a FR4 substrate with thickness $H=780 \mu\text{m}$, permittivity $\epsilon_R=4.3$ and losses tangent at 10 GHz $\text{tg}(\delta)=0.02$. The distance between antennas was 70 mm (distance between the two

connectors, see Fig. 8-a). In Fig. 7 we compare the measurement transmission coefficient between an antenna pair (dipole or Vivaldi) and a conventional microstrip line of 70 mm, from 0 to 20 GHz. We notice that the insertion losses are significant and greater than 7 dB for the microstrip line above 10 GHz and can even reach 12 dB at 20 GHz.

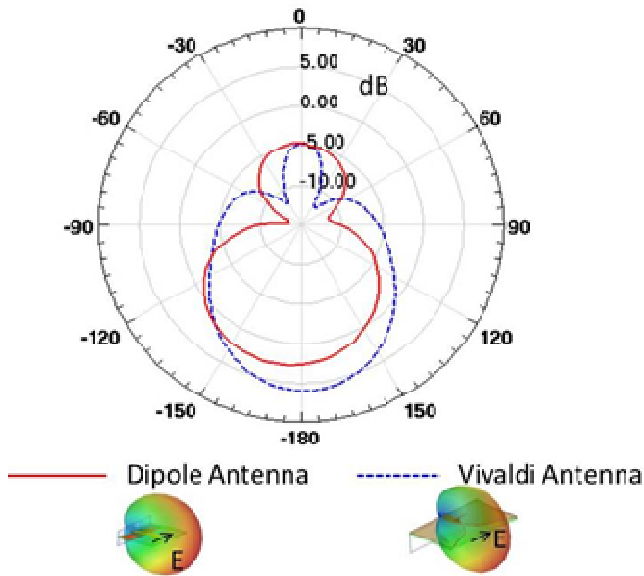


Fig. 6. Radiating patterns of studied dipole and Vivaldi antennas à 10 GHz.

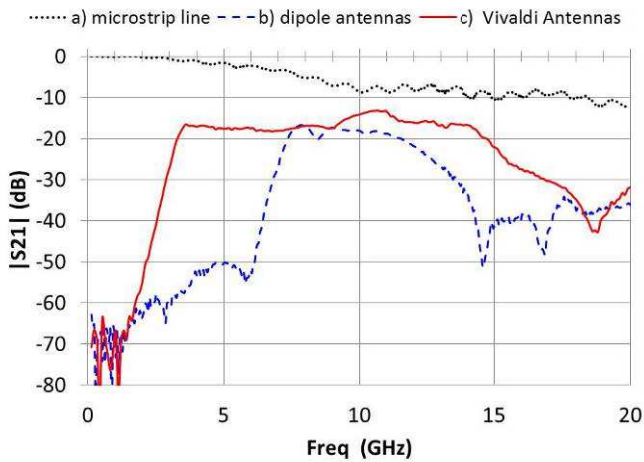


Fig. 7. Measured transmission S-parameter : a) for one 70 mm microstrip line, b) between two dipole antennas, c) between two Vivaldi antennas

The wireless links tested here present lower transmission levels: less than -9 dB for dipole antenna pair and -6 dB for Vivaldi antenna pair at 10 GHz. But, for the measurement we implemented transitions between a microstrip line and antennas. These transitions penalize the transmission by limiting the bandwidth and introducing an impedance mismatch. Taking into account this remark, we believe that the transmission levels for wireless communications on PCB are

sufficient and thus these wireless approaches can be competing with a wired solution in particular through dimension reduction they allow. In addition, an increase in frequency will further reduce these differences.

In the next paragraph, we chose to present the results for the most large bandwidth antennas which are here Vivaldi antennas.

To simulate a realistic environment, we placed various obstacles as an integrated circuit, lines, and grids. In Fig. 8 we present four obstacle configurations that were simulated and measured. We consider: (i) the case without any obstacle between both antennas; (ii) the case where an integrated circuit is placed between them; the case where a metal line width $W = 1.5 \text{ mm}$ is located between both antennas, oriented either (iii) perpendicular or (iv) parallel to the propagation axis.

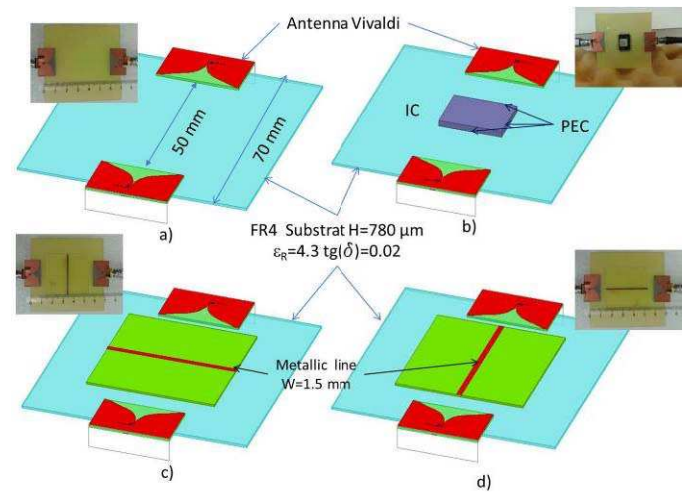


Fig. 8. Obstacle structures inserted between two Vivaldi antennas on PCB : a) without any obstacle, b) with an integrated circuit obstacle, c) with a metal line perpendicular to the propagation axis and d) with a metal line parallel to the propagation axis.

In Fig. 9, we present the comparison between measured and simulated (HFSS) transmission coefficients for the four previous transmission structures. First, we can see a good agreement between simulations and measurements, which valid the simulation approach. For the case without any obstacle structures, we measured a transmission coefficient larger than -20 dB in an 11 GHz band, about a band of 125% around 8.9 GHz. The transmission coefficient is reduced by an average of 4 dB over the 4-15 GHz band, in the presence of an IC as a barrier. It should be noted that the presence of a barrier line between both antennas seems much less penalizing. Indeed, we noted only an attenuation of 1 dB in the case of a line placed perpendicular to the transmission axis. We even found an average increase of 1 dB of transmission, in the case of a line placed parallel to the axis of propagation of the antennas. This phenomenon can be explained by the fact that the metallic line contributes to channeling the electromagnetic

waves in the desired direction, so it maximizes the transmission between antennas.

We also studied the effect on the transmission of a parallel or perpendicular grid placed between the antennas. In Fig. 10, we present the comparison between measured transmission coefficients in the presence of a grid placed perpendicularly and parallel with the radiation axis of the antennas. At 10 GHz, the transmission coefficient in the presence of a perpendicular grid is decreased by 11 dB compared with the free case and, on the contrary, it is increased by 5 dB by using a parallel grid orientation. This is most likely because the electric field is strongly restricted by the grid in the first case, which prevents signal propagation, and it is strongly guided by the grid in the second case, which improves the signal propagation between the antennas. Despite a relatively low transmission, the overall results are very encouraging and demonstrate the potential of wireless communications for network on board applications.

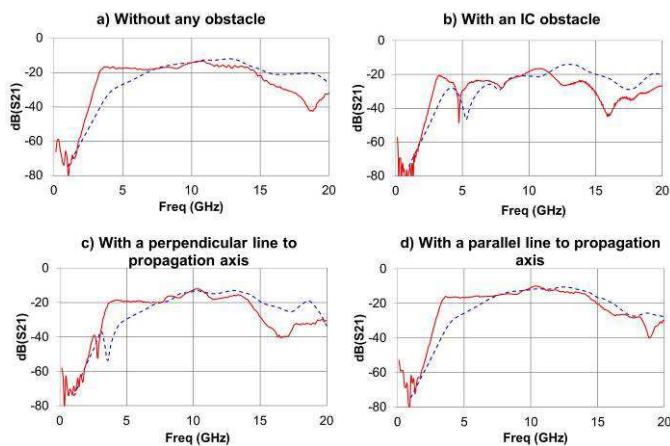


Fig. 9. Simulated (blue dash) and measured (red) transmission S21 of the Vivaldi antenna pair link placed on a FR4 substrate with or without obstacles between antennas.

IV. CONCLUSION

In this paper, we have proposed a new concept of wireless network PCB which can be a very attractive solution to the problem of classical interconnects. After detailing the constraints on the radiating elements for these networks, we have presented the electrical characteristics of dipole and Vivaldi antennas attractive for WiNoB applications. We initiated the study of the transmission between two Vivaldi antennas mounted on the same PCB and in the presence of various obstacles, such as an integrated circuit or transmission lines. The first results are full of promise. Without obstacles, for a distance of 70 mm between antennas, we have achieved levels of transmission close to -20 dB over frequency bands of more than 100% around 10 GHz.

The use of a parallel grid placed between the two Vivaldi antennas permitted to increase the transmission about 5 dB over a large bandwidth (4-12 GHz) and we noticed a similar level to this obtained with a 50 Ohms microstrip line on FR4 substrate.

Despite lower transmission levels for wireless communications than for one microstrip line, our approach is competing by considering surface reduction, flexibility of use, routing simplification, higher bit rates if higher frequencies are used...

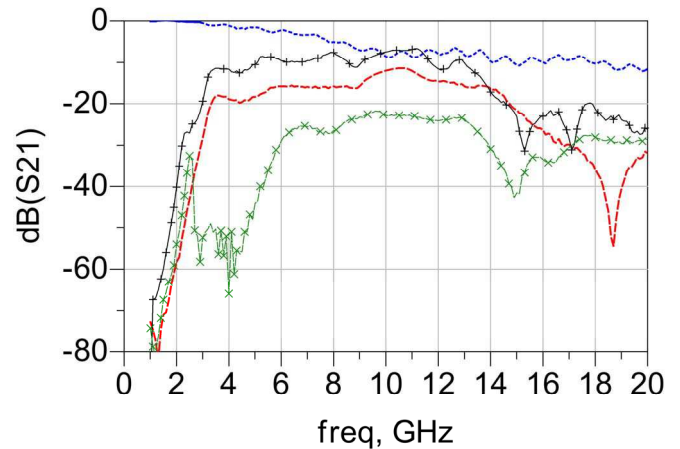


Fig. 10. Measurements of S21 transmission parameter between two Vivaldi antennas placed on a FR4 substrate with parallel grid (black cross), with orthogonal grid (green x) or without grid (red dash). Comparison with line transmission (blue dot)

REFERENCES

- [1] M. F. Chang, I. Verbaudhede, C. Hien, Z. Xu, J. Kim, J. Ko, Q. Gu, and B. Lai, "Advanced RF / Baseband Interconnect Schemes for Inter- and Intra-ULSI Communications," *IEEE Trans. Electron Devices*, vol. 52, no. 7, pp. 1271–1285, 2005.
- [2] Y. C. M. Boussougou, T. Le Gougec, Y. Quéré, and F. Huret, "Study of Proximity-Coupling: Application to new RF- Interconnects," in *IEEE Ph D research in Microelectronics (PRIME) 2010 Confernees on*, 2010.
- [3] C. Wang, W.-H. Hu, and N. Bagherzadeh, "A Wireless Network-on-Chip Design for Multicore Platforms," in *2011 19th International Euromicro Conference on Parallel, Distributed and Network-Based Processing*, 2011, pp. 409–416.
- [4] Y. Zheng, Y. Zhang, and Y. Tong, "A novel wireless interconnect technology using impulse radio for interchip communications," *Microw. Theory Tech. IEEE Trans. (Volume 54, Issue 4)*, vol. 54, no. 4, pp. 1912–1920, 2006.
- [5] M. Kadi, F. Ndagijimana, and J. Dansou-Eloy, "Printed Dipoles Antennas for MCM-L Wireless RF Interconnects," *IEEE Trans. Antennas Propag.*, vol. 56, no. 1, pp. 223–230, Jan. 2008.
- [6] A.Z. Hood, T. Karacolak, and E. Topsakal, "A Small Antipodal Vivaldi Antenna for Ultrawide-band Applications," *IEEE Antennas and Wireless Propagation Letters*, vol. 7, pp. 656–660, 2008.

RESEARCH PAPER

Modeling up to 45 GHz of coupling between microvias and PCB cavities considering several boundary conditions

THIERRY LE GOUGUEC¹, NAJIB MAHDI¹, STÉPHANE CADIOU¹, CÉDRIC QUENDO¹, ERICH SCHLAFFER²,
WALTER PESSL² AND ALAIN LEFEVRE³

The recent developments in electronic cards such as the network equipment are characterized by the miniaturization of the board size and the increasing complexity of the layout. Because of these requirements, multi-layered printed circuit boards are commonly used and vias connecting signal lines on different layers, or integrated circuit devices to power and ground planes, are frequently used and often essential. However, a via is not an ideal transmission line. Besides, it creates discontinuities at high frequencies leading to high insertion loss degradation of signal which limits the performances of integrated circuit and systems. In this paper, the impacts of coupling between via and parallel-plates cavity on the response of microwave integrated devices are highlighted in the first part. Then, to describe the intrinsic interaction between the via transition and parallel-plate modes, the notion of parallel-plates matrix impedances is presented and new boundary conditions like open or plated through holes shielded boundaries of the cavities are introduced. Then, using this physics-based model, an intuitive equivalent circuit has been developed. Finally, the proposed approach and the equivalent circuits were validated by using comparisons with electromagnetic simulations and measurements in different scenarios.

Keywords: Passive Components and Circuits, Modelling, Simulation and characterizations of devices and circuits

Received 12 June 2015; Revised 19 January 2016; Accepted 26 January 2016

1. INTRODUCTION

Three-dimensional (3D) multi-layer technologies such as low temperature co-fired ceramics (LTCC) [1] or high-density multi-layers printed circuit board (HD-PCB) [2] are currently being strongly developed because they offer considerable size reduction as well as the embedded function possibilities. For microwave applications such as filters, couplers, diplexers, etc. [3, 4], these 3D structures offer new design possibilities for frequencies up to 100 GHz.

HD-PCB structures consist of several metal layers separated by dielectric substrates. The vias and microvias used in multilayer PCBs allow connecting lines of different metallic levels together or connecting devices to the power and ground plane [5]. The different metal planes can also be connected together with metallic plated through holes (PTHs). With the rise of working frequencies, the stacked multilayer PCB structures are subjected to electromagnetic phenomena like standing waves in cavities or like coupling and interaction between neighboring components.

As example of HD-PCB technology, the AT&STM (PCB manufacturer) technology used during MIDIMU-HD project funded by the Euripides council is presented in Fig. 1. This HD multilayer consists of eight metallic layers (30 μm thickness) separated by Megtron6 (PanasonicTM) substrate of $\sim 95 \mu\text{m}$ thickness (depending on the metal densities of each level) and with a relative permittivity $\epsilon_r = 3.3$ and loss tangent $\tan(\delta) = 0.0065$ at 40 GHz. A single microvia hole consists of a central cylinder with a diameter of 140 μm , a conductor pad with a diameter of 240 μm , and when this via passes through a metallic plane it will also have a clearance hole called anti-pad of diameter of 350 μm . AT&S is able to stack more than three microvias and to realize buried via with diameter of 200 μm . The PTHs connecting the metal level M1 to the metal level M8 are 200 μm of diameter.

Obviously, these multilayer structures which involve parallel planes, dielectric layers, pads, and anti-pads are not ideal transmission components at high frequencies. The electrical behavior of a microvia can be modeled by serial inductance and resistance like is done for a metallic wire [6, 7]. The vias and microvias may cause mismatch [7], crosstalk, reflections, some additional signal delays, and consequently the degradation of signal performance. On the other hand, the coupling between vias, microvias, and parallel plates also plays an important role in the electrical performances of the via transition [8, 9]. The excitation of the parallel plate modes results in conversion of energy between propagation on line and propagation on guided plated structures which imply some transmission zeros.

¹Lab-STICC, Université de Brest (UBO), 6Avenue Le Gorgeu, CS 93837, BREST Cedex3, France. Phone: +33 2 98 01 72 72

²ATS AG, Fabriksgasse 13, 87000 Leoben, Austria

³THALES Communications Security, 4 Avenue des Louvresses, 92622 Gennevilliers Cedex, France.

Corresponding author:

T. Le Gouguec

E-mail: Thierry.legouguec@univ-brest.fr

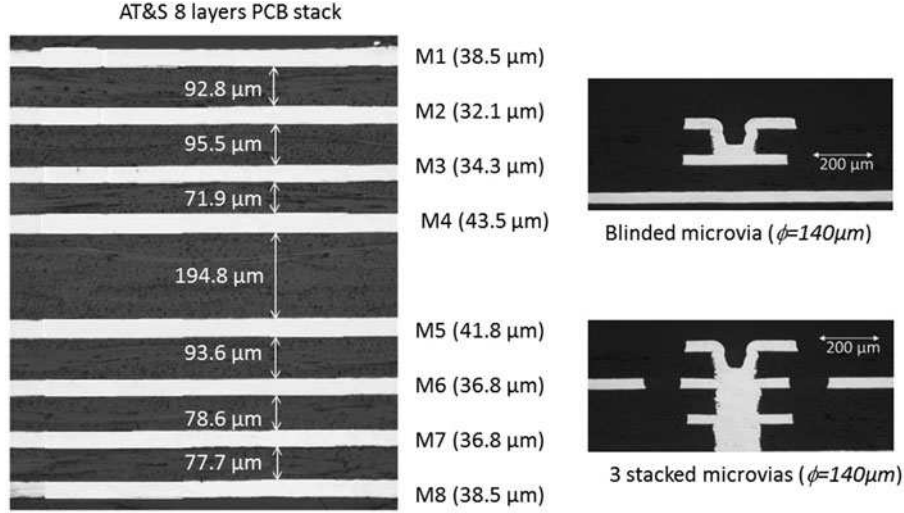


Fig. 1. AT&S: Eight metal layers stack and microvia realization for MIDIMU-HD project.

In this paper, the effects of vias crossing a multilayer HD-PCB structure for microwave applications up to 45 GHz are analyzed and modeled using simple and intuitive equivalent circuits. For more accuracy, the concept of effective dimensions of the parallel-plates cavity is introduced to take into account the cavity boundary conditions. So, the proposed model is able to translate boundary behaviors like the classical ideal boundaries (perfect electric conductor (PEC) or perfect magnetic conductor (PMC)) [9–11] as well as more realistic ones like open boundaries or PTHs shielded boundaries not really considered before. The proposed equivalent circuits are based on transmission line models, lumped elements (R , L , and C) for via modeling, and matrix impedances for the via – cavity couplings. They do not need any current-controlled sources or any voltage-controlled sources [9, 10] and they are quite similar to the physical structures. So, the use of these equivalent circuits can facilitate the understanding of physical phenomena and help to overcome dysfunction due to via parallel-plates couplings. They were obtained thanks to using isolation resistances to describe behavior of floating grounds in circuit simulator software like advance design system (ADS) (KeysightTM) and the use of impedance matrix to represent the coupling between vias and the cavities.

This paper is organized as follows. In Section II, the effects and the behaviors of microvias crossing a plated structure, are illustrated using electromagnetic (EM) simulations. Then, a physics-based circuit model associated with effective dimensions to characterize the interaction between the microvias and the parallel-plate modes is proposed in Section III. This modeling is implemented in Keysight-ADSTM software and validated by comparison with high frequency structural simulator (HFSS) (ANSYSTM) finite element method (FEM) simulations and measurements in the fourth part of this paper. In Section V, we give some conclusions and we present some prospects of these studies.

II. COUPLING BETWEEN MICROVIAS AND PARALLEL PLATES

The interaction between microvias and parallel-plate cavities is illustrated by the study of the S parameters on a

back-to-back transition using two stacked microvias to connect two microstrip access placed at metal level M1 to an embedded stripline placed at metal level M3 (presented in Fig. 1). The microvias go through metallic ground M2 of the microstrip lines. Two boundary condition cases have been considered for the rectangular cavity composed of the metal planes M2 and M4: (i) the open case (Fig. 2) and (ii) the case where boundaries are realized with PTHs (Fig. 3). The S parameters up to 50 GHz obtained using EM HFSSTM simulator for these two structures are presented in Figs 2(b)

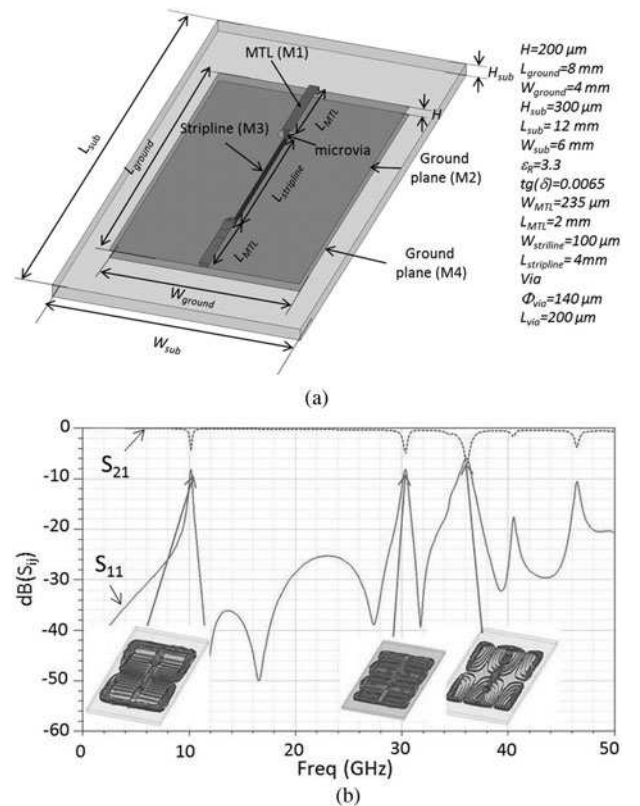


Fig. 2. (a) Back-to-back microstrip to stripline transition with open boundary conditions, (b) S parameter measurement results.

and 3(b). The S parameters show transmission zeros and perturbations which appear at different frequencies considering the boundary conditions. For example, the first perturbation appears around 10 GHz for the open boundary condition case, while it occurs within higher frequencies (up to 25 GHz) for PTH shielded cases. These perturbations are due to the coupling between the microvias and the cavity formed by the metallic plates as confirmed by the mapping of the electric field in the structure at the resonance frequencies where the electric field is distributed overall the cavity.

These examples demonstrate the interest to predict the perturbation risks and so to dispose of good models of interaction between vias and parallel-plate cavities, considering several boundary conditions. To save time during design and to limit the use of time consuming EM-simulators, a circuit model based on an analytical formulation of interaction between vias and parallel-plate cavities has been developed and it will be presented in the next section.

III. INTERACTION MODELING BETWEEN VIA-HOLES AND PARALLEL METAL PLATES

The modeling of the excitation of the parallel plates mode by a via crossing it, has been previously studied by a few authors [9–11]. To illustrate how the coupling is done, let us analyze the current path in a transition by using via hole, between two microstrip lines situated on either side of two metal planes, as shown in Fig. 4(a).

The direct current I_1 flows through the upper microstrip line, then goes through the metallic via-hole and finally

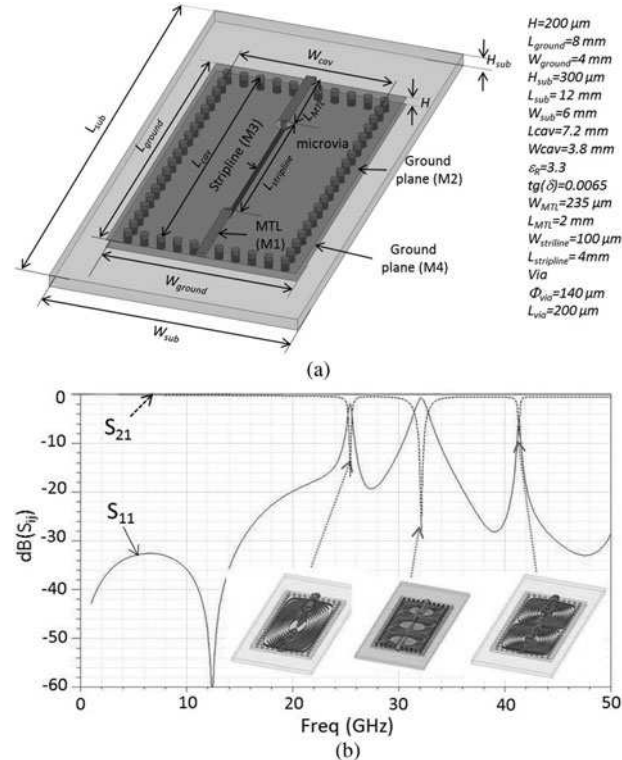


Fig. 3. (a) Back-to-back microstrip to stripline transition with PTHs shielded boundary conditions, (b) S parameter measurement results.

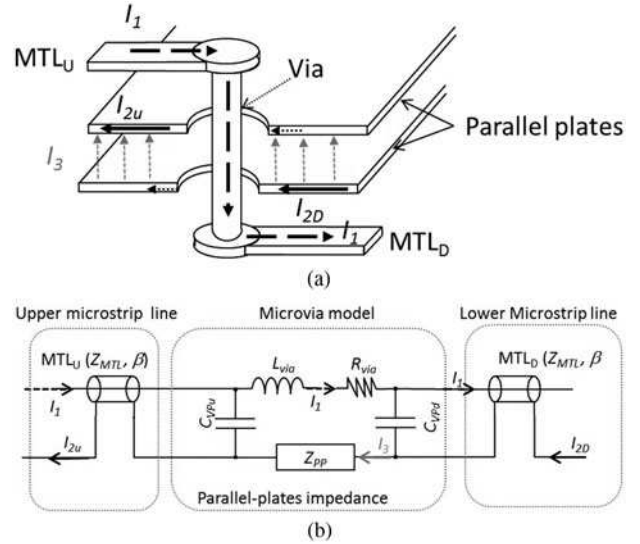


Fig. 4. Via through two grounded metallic planes and the corresponding equivalent circuit: (a) structure and (b) equivalent circuit.

through the lower line. This current generates a return current I_2 in the two metallic planes which are the ground of the microstrip lines as shown in Fig. 4. To complete the current path, a current I_3 must exist between the upper and lower metallic planes. This current is flowing through the impedance called parallel-plate impedance “ Z_{pp} ” which is the image of the modes which may exist between the two conductor plates. So, this structure can be modeled by the equivalent circuit proposed in Fig 4(b).

In this equivalent electrical schematic (Fig. 4(b)), “ $C_{vp,u,d}$ ” represents the capacitance between the via-hole and the upper or lower metallic plate, respectively [6], “ L_{via} ” and “ R_{via} ” are, respectively, the inductance and the resistance of the via-hole [8]. There are several papers addressing the estimation of these parameters [6, 11, 12] with the help of analytical formulas. Another way to determine these values is to use static electromagnetic simulation tool like Q3D extractor (ANSYSTM). The impedance “ Z_{pp} ” represents all the modes in the parallel-plate cavities between the two metallic planes and it can be obtained by solving the 2D Helmholtz equation with appropriate boundary conditions on the periphery of the cavity. “ Z_{MTL} ” and “ β ” are the characteristic impedance and the wave number of the microstrip lines [11].

According to a more general case with further ports, the concept of parallel-plates impedance can be extended with use of parallel plate impedances matrix relating all the ports together. Figure 5 presents a general two ports structure which is composed of two rectangular metallic planes of lateral dimensions $W_x \times W_y$ separated by a substrate of height “ H ” and permittivity “ ϵ_r ”. The ports are etched apertures on the upper face presenting a width “ $p_{xi} \times p_{yi}$ ” and placed at coordinates (x_{pi}, y_{pi}) , where the subscript “ i ” is the port number. The matrix impedance $[Z_{pp}]$ which represents the interaction between all ports across parallel-plates when all the propagated modes are taken into account, can be expressed in Cartesian coordinates by [10, 13]:

$$Z_{ppij} = \frac{j\omega\mu H}{W_{xeff} W_{yeff}} \sum_{m=0}^{m=+\infty} \sum_{n=0}^{n=+\infty} \frac{C_m^2 \cdot C_n^2 \cdot F_{BCx}^2 \cdot F_{BCy}^2 \cdot F_{pi} F_{pj}}{k_{xm}^2 + k_{yn}^2 - k^2}, \quad (1)$$

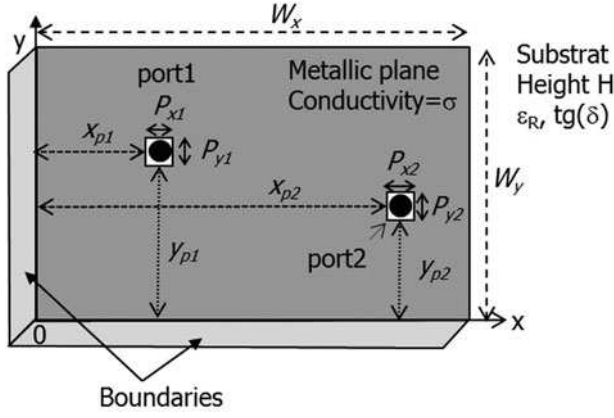


Fig. 5. Geometry of two parallel plates.

where $C_m^2, C_n^2 = 1$ for $m, n = 0$ and $C_m^2, C_n^2 = 2$ or $m, n \neq 0$. The cut-off wave number according to the x and y axes are given by: $k_{xm} = m\pi/W_x$, $k_{yn} = n\pi/W_y$, and wave number in the homogeneous lossy media:

$$k = \omega\sqrt{\epsilon\mu}\left(1 - j\left(\frac{\tan(\delta) - (\delta_s/H)}{2}\right)\right), \quad (2)$$

where $\tan(\delta)$ is the dielectric losses tangent and electric conductor loss are given by $\delta_s = \sqrt{2/\omega\mu_c\sigma_c}$.

For ideal boundaries condition like PEC or PMC, the boundaries functions $F_{BC\xi}$ (the subscript ξ denote the axis x or y) take into account the boundary lateral border of the parallel planes and they can be expressed by [9]:

$$\begin{cases} F_{BC\xi} = \sin(k_i\xi) & \text{for (PEC),} \\ F_{BC\xi} = \cos(k_i\xi) & \text{for (PMC)} \end{cases} \quad (3)$$

with $i = m$ for x axis direction, or $i = n$ for the y -axis direction and where $\xi = x_{pi}$ or y_{pi} are the port coordinates. Notice that equation (1) allows the $[Z_{PP}]$ determination in all cases, whether the boundaries along the axis “ x ” or “ y ” are the same or not.

The function describing the port area influence is given by:

$$F_{pi} = \text{sinc}\left(\frac{k_m \cdot p_x}{2}\right) \cdot \text{sinc}\left(\frac{k_n \cdot p_y}{2}\right). \quad (4)$$

In many applications, the boundaries are not clearly defined as PEC or PMC. For example, if we consider two metallic planes on a larger substrate (like in Fig. 2(a)), the boundary conditions cannot be considered as a PMC because of the fringing effect of electric fields. On the other hand, if we consider parallel plates shielded by using PTHs (e.g. in Fig. 3(a)), the cavity boundaries are not a perfect electrical conductor due to electric field configuration on PTHs boundaries. So, to complete previous studies [9–11], the use of effective dimensions W_{effx} and W_{effy} instead of the real physical dimensions W_x and W_y has been introduced. In a general case, the effective cavity dimensions can be expressed as:

$$W_{eff} = W + dW \quad (5)$$

For the open boundaries case (e.g. Fig. 2(a)) to take into

account the overflowing of the electric field on boundaries, using the well-known microstrip approach [14], the corrective term dW can be expressed by:

$$dW = 0.41 \times H \frac{(\epsilon_R + 0.3)(W/H + 0.264)}{(\epsilon_R - 0.258)(W/H + 0.8)}, \quad (6)$$

where H is the substrate thickness, W represents W_x or W_y according to the considered axis, and ϵ_R is the relative permittivity of the substrate. The PMC boundary function can be used with this corrected dimension W_{eff} . This corrective term resulted from a quasi-static approach and must be adapted to express dispersive behavior for large thickness substrates.

In the case of PTH shielded boundaries (e.g. Fig. 3(a)), the corrective term dW to take into account the containing of electric field, can also be estimated using the well-known theory of substrate intergrated waveguide (SIW) [13] and given by:

$$dW = -1.08 \frac{d^2}{s} + 0.1 \frac{d^2}{W}, \quad (7)$$

where “ d ” is the diameter of the PTH and “ s ” is the space between two consecutive via-holes center and “ W ” is for W_x or W_y depending on the considered direction. This approach is very accurate until s/d is smaller than three [15]. The PEC boundary function must then be used with the effective dimension W_{eff} .

This approach of effective dimensions can be used considering different boundary conditions along the x and y axes. As an example, a PTH shielded boundary can be considered along the x -axis, while an open boundary can be considered along the y -axis.

A “MatlabTM” program has been developed to determine the frequency-dependent impedance matrix $[Z_{PP}]$ whatever the boundary conditions. This impedance matrix is saved in “touchstone” format easily readable by circuit simulators like ADS.

To demonstrate the interest of using effective dimensions in case of non-ideal boundaries, Fig. 6 shows the transmission parameters S_{21} determined with EM simulation, of a transition between two microstrip lines through a rectangular parallel plates cavity ($W_x = 60$ mm, $W_y = 40$ mm, $H = 254$ μ m, and $\epsilon_R = 3.6$). The results obtained by considering open boundaries or PTHs shielded boundaries ($d = 200$ μ m and $s = 400$ μ m) are compared with those obtained using perfect PMC and PEC boundaries, respectively. The results of the simulations of the equivalent circuit of Fig. 4(b) where effective size of the cavity are considered are also plotted in Fig. 6. One should note that there is a difference of about 2–5% between frequencies of the apparition of the zeros by considering the real boundary conditions (open or PTH shielded) rather the perfect ones (PMC or PEC). A very good agreement can be observed between EM simulations with open or PTHs shielded boundaries and circuit model results for the both cases. Finally, the results in Fig. 6 confirm that the use of effective dimensions leads to more accurate results whatever the boundary conditions. In the next paragraph, other validations of the proposed modeling are illustrated.

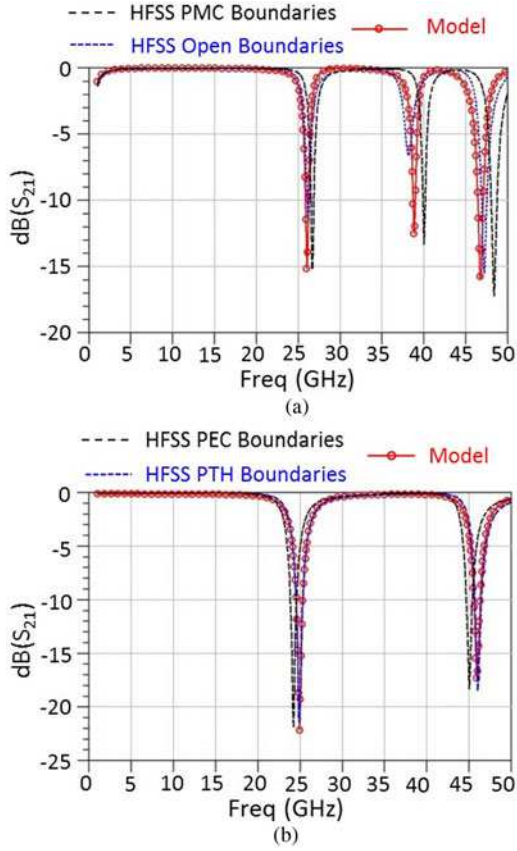


Fig. 6. Transmission coefficient of one via crossing a parallel-plates cavity: (a) open boundaries and (b) PTH shielded boundaries.

IV. MODEL VALIDATION BY COMPARISON WITH FULL-WAVE SIMULATIONS AND MEASUREMENTS

First, the accuracy of the proposed model is illustrated on a back-to-back microstrip to stripline transition with two kinds of boundaries: (a) with open boundaries (see Figs 2(a) and 2 (b)) with PTH boundaries (see Fig. 3(a)). The equivalent model valid for both boundary cases is presented in Fig. 7.

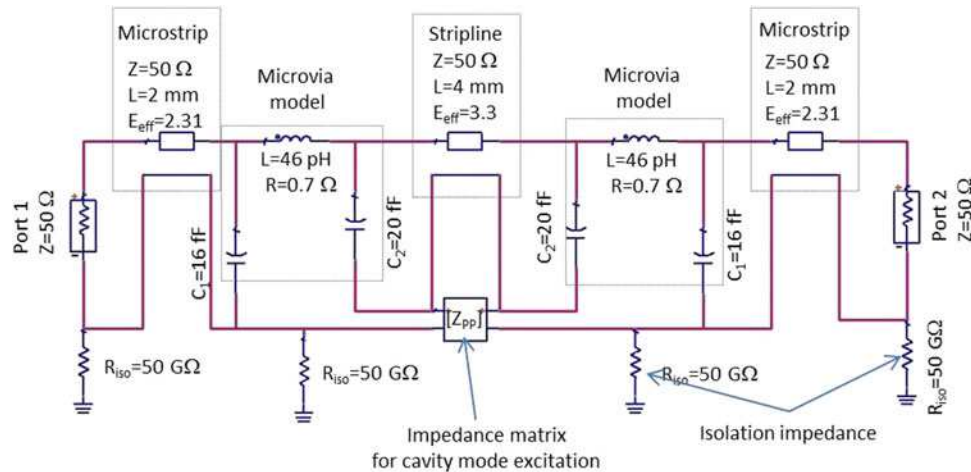


Fig. 7. Circuit model for a back-to-back microstrip to stripline transition.

This equivalent circuit was implanted in ADS[®] software. In this equivalent model, isolation impedances with great value of 50 GΩ have been introduced to overcome the problem of ground reference used in circuit simulator software and to be able to express the floating grounds behavior. The matrix $[Z_{pp}]$ link currents and voltages at these ports, which are isolated to the ground reference, so the isolation impedances do not have any influence on it. This matrix expresses all the standing waves existing between the two grounds M_2 and M_4 around the stripline. For both boundary cases, the values of microvia model ($L = 46$ pH, $R = 0.7$ Ω, $C_1 = 16$ fF, and $C_2 = 20$ fF) have been obtained using Q3D Extractor[®] software for a 40 GHz frequency. The inductance model is a lossy inductance model from ADS.

The comparisons of S parameters obtained with EM simulation (HFSS) and those obtained using the circuit model are shown in Fig. 8. For both cases of boundaries, a good agreement between our modeling results and those obtained using EM simulations can be observed. For the open boundary case the small shift for higher frequencies is due to the proposed correction dW (equation (6)) which does not take into account the dispersive behavior.

A multilayer structure with different boundary conditions for the parallel-plate cavities has also been studied using EM simulations. It consists in a back-to-back microstrip to stripline transition where the microvias are crossing two parallel-plate cavities. The dimensions of the structure are presented in Fig. 9. For the upper cavity, open boundary conditions were taken into account and for the lower cavity, PTHs ($d = 200$ μm and $s = 400$ μm) shielded boundary were considered. The equivalent circuit used to model this structure is shown in Fig. 10. Two parallel-plates matrix impedances ($[Z_{ppU}]$ and $[Z_{ppL}]$) were used to model the interaction between vias and the parallel-plate cavities. For structures with more than one or two layers, an impedance matrix has to be determined for each cavity achieved between two metallic layers. These impedance matrices are then connected to the different ground planes as it is done for the case of two cavities in Fig. 10. The values of via characteristics were obtained using Q3D extractor. For this example, the value of the resistive part of via inductance was $R_{VIA} = 0.5$ Ω and this value had only small influence on the simulated response.

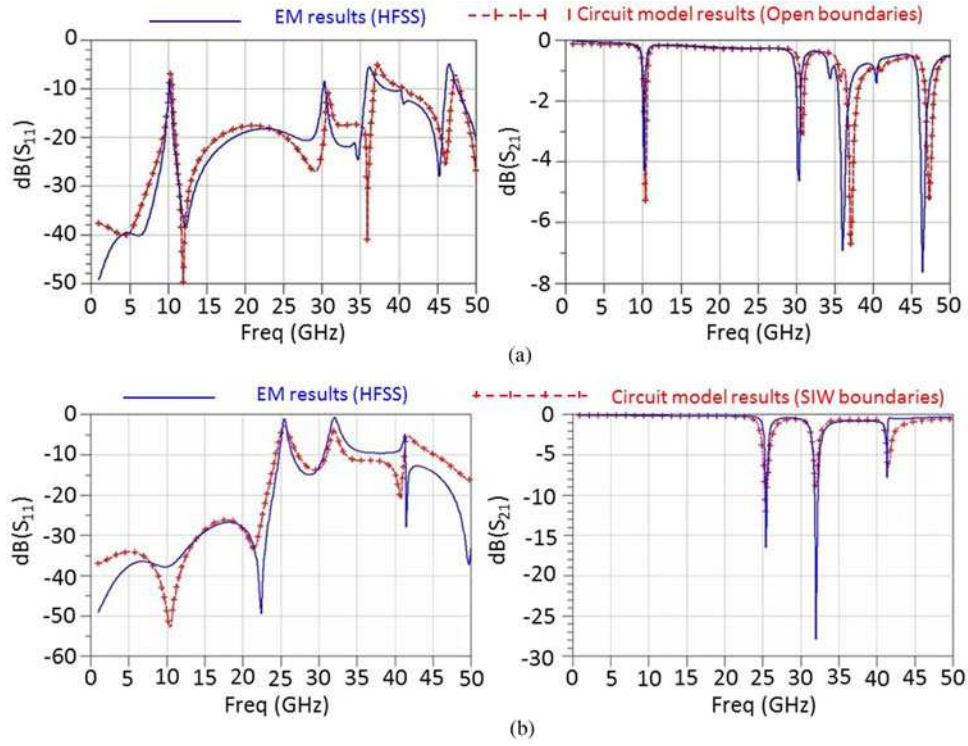


Fig. 8. Modeled S parameters for a back-to-back microstrip to stripline transition: (a) open boundaries case and (b) PTHs shielded boundaries case.

The comparison of EM results and circuit simulation are presented in Fig. 11. A good agreement can be observed despite a small frequency shift for higher frequencies. This frequency shift can be due to non-dispersive model of equivalent dimensions especially for the open cavity case (the upper one). Nevertheless, the proposed model and equivalent circuit are

able to well describe the behavior of a multilayer structure with complex boundary conditions.

A last example consists of an embedded stripline stub filter realized using the AT&S technology. The filter was placed at metal level M_3 of a eight layers structure and it is excited by microstrip lines at level M_1 and two stacked microvias

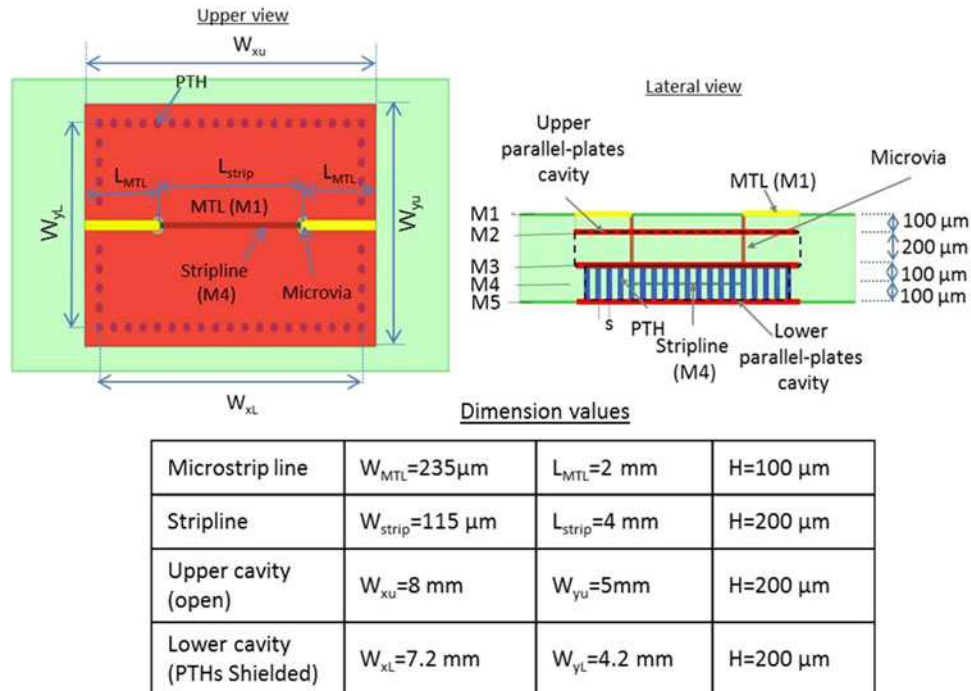


Fig. 9. Back-to-back microstrip to stripline transition with via crossing a parallel-plate cavity with different boundary conditions (Open for the upper cavity and PTHs shielded for the lower).

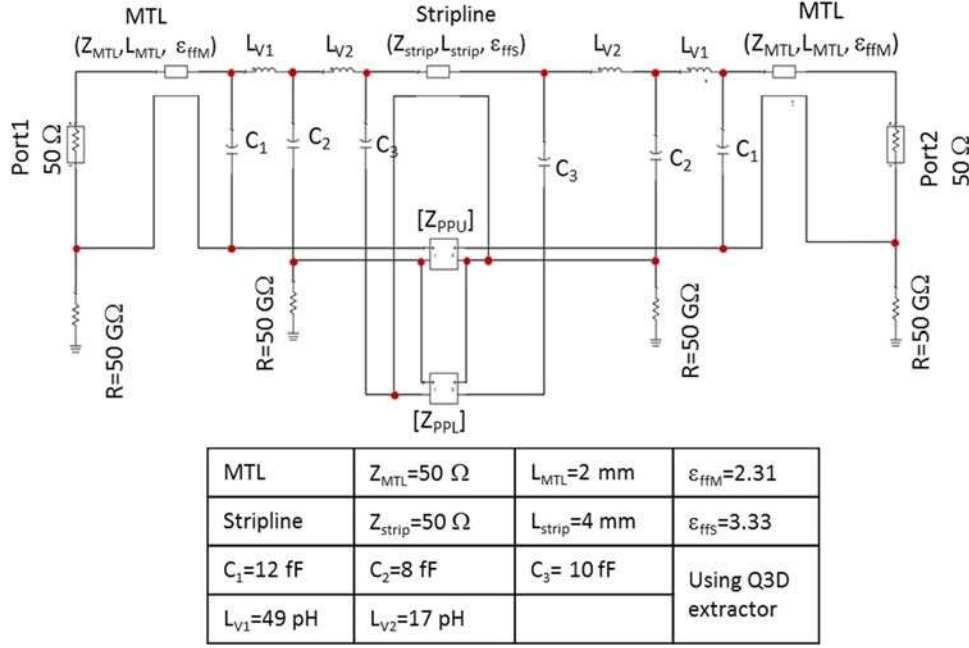


Fig. 10. Equivalent circuit of a back-to-back microstrip to stripline transition where via crossing two different cavities.

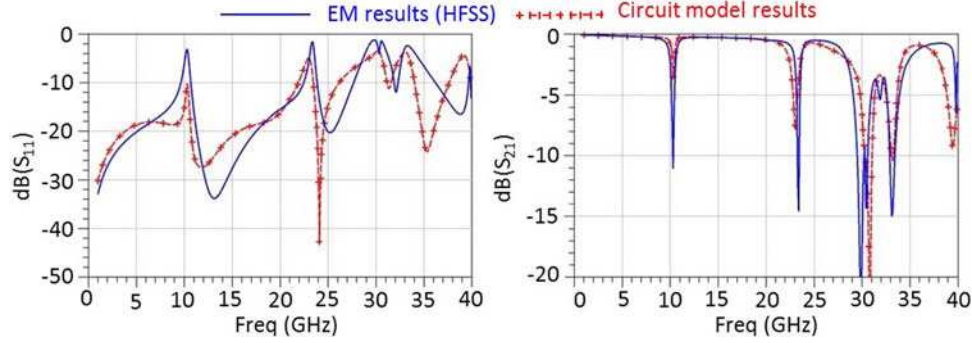


Fig. 11. S parameters of a back-to-back microstrip to stripline transition where the vias crossing to different cavities.

(diameter $\phi = 140 \mu\text{m}$) going through the ground M_2 as illustrated in Fig. 12(a). The metallic level M_4 was a full ground plane and a parallel-plates cavity existed between levels M_2 and M_4 . The cavity was shielded with PTHs boundaries ($d = 200 \mu$ and $s = 400 \mu\text{m}$). The filter was designed to present a 30 GHz central frequency and a 50% relative bandwidth. The equivalent circuit model is shown in Fig. 12(b). The use of isolation impedance of $50 \text{ G}\Omega$ allows to directly employ the $[Z_{PP}]$ matrix describing the behavior of cavity formed by M_2 and M_4 floating ground planes. The value of the parasitic elements depict the microvias influence were obtained using the Q3D extractor. Microvias and transmission line values as well as filter stub-characteristics are resumed in Table 1.

The S parameters of this filter were measured using a probe station and thru reflect line (TRL) calibration. The reference planes are shown in Fig. 12(a). The comparison between measurement results and circuit modeled responses are presented in Fig. 13. A good agreement between measurement results and circuit simulation ones can be observed over the all frequency bandwidth. The frequency discrepancy observed for the high frequency can be attributed to the manufacturing

tolerances, to the simplicity of the available models of lines which do not take into account the dispersive behavior and to the fact to neglect the vias connecting the stubs to the both grounds M_2 and M_4 which can perturb the fields in the cavity. Nevertheless the simply circuit model provides good approximations and it is able to predict suitably the transmission zeros in the filter bandwidth.

These three examples prove the usefulness and the accuracy of the proposed model of coupling between vias or microvias and parallel-plate cavities in multilayer structures.

V. CONCLUSION

In the first part of this paper, the effects of the coupling between vias and microvias and cavities created by multi-level metal planes in multilayer structures like LTCC or HD-PCB have been outlined. Then, in order to take into account these parasitic effects, a tool based on the determination of impedance matrix of parallel planes $[Z_{PP}]$ has been proposed. To express the non-ideal character of some boundaries like open or PTHs shielded boundary conditions the notion of

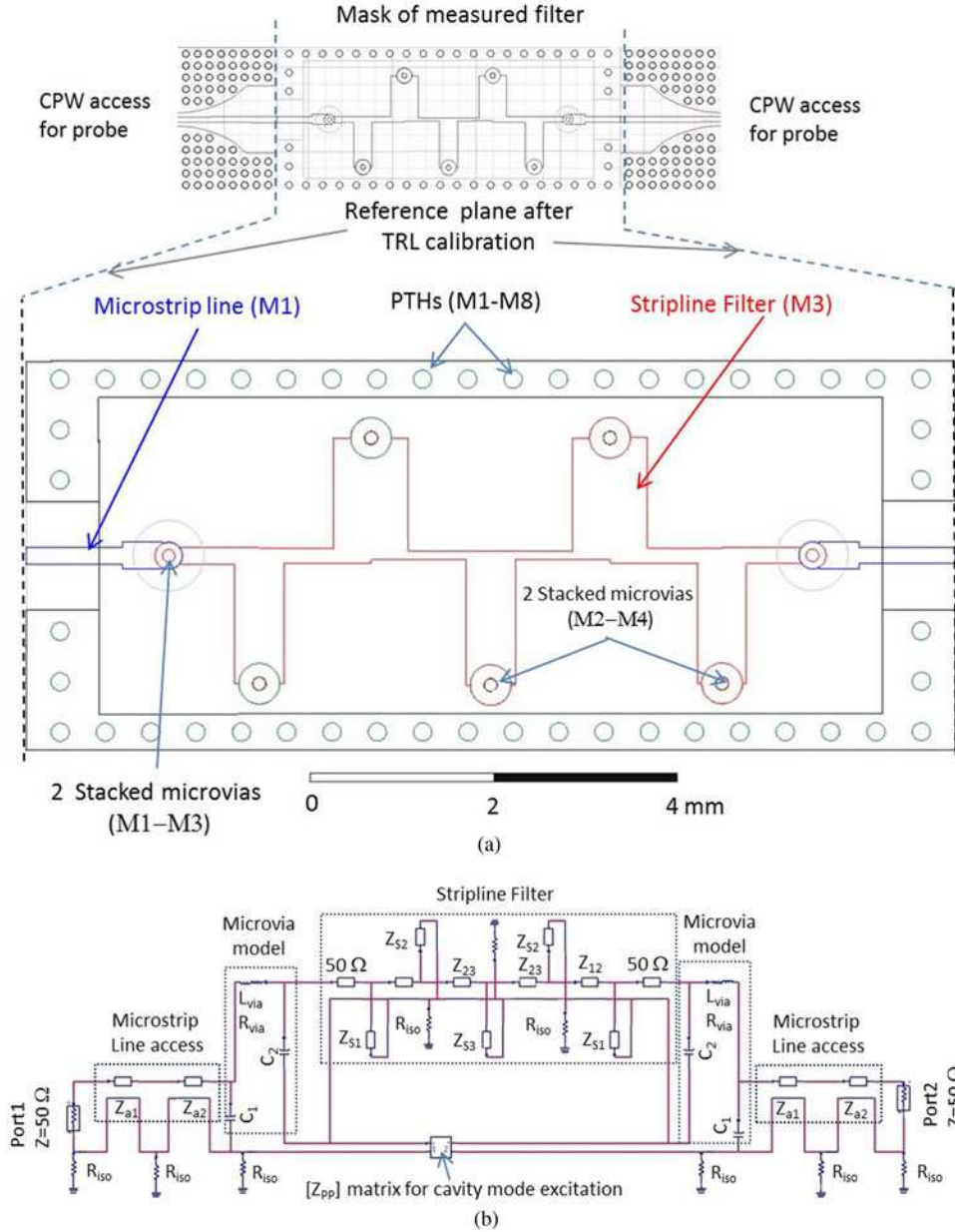


Fig. 12. Embedded stripline filter structure and equivalent circuit: (a) filter structure and (b) equivalent circuit.

Table 1. Characteristics of access lines, filter lines and stubs, and microvia model.

Microstrip lines access		
$Z_{a1} = 79.5 \, \Omega$	$L_{a1} = 1058 \, \mu\text{m}$	$E_{eff1} = 2.45$
$Z_{a2} = 39.5 \, \Omega$	$L_{a2} = 442 \, \mu\text{m}$	$E_{eff2} = 2.58$
Stripline filter		
$Z_{s1} = 25.57 \, \Omega$	$L_{s1} = 1400 \, \mu\text{m}$	$E_{eff} = 3.3$
$Z_{s2} = 18.83 \, \Omega$	$L_{s2} = 1400 \, \mu\text{m}$	$E_{eff} = 3.3$
$Z_{s3} = 18.24 \, \Omega$	$L_{s3} = 1400 \, \mu\text{m}$	$E_{eff} = 3.3$
$Z_{12} = 53.60 \, \Omega$	$L_{12} = 1400 \, \mu\text{m}$	$E_{eff} = 3.3$
$Z_{23} = 63.20 \, \Omega$	$L_{23} = 1400 \, \mu\text{m}$	$E_{eff} = 3.3$
Via characteristics		
$L_{via} = 46 \, \text{pH}$	$R_{via} = 1 \, \Omega$	Obtained using Q3D extractor
$C_1 = 16 \, \text{fF}$	$C_2 = 20 \, \text{fF}$	

effective dimensions considering the E -field mapping in the cavity have been introduced. The development of simple, intuitive and physical equivalent circuits has been also proposed. These models can be very useful to quickly predict and understand the behavior of multilayer structures which include many vias, microvias, PTHs, and parallel-plates. Finally, the parallel-plates impedance matrix associated with the intuitive equivalent circuit has been validated by using several comparisons with results obtained by EM simulations and measurements. Using this approach, good results have been obtained until 40 GHz for the open boundaries cases and until 50 GHz for PTH shielded boundary cases. As a future prospect, we intend to develop model for more complex shapes of cavities, to be able to simulate a lot of realistic multilayer structures. We will also work to propose a

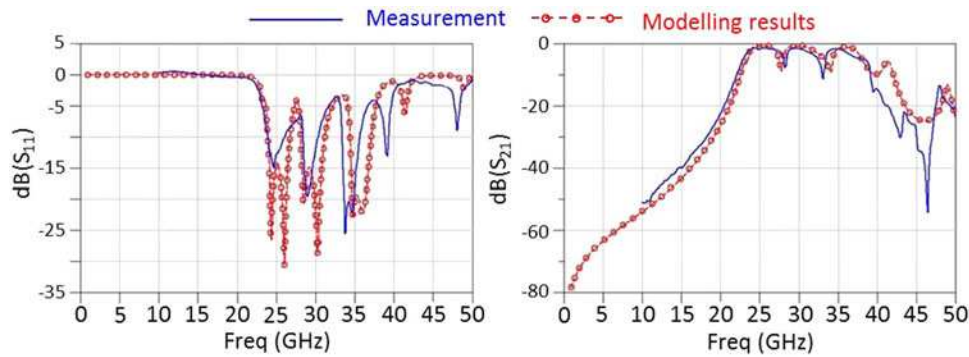


Fig. 13. S parameter responses of the PTH shielded stripline filter.

dispersion approach for open boundary to be able to better describe the behavior beyond 40 GHz.

REFERENCES

- [1] Jantunen, H.; Kangasvieri, T.; Vähäkangas, J.; Leppävuori, S.: Design aspects of microwave components with LTCC technique. *J. Eur. Ceram. Soc.*, **23** (14) (2003), 2541–2548.
- [2] Li, E. et al.: Progress review of electromagnetic compatibility analysis technologies for packages, printed circuit boards, and novel interconnects. *IEEE Trans. Electromagn. Compat.*, **52** (2) (2010), 248–265.
- [3] Abdul-Gaffoor, M.R.; Smith, H.K.; Kishk, A.a.; Glisson, A.W.: Simple and efficient full-wave modeling of electromagnetic coupling in realistic RF multilayer PCB layouts. *IEEE Trans. Microw. Theory Tech.*, **50** (6) (2002), 1445–1457.
- [4] Cadiou, S. et al.: SIW Q-Band Filters using Advanced Multilayer PCB Technology, in *European Microwave Conf., EuMC 44th 2014 Roma*, 2014, 1052–1055.
- [5] Mathis, A.W.; Peterson, A.F.; Butler, C.M.: Rigorous and simplified models for the capacitance of a circularly symmetric via. *IEEE Trans. Microw. Theory Tech.*, **45** (10) (1997), 1875–1878.
- [6] Wang, J.R.M.T.; Harrington, R.F.: Quasi-static analysis of a microstrip via through a hole in a ground plane. *IEEE Trans. Microw. Theory Tech.*, **36** (6) (1988), 1008–1013.
- [7] Kwon, D. et al.: Characterization and modeling of a new via structure in multilayered printed circuit boards. *IEEE Trans. Compon. Packag. Technol.*, **26** (2) (2003), 483–489.
- [8] Rimolo-donadio, R. et al.: Physics-based via and trace models for efficient link simulation on multilayer structures up to 40 GHz. *IEEE Trans. Microw. Theory Tech.*, **57** (8) (2009), 2072–2083.
- [9] Schuster, C.; Kwar, Y.; Selli, G.; Muthana, P.: Developing a ‘Physical’ Model for Vias, in *DesignCon 2006*, 2006.
- [10] Ndip, I. et al.: Modeling, quantification, and reduction of the impact of uncontrolled return currents of vias transiting multilayered packages and boards. *IEEE Trans. Electromagn. Compat.*, **52** (2) (2010), 421–435.
- [11] Heinrich, G.; Dickmann, S.: Interactions between vias and the PCB Power-Bus, 2009 20th Int. Zurich Symp. Electromagnetic Compatibility, Jan. 2009, 257–260.
- [12] Pajovic, M.M.; Yu, J.; Potocnik, Z.; Bhohe, A.: Gigahertz-range analysis of impedance profile and cavity resonances in multilayered PCBs. *IEEE Trans. Electromagn. Compat.*, **52** (1) (2010), 179–188.
- [13] Tao, Y.; Hong, W.; Tang, H.: Design of A Ka-band bandpass filter based on high order mode SIW resonator, in *7th Int. Symp. on Antennas, Propagation & EM Theory 2006 ISAPE*, 2006, no. 2, 2–4.
- [14] Gupta, A. et al.: *Microstrip lines and Slotlines*, 3rd ed., Artech House, Boston, London.
- [15] Xu, F.; Wu, K.: Guided-wave and leakage characteristics of substrate integrated waveguide. *IEEE Trans. Microw. Theory Tech.*, **53** (1) (2005), 66–73.



Thierry Le Gougec was born in Vannes, France, in 1966. He received the Ph.D. degree in Electrical Engineering from the University of Brest, Brest, France in 1994. Since 1995 he has been an Assistant Professor at the University of Brest and he conducts research at the Laboratory Lab-STICC which is affiliated with the French National Science Research Centre (CNRS). He is the author or co-author of more than 30 papers published in reviewed journal or presented at international conferences. His research interests include Electromagnetic Compatibility (EMC), the interconnect characterization, the new RF, and wireless interconnect concepts for Inter-Chip communications and the small printed antennas.



Najib Mahdi received the Ph.D. degree in Electronics and Microwaves, optics photonics from the Science Faculty of Limoges, France, in 2012. He is currently a postdoctoral researcher and teaching at the University of Brest, France. His research interest includes the development of microwave components/circuits and characterization of metal/wireless interconnections for Inter-Chip Data Communication.



Stéphane Cadiou has received his Ph.D. in Electronics from the University of Brest in 2007. He has worked as a research engineer for Euripides MIDIMU-HD project from 2011 to 2013. He is an RF R&D Engineer in Thales Communications & Security. His main focus concerns the RF filters and SIW technologies.



Cédric Quendo (M'03) was born in Plouay, France, in 1974. He received the Electrical Engineer degree and the Ph.D. degree in Electrical Engineering from the University of Brest, France, in 1999 and 2001, respectively. Between 2001 and 2010, he gave courses and conducted research in several institutes and he was notably

visiting researcher in 2005 at Georgia Tech, Atlanta, USA. Since 2010, he is a Professor with the Electronic Department, University of Brest, France. He also conducts research with Microwaves Group of the Lab-STICC Laboratory, France. His research activities principally concern the modeling and design of microwave devices for microwave and millimeter-wave applications.

Erich Schlaffer is an Austrian citizen with a technical college for electrical engineering in Kapfenberg. He joined as a Process Engineer of AT&S in December 1998 and was responsible as the Department Head for mechanical drilling, laser drilling, routing, and electrical test. Out of this experience he started to work on Concepts for Radio Frequency PCBs as Project Leader within the R&D department.

W. Pessl, is a Quality Engineer at AT&S Leoben and he works on Concepts for Radio Frequency PCB's.

A. Lefevre is an Engineer at Thales Communications and Security and he is the leader of The Euripides MIDIMU-HD project.